

Система фазового регулирования

резонансного преобразователя постоянного напряжения на серийных микросхемах

Представлена система фазового регулирования резонансного преобразователя постоянного напряжения (ППН), построенная на базе серийных микросхем ШИМ-контроллера и драйвера, а также логической схемы преобразования сигнала ШИМ-контроллера во входные сигналы используемого драйвера. Описаны структура системы и функционирование отдельных ее блоков; подробно рассмотрены структура и особенности функционирования ШИМ-контроллера типа UC3823 в составе системы регулирования резонансного ППН.

Геннадий Белов,
д. т. н., профессор

Константин Петров

marcus56@mail.ru

В настоящее время резонансные преобразователи постоянного напряжения (ППН) широко разрабатываются и внедряются в различные отрасли из-за возможности существенного уменьшения их массы и габаритов при сохранении высокого КПД. Регулирование выходного напряжения резонансных ППН в большинстве случаев осуществляется частотным методом [1, 2]. Реже из-за более сложной схемы управления используется фазовое регулирование. Вместе с тем фазовое регулирование имеет существенные преимущества, связанные с постоянной частотой переключений силовых транзисторов. Однако характеристики резонансных ППН при фазовом регулировании пока недостаточно исследованы [3–5]. В литературе мало информации по результатам разработок и исследований схем управления резонансными ППН с фазовым регулированием.

Фазовое регулирование осуществляется изменением задержки управляющих импульсов транзисторов одной стойки инверторного моста относительно другой. Сегодня на рынке электронных компонентов представлено ограниченное количество контроллеров фазового сдвига, пригодных для использования в резонансных ППН. К ним относятся, например, микросхемы ISL6752/53, LTC1922-1, UC3875, UC3879, UCC3895. Это, как правило, сравнительно сложные и дорогие микросхемы. В статье рассматривается схема управления резонансным ППН, построенная на дешевой микросхеме ШИМ-контроллера и аналогичная по структуре рассмотренной в [6] системе фазового регулирования ППН, построенного на базе инвертора напряжения с мягким переключением (переключение при нуле напряжения).

Для реализации системы управления выбран ШИМ-контроллер UC3823 благодаря высоко-

му быстродействию и небольшому току запуска. Однако может быть использован любой недорогой высокоскоростной ШИМ-контроллер. На рис. 1 изображена блок-схема резонансного ППН с фазовым управлением, которая состоит из силовой части, пусковой схемы, ШИМ-контроллера UC3823, логической схемы преобразования сигнала и готового драйвера типа HIP4081A для управления силовыми МДП-транзисторами мостовой схемы инвертора. Входное напряжение ППН $u_{вх}$ подается на транзисторный мост через фильтр электромагнитных помех (ЭМП). На ШИМ-контроллер подается напряжение обратной связи через оптронную развязку и напряжение, пропорциональное входному току ППН, для реализации защиты от перегрузок по току. Пусковая схема служит для питания схемы управления на начальном этапе пуска ППН, когда конденсатор фильтра C1 заряжается через открытый транзистор VT5 до напряжения $U_{ст} - U_{бэ}$, где $U_{ст}$ — напряжение стабилизации стабилитрона VD3, $U_{бэ}$ — напряжение база-эмиттер открытого транзистора VT5. После окончания пуска схема управления ППН питается напряжением V_{CC} на выходе двухполупериодного выпрямителя с нулевым выводом, состоящего из дополнительных обмоток силового трансформатора w_{31} , w_{32} , двух диодов и выходного LC-фильтра. Тогда конденсатор LC-фильтра C1 заряжается до напряжения $V_{CC} > U_{ст}$, напряжение база-эмиттер транзистора VT5, равное $U_{бэ} = U_{ст} - V_{CC}$, отрицательно. Поэтому транзистор VT5 запирается, отключая пусковую схему.

При низких выходных напряжениях $u_{вых} < 20\text{--}30$ В выходной выпрямитель ППН для повышения КПД выполняется по схеме с нулевым выводом, как показано на рис. 1, а при более высоких выходных напряжениях — по однофазной мостовой схеме.

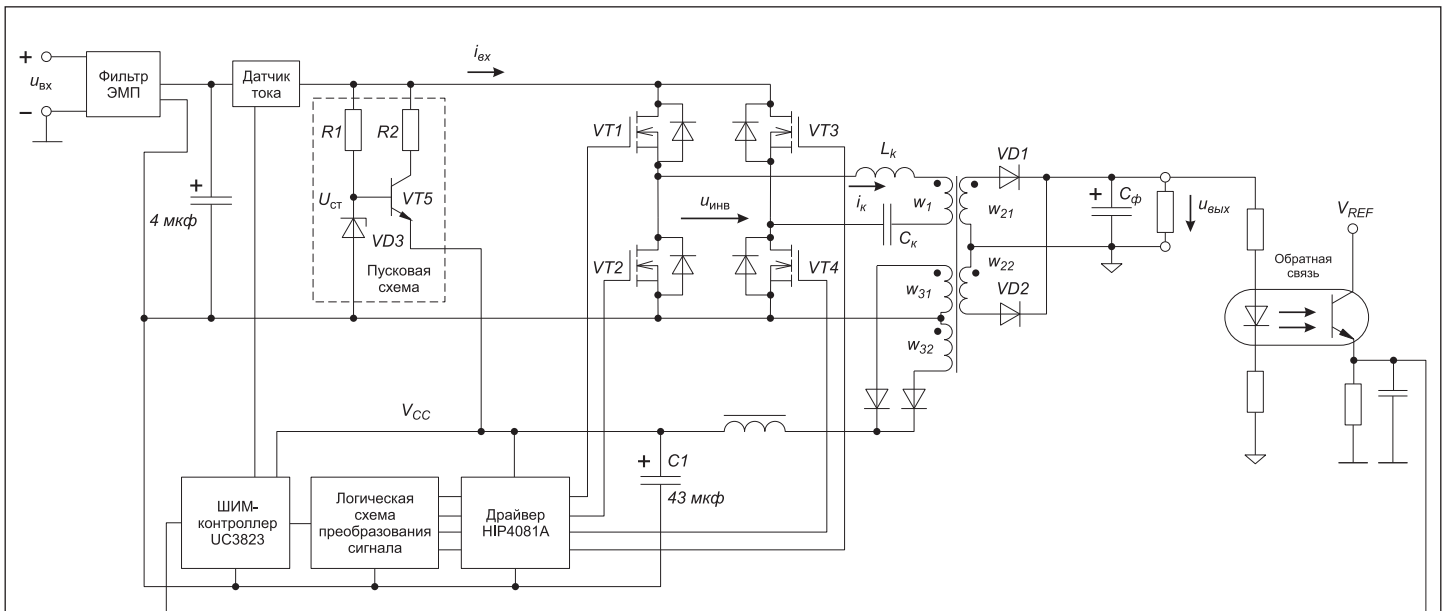


Рис. 1. Блок-схема резонансного ППН с фазовым управлением

На рис. 2 представлены идеализированные временные диаграммы отпирающих напряжений на затворах силовых МДП-транзисторов VT1–VT4, напряжения на выходе инверторного моста ППН $u_{инв}$, токов намагничивания силового трансформатора i_{μ} и в первичной обмотке этого трансформатора i_1 , напряжений на первичной обмотке u_1 и на конденсаторе LC-контура u_C . Как видно, отпирающие импульсы на затворах транзисторов VT3, VT4 запаздывают относительно импульсов на затворах VT1, VT2 соответственно на регулируемое время γT_n , где T_n — половина периода переключений $T = 1/f$, γ — относительное время задержки, удовлетворяющее условию $0 \leq \gamma \leq \gamma_{max}$, $\gamma_{max} < 1$.

На рис. 3а представлена логическая схема для преобразования сигнала $u_{ШИМ}$, получаемого с выхода ШИМ-контроллера, в импульсы, подаваемые на драйвер, формирующий импульсы управления для силовых МДП-транзисторов VT1–VT4 (рис. 1) [6]. Схема состоит из счетного триггера DD2, построенного на D-триггере с динамическим управлением по фронту входного импульса и четырех логических элементов (ЛЭ) «сложение по модулю 2». Используемый счетный триггер отличается тем, что исключаются гонки и неопределенные состояния. На асинхронные входы S и R триггера подаются уровни логической 1, равные V_{REF} . Из временных диаграмм (рис. 3б) видно, как на выходах логической схемы формируются импульсы u_3, u_6, u_8, u_{11} , из которых затем в драйверах формируются отпирающие импульсы для силовых транзисторов VT1–VT4. При этом необходимо учитывать, что работа ЛЭ «сложение по модулю 2» отличается от функционирования ЛЭ ИЛИ только тем, что при подаче на оба входа уровней 1 на выходе получается уровень 0, а не 1, как в ЛЭ ИЛИ.

К выходам ЛЭ, формирующим импульсы управления u_8, u_{11} транзисторами VT3, VT4, подключены конденсаторы емкостью 2200 пФ,

предназначенные для устранения помех, связанных с возможными «гонками сигналов».

Семейство микросхем UC1823, осуществляющих ШИМ-регулирование, оптимизировано для использования в качестве схем управления

высокочастотными импульсными источниками питания [7]. При его проектировании особое внимание было уделено уменьшению времени задержки прохождения сигнала через компараторы и внутреннюю логику при

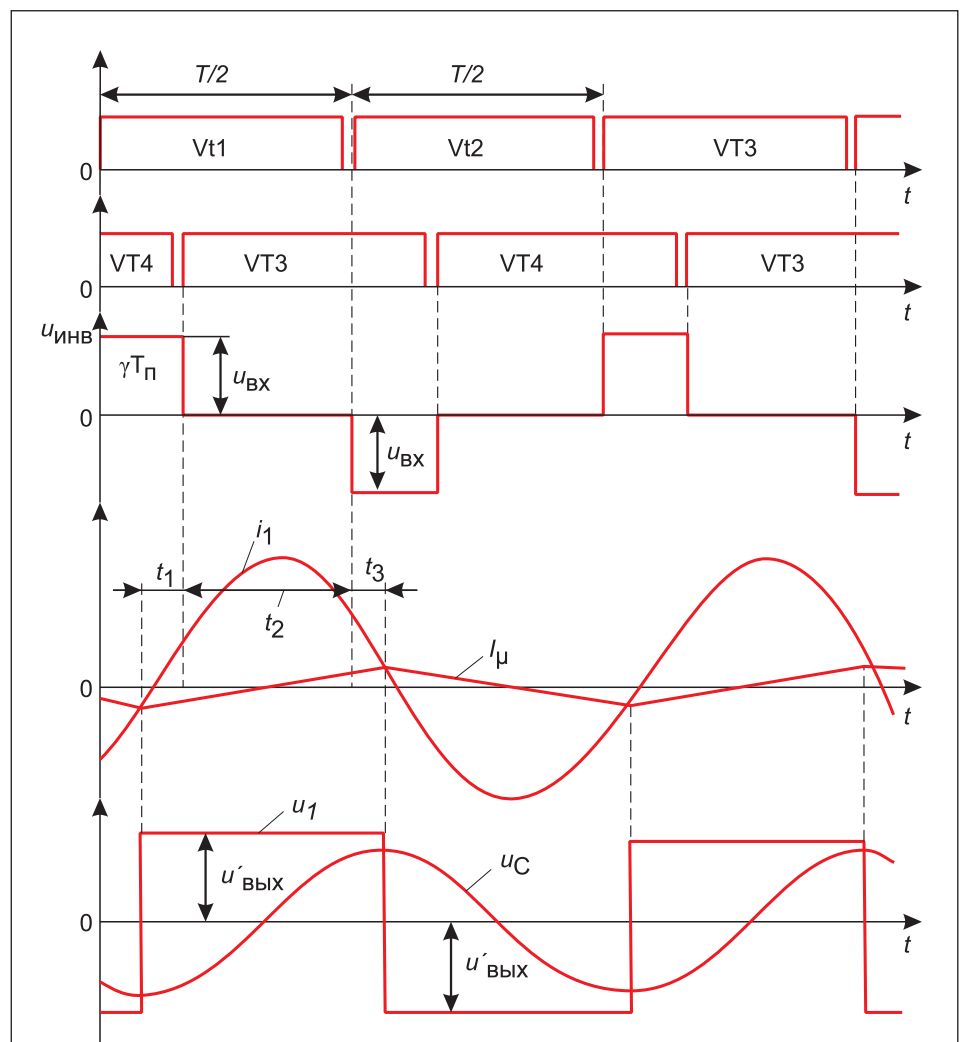


Рис. 2. Временные диаграммы для ППН с фазовым регулированием в режиме непрерывного тока (РНТ)

Таблица 1. Назначение выводов микросхемы

Вывод		Описание
Название	№	
Inv.	1	Инвертирующий вход усилителя ошибки
N.I.	2	Неинвертирующий вход усилителя ошибки
E/A Out	3	Выход усилителя ошибки, соединенный с инвертирующим входом ШИМ-компаратора
Clock	4	Вход/выход синхронизации
R _T	5	Вывод для подключения времязадающего резистора
C _T	6	Вывод для подключения времязадающего конденсатора
Ramp	7	Неинвертирующий вход ШИМ-компаратора
Soft Start	8	Вывод для присоединения конденсатора цепи плавного пуска
I _{СМ} /S.D.	9	Вывод ограничения тока или останова, на который извне подается напряжение, пропорциональное току в силовой части
Ground	10	Вывод аналоговой «земли»
I _{СМ} REF	11	Вывод компаратора ограничения тока (инвертирующий вход компаратора) для подачи опорного напряжения
PWR Gnd	12	Вывод силовой земли для выходного каскада микросхемы
V _C	13	Вывод для подачи питания на выходной каскад
OUT	14	Выход двухтактного выходного каскада
V _{CC}	15	Вывод для подачи напряжения питания на микросхему
V _{REF} 5,1V	16	Выход внутреннего источника опорного напряжения

одновременном увеличении ширины полосы пропускания и скорости нарастания выходного напряжения усилителя ошибки [7]. Назначение выводов микросхемы UC3823 представлено в таблице 1, а допустимые мак-

симальные значения основных параметров — в таблице 2.

Блок-схема микросхемы UC3823 представлена на рис. 4. Ее основные особенности следующие:

Таблица 2. Допустимые максимальные значения основных параметров микросхемы

Название параметра	Значение	
Напряжение питания (выводы 15, 13)	30 В	
Выходной ток, вытекающий или втекающий (вывод 14)	Постоянный	0,5 А
	Импульс (0,5 мкс)	2 А
Аналоговые входы (выводы 1, 2, 7, 8, 9, 11)	-0,3...+6 В	
Выходной ток тактового генератора (вывод 4)	-5 мА	
Выходной ток усилителя ошибки (вывод 3)	5 мА	
Втекающий ток при плавном пуске (вывод 8)	20 мА	
Зарядный ток генератора (вывод 5)	-5 мА	
Рассеиваемая мощность при T _A = +60 °С	1 Вт	
Диапазон температуры хранения	-65...+150 °С	
Температура припой (пайка в течение 10 с)	+300 °С	

- функционирование на частотах переключения: до 1 МГц;
- задержка прохождения сигнала через схему: 50 нс;
- полумостовой выход (максимальное значение тока 1,5 А), предназначенный для работы на емкостную нагрузку, такую как цепь затвора силового МДП-транзистора;
- широкополосный усилитель ошибки;
- ограничение тока в каждом периоде;
- плавный пуск/ограничение максимальной длительности выходного импульса;
- защита от пониженного напряжения питания с гистерезисом;
- небольшой пусковой ток: 1,1 мА;
- стабилизированный источник опорного напряжения: 5,1 В ±1%;
- исключение повторного импульса на выходе ШИМ в течение периода T_{ШИМ} (за счет асинхронного RS-триггера DD3 в схеме).

Задающий генератор (ЗГ) (рис. 5) вырабатывает пилообразное напряжение u_п(t) на выводе 6 (C_T) и тактовые импульсы u_T, синхронизирующие работу внутренних узлов микросхемы. Зарядный ток I_C времязадающего конденсатора C_T создает зеркалом тока, входной ток которого I_R задается внешним резистором R_T (схема зеркала тока не раскрыта), а выходной ток I_C = I_R = U_{оп}/R_T, где U_{оп} = 3 В. Размах линейно изменяющегося (в данном случае нарастающего) участка пилообразного напряжения ΔU_п = u_{п max} - u_{п min}, называемого прямым ходом пилы, удовлетворяет равенству:

$$\Delta U_{п} = \frac{I_C t_{пр}}{C_T},$$

откуда видно, что время прямого хода t_{пр} определяется по формуле:

$$t_{пр} = \frac{C_T \Delta U_{п}}{I_C} = \frac{R_T C_T \Delta U_{п}}{U_{оп}}. \quad (1)$$

Максимальное значение пилы u_{п max} = U_{пор1} = 2,8 В, где U_{пор1} — верхнее пороговое напряжение компаратора DA1, при котором компаратор срабатывает, на его выходе появляется логический уровень 1, начинается формирование тактового импульса u_T. Под действием импульса u_T открывается транзистор VT2, через который теперь замыкается сумма тока I_C и тока разряда конденсатора C_T I_{Сразр}. В процессе разряда конденсатора напряжение

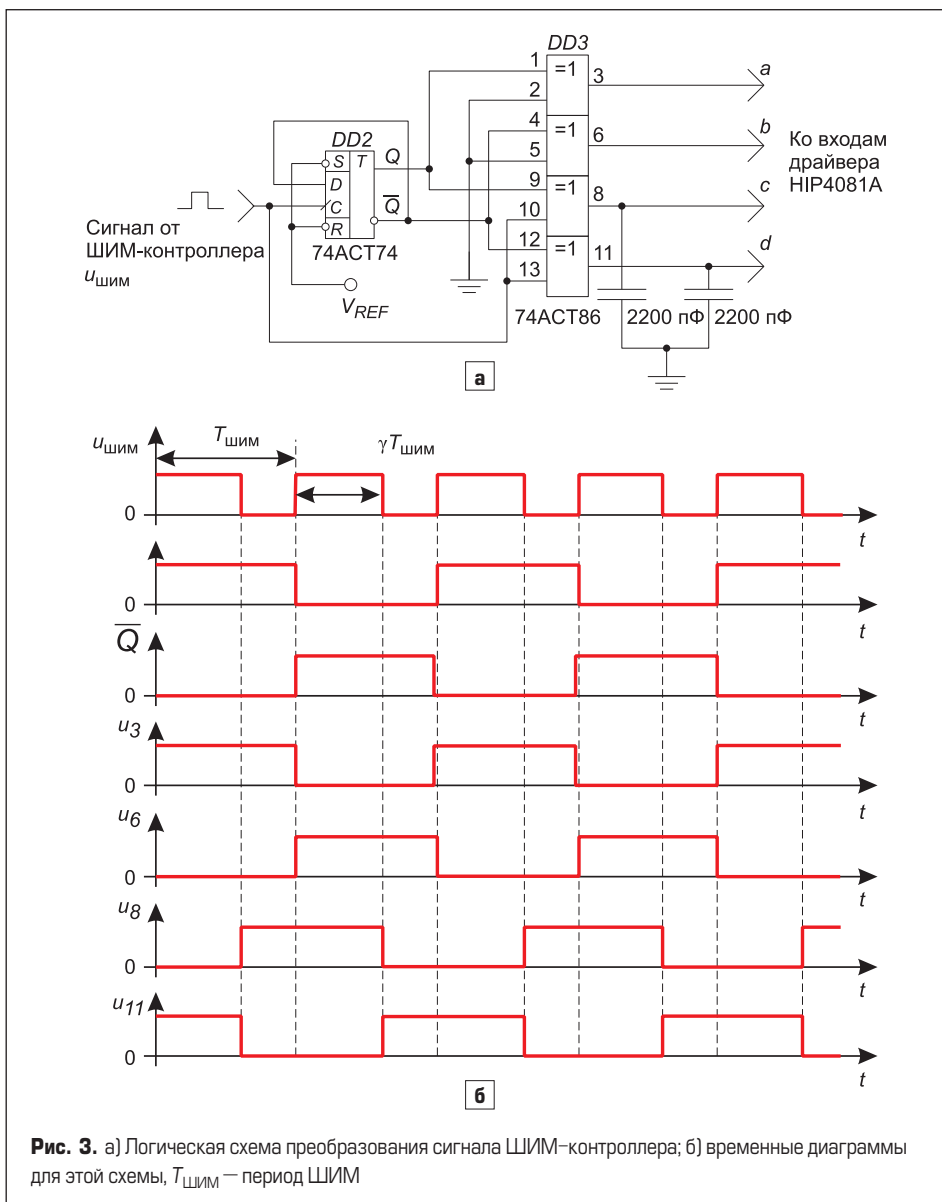


Рис. 3. а) Логическая схема преобразования сигнала ШИМ-контроллера; б) временные диаграммы для этой схемы, T_{ШИМ} — период ШИМ

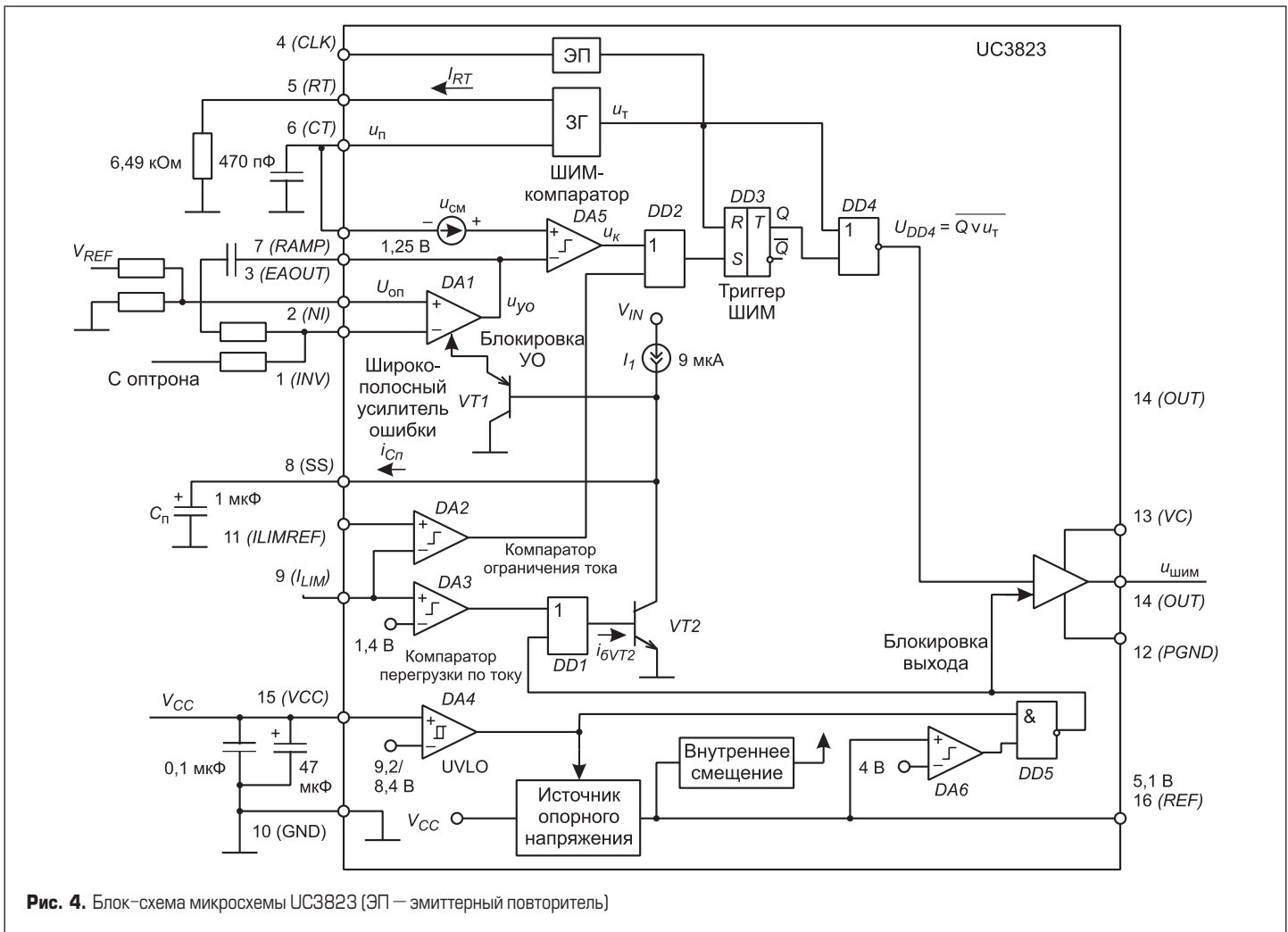


Рис. 4. Блок-схема микросхемы UC3823 (ЭП – эмиттерный повторитель)

на открытом транзисторе VT2 поддерживается равным напряжению на конденсаторе $u_n(t)$, которое больше 0. Поэтому открытый транзистор не насыщается, а остается в активном режиме с коллекторным током $I_{VT2} = I_C + I_{Cразр} \approx h_{21э} I_{6VT2}$, где $h_{21э}$ — коэффициент передачи тока базы транзистора VT2, $I_{6VT2} = (U_{Tmax} - U_{6э}) / R_1$ — отпирающий ток базы транзистора VT2; U_{Tmax} — амплитуда тактового импульса. Тогда ток разряда конденсатора C_T определяется из равенства:

$$I_{Cразр} = h_{21э} I_{6VT2} - I_C = \frac{h_{21э} (U_{Tmax} - U_{6э})}{R_1} - \frac{3}{R_T}$$

Когда конденсатор C_T разряжается до нижнего порогового напряжения компаратора DA1 $U_{пор2} = 1$ В, компаратор переключается в исходное состояние, его выходное напряжение снижается до уровня 0, транзистор VT2 закрывается, снова начинается заряд конденсатора C_T и формирование прямого хода пилы. Время разряда конденсатора C_T , называемого обратным ходом, определяется по формуле:

$$t_{обр} = \frac{C_T \Delta U_{п.}}{I_{Cразр}}$$

Время $t_{обр}$ в англоязычной литературе называется «мертвым» временем, обозначаемым через t_D . Длительность выходного импульса

микросхемы $u_{ШИМ}$ не может быть больше $1/f_{ШИМ} - t_D$; $f_{ШИМ} = 1/T_{ШИМ}$. За время $t_{обр}$ открывается также транзистор VT1, вследствие чего на выводе 4 (CLK) формируется импульс синхронизации с амплитудой $U_{Tmax} - U_{6э1}$,

где $U_{6э1}$ — падение напряжения база-эмиттер транзистора VT1.

На рис. 6а, б представлены взятые из [7] зависимости для определения сопротивления времязадающего резистора R_T и мертвого

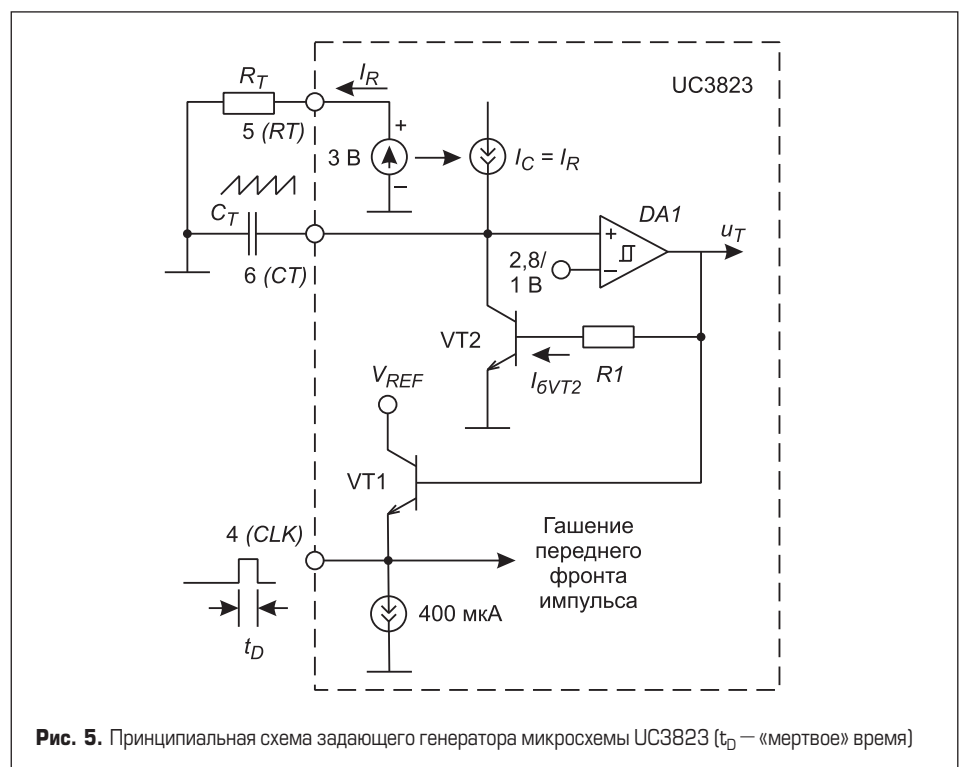


Рис. 5. Принципиальная схема задающего генератора микросхемы UC3823 (t_D — «мертвое» время)

времени t_D для ЗГ. Например, при значениях $R_T = 3,65 \text{ кОм}$, $C_T = 1 \text{ нФ}$, $\Delta U_{\pi} = 2,8 - 1 = 1,8 \text{ В}$, $U_{\text{оп}} = 3 \text{ В}$ по формуле (1) найдем:

$$t_{\text{пр}} = \frac{3,65 \times 10^3 \times 10^{-9} \times 1,8}{3} = 2,19 \times 10^{-6} \text{ с.}$$

Из графика на рис. 6б при $C_T = 1 \text{ нФ}$ получим $t_{\text{обр}} = t_D \approx 0,15 \text{ мкс}$. Следовательно, частота переключений:

$$f_{\text{ШИМ}} = \frac{1}{t_{\text{пр}} + t_{\text{обр}}} \approx \frac{10^6}{2,19 + 0,15} = 0,427 \times 10^6 \text{ Гц.}$$

Примерно такое же значение получается и из графика на рис. 6а.

Широтно-импульсный модулятор (ШИМ) (рис. 4) состоит из ШИМ-компаратора DA5, RS-триггера DD3 и ЛЭ ИЛИ-НЕ DD4. Временные диаграммы, поясняющие работу ШИМ, представлены на рис. 7.

Выходной логический уровень компаратора $u_{\text{к}}(t)$ через ЛЭ ИЛИ DD2 подается на S-вход триггера, на R-вход которого поступают тактовые импульсы $u_{\text{т}}$. RS-триггер DD3 устанавливается в состояние 1 сигналом с выхода ШИМ-компаратора DD2, но может устанавливаться и сигналом с выхода компаратора ограничения тока DA2. Сброс RS-триггера DD3 осуществляется тактовыми импульсами, как показано на рис. 7. Срабатывание ШИМ-компаратора происходит в момент, когда сумма пилообразного напряжения $u_{\text{п}}(t)$ и напряжения смещения $U_{\text{см}} = 1,25 \text{ В}$ превышает выходное напряжение усилителя ошибки $u_{\text{уо}}$, которое подается на инвертирующий вход ШИМ-компаратора DA5 (рис. 4). Максимальное вы-

ходное напряжение УО $u_{\text{уо}}$ может изменяться в пределах 4–5 В, минимальное выходное напряжение — в пределах 0–1 В. Коэффициент усиления дифференциального сигнала УО на низких частотах может составлять 60–95 ДБ, частота единичного усиления 3–5,5 МГц.

Как видно на рис. 7, в пределах обратного хода пилообразного напряжения имеется небольшой промежуток времени, в котором на оба входа RS-триггера DD3 поступает запрещенная комбинация — два уровня 1. Если RS-триггер построен на двух ЛЭ ИЛИ-НЕ, то на этом промежутке будем иметь нулевые уровни на обоих его выходах, то есть $Q = 1$ и $\bar{Q} = 1$, что несущественно, поскольку благодаря наличию ЛЭ DD4 на выходе ШИМ формируется дискретный сигнал $u_{\text{ШИМ}} = u_{\text{DD4}} = \bar{Q} \vee u_{\text{т}}$, из которого указанный промежуток времени исключается. Регулируемые по длительности импульсы u_{DD4} с выхода ЛЭ ИЛИ-НЕ DD4 (рис. 4) поступают на выходной усилитель-формирователь микросхемы UC3823, на выходе которого 14 (OUT) получаются усиленные импульсы $u_{\text{ШИМ}}$.

Защита от перегрузок по току. При использовании микросхемы UC3823 в системах управления импульсными преобразователями с ШИМ на вывод 9 ($I_{\text{ЛМ}}$) подается напряжение, пропорциональное току дросселя импульсного преобразователя, который на интервале $\gamma T_{\text{ШИМ}}$ монотонно нарастает. Если напряжение на выводе 9 ($I_{\text{ЛМ}}$) в какой-то момент превышает пороговое напряжение компаратора DA2, и это происходит раньше момента $t = \gamma T_{\text{ШИМ}}$, то уровень 1 с выхода компаратора DA2 проходит через ЛЭ ИЛИ DD2 на S-вход триггера DD3, вызывая его срабатывание и выключение силового транзистора раньше момента $t = \gamma T_{\text{ШИМ}}$. Таким образом происходит ограничение мгновенного значения тока на периоде $T_{\text{ШИМ}}$.

При использовании микросхемы UC3823 в системе управления резонансным ППН необходимо учитывать, что форма тока в силовой цепи в этом случае существенно отличается от формы тока в силовой цепи импульсного преобразователя. Как видно из кривой тока первичной обмотки силового трансформатора в РНТ $i_1 = i_{\text{к}}$ (рис. 2), на интервале времени, когда одновременно открыты транзисторы VT1, VT4, ток через транзисторы нарастает, но не достигает своего максимального значения. Максимальное значение тока достигается на последующем интервале t_2 , когда в прямом направлении проводит ток транзистор VT1 и в обратном направлении — транзистор VT3 (либо проводит ток обратный диод, подключенный параллельно транзистору VT3). Следовательно, отсутствует возможность ограничения мгновенного значения тока на периоде $T_{\text{п}}$ выключением транзистора VT1, поскольку в момент запирания транзистора VT1 максимальное значение тока еще не достигается и неизвестно. Однако, подавая на вывод 9 ($I_{\text{ЛМ}}$) напряжение $R_{\text{дт}} i_1$, пропорциональное току в силовой цепи, можно организовать защиту от перегрузок по току (здесь $R_{\text{дт}}$ — сопротивление передачи датчика тока). Если на некотором полупериоде $T_{\text{п}}$ выполняется неравенство $(R_{\text{дт}} i_1)_{\text{max}} > (U_{\text{пор}})_{\text{DA3}} = 1,4 \text{ В}$, компаратор DA3 (рис. 4) срабатывает, уровень 1 (с выхода DA3), пройдя через ЛЭ DD1, откроет транзистор VT2, конденсатор $C_{\text{п}}$ цепи организации плавного пуска разряжается через транзистор VT2. Обратим внимание на то, что, поскольку при разряде конденсатора током $(I_{\text{Сп}})_{\text{разр}}$ через транзистор напряжение коллектор-эмиттер транзистора VT2 ($U_{\text{кэ}})_{\text{VT2}} = u_{\text{Сп}} > 0$, транзистор VT2 остается в активном режиме, с выхода ЛЭ DD1 потребляется ток:

$$I_{6\text{VT2}} = \frac{(I_{\text{Сп}})_{\text{разр}} + I_1}{h_{21\beta}}$$

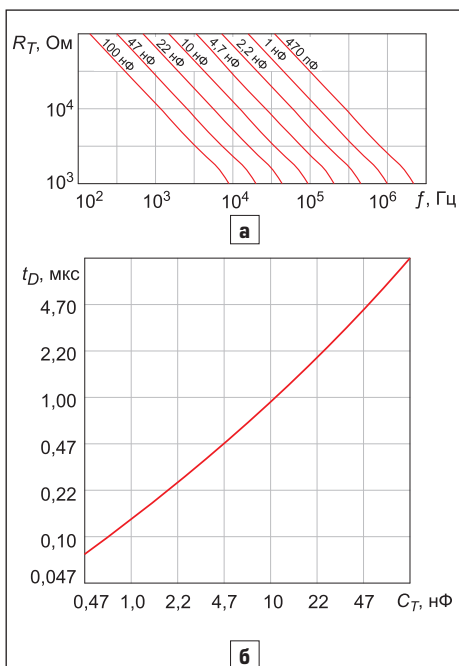


Рис. 6. а) Зависимость сопротивления времязадающего резистора от частоты; б) зависимость «мертвого» времени от емкости времязадающего конденсатора ($3 \leq R_T \leq 100 \text{ кОм}$)

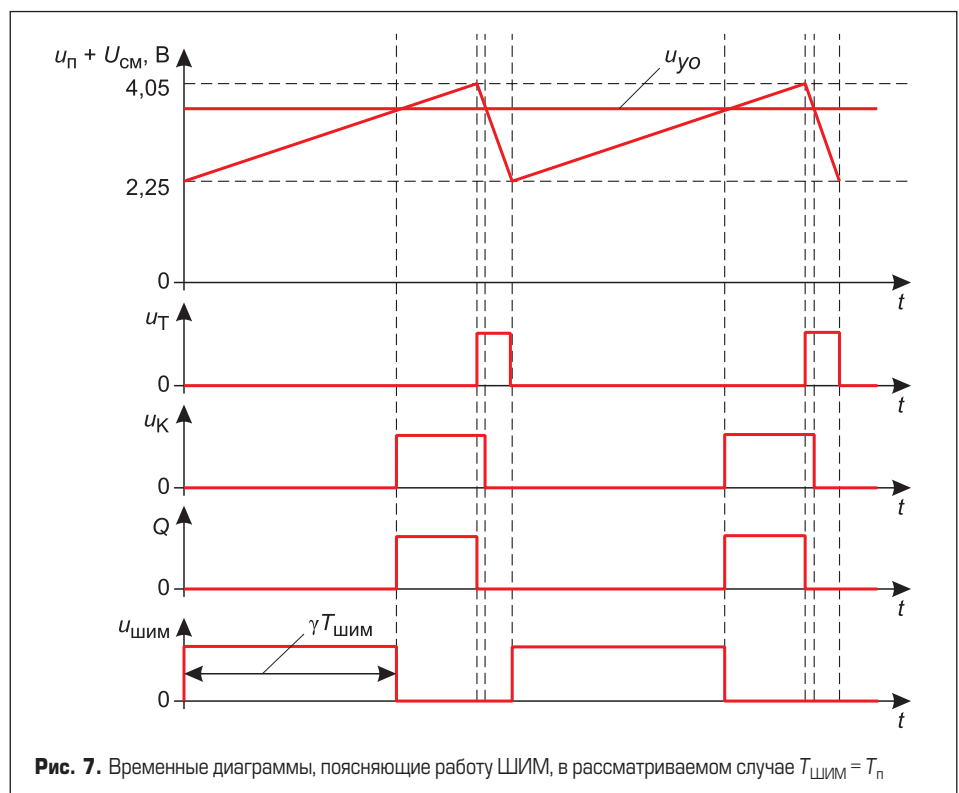


Рис. 7. Временные диаграммы, поясняющие работу ШИМ, в рассматриваемом случае $T_{\text{ШИМ}} = T_{\text{п}}$

где $I_1 = 9$ мкА. Впрочем, эта подробность представляет интерес в основном для специалистов, рассчитывающих подобные электронные схемы.

Время разряда конденсатора C_n через транзистор VT2, определяющее задержку срабатывания защиты от перегрузок по току, рассчитывается по формуле:

$$(t_{\text{разр}})_{C_n} = \frac{C_n(U_{C_n})_{\text{max}}}{(I_{C_n})_{\text{разр}}},$$

где $(U_{C_n})_{\text{max}}$ — напряжение, до которого был заряжен конденсатор C_n .

Напряжение u_{C_n} на конденсаторе C_n через транзистор VT1, включенный по схеме эмиттерного повторителя, поступает на неинвертирующий вход УО DA1, так же как опорное напряжение $U_{\text{оп1}}$, подаваемое на вывод 2 (NI), например, по схеме, показанной на рис. 8. Реальная схема в [7] не раскрывается, но о ней можно судить по другим материалам компании Texas Instruments. Например, при описании микросхем TPS40210 и TPS40211 [9] указано, что усилитель ошибки имеет два неинвертирующих входа, на один из которых подается постоянное опорное напряжение $U_{\text{оп}} = 0,7$ В, на другой через истоковый повторитель — напряжение с конденсатора цепи плавного пуска. Приоритет имеет неинвертирующий вход с меньшим напряжением.

Когда по мере разряда конденсатора C_n напряжение $u_{C_n} + U_{\text{с6VT1}}$ становится меньше $U_{\text{оп1}}$, функции опорного напряжения УО переходят к напряжению $u_{C_n} + U_{\text{с6VT1}}$, которое начинает снижаться. Это приводит к уменьшению длительности импульсов $i_{\text{ШИМ}}$, а также за счет замкнутой системы управления — к уменьшению выходного напряжения ППН и тока в силовой цепи. Однако из-за инерционности замкнутой системы управления ППН уменьшение тока силовой цепи начнется с некоторым запаздыванием после срабатывания цепи защиты от перегрузок по току. Когда ток уменьшится до значения тока срабатывания защиты, компаратор DA3 возвратится в исходное нулевое состояние, транзистор VT2 запирается, конденсатор C_n снова начинает заряжаться и т. д.

В микросхеме UC3823 реализуются стандартные механизмы защиты от чрезмерного снижения напряжения питания микросхемы V_{CC} (UVLO), от перегрузок по току силовой части, а также плавный пуск.

Плавный пуск начинается с некоторой задержкой относительно момента времени, когда напряжение питания микросхемы V_{CC} подаваемое на вывод 15 (V_{CC}), превышает верхнее пороговое напряжение гистерезисного компаратора DA4, равное 9,2 В. После этого начинается рост напряжения V_{REF} на выходе источника опорного напряжения, поступающего на неинвертирующий вход компаратора DA6 и на вывод 16 (V_{REF}) микросхемы. Когда напряжение V_{REF} превышает пороговое напряжение компаратора DA6, равное 4 В, компаратор DA6 срабатывает, уровень 1 с его выхода поступает на нижний вход ЛЭ И-НЕ DD5, на верхний вход которого ранее уже поступил уровень 1 с выхода компаратора DA4. Тогда

на выходе ЛЭ DD5 формируется уровень 0, который, пройдя через ЛЭ ИЛИ DD1, запирает транзистор VT2. Конденсатор C_n начинает заряжаться по закону:

$$u_{C_n} = \frac{I_1 t}{C_n}$$

током источника $I_1 = 9$ мкА. При этом $u_{\text{с6VT1}} = u_{C_n} + U_{\text{с6VT1}}$, где $(U_{\text{с6}})_{\text{VT1}}$ — напряжение эмиттер-база транзистора VT1. Возможная схема подключения транзистора VT1 показана на рис. 8. Приоритет для УО имеет меньшее из напряжений $U_{\text{оп1}}$ и $u_{\text{с6VT1}}$.

Когда потенциал $u_{\text{с6VT1}} < U_{\text{оп1}}$, функции опорного напряжения УО выполняет напряжение $u_{\text{с6VT1}}$, поскольку именно оно поступает (через открытый диод VD2) на неинвертирующий вход операционного усилителя DA1. Тогда замкнутая система управления ППН обеспечивает слежение выходным напряжением $u_{\text{вых}}$ за нарастающим по мере заряда конденсатора C_n напряжением $u_{\text{с6VT1}} = u_{C_n} + U_{\text{с6VT1}}$ (с некоторой ошибкой), происходит плавное нарастание выходного напряжения ППН $u_{\text{вых}}$, которое в общем случае через делитель напряжения с коэффициентом передачи K_d поступает на вывод 1 (INV).

В момент времени, когда начнет выполняться условие $u_{\text{с6VT1}} > U_{\text{оп1}}$, функции опорного напряжения УО переходят к напряжению $U_{\text{оп1}}$, подаваемому на вывод 2 (NI), следовательно, далее обеспечивается стабилизация выходного напряжения ППН. Процесс пуска ППН завершается. После этого источник тока I_1 необходимо отключить от конденсатора C_n . Как это достигается, в [7] не раскрывается.

Защита от чрезмерного понижения напряжения питания микросхемы (UVLO)

Напряжение питания микросхемы V_{CC} поступает на источник опорного напряжения (рис. 4), где оно преобразуется в стабилизированное напряжение 5,1 В, которое не только применяется внутри микросхемы, но и, поступая на вывод 16 (V_{REF}), может использоваться во внешних узлах схемы управления ППН. Когда напряжение V_{CC} уменьшается до нижнего порогового напряжения компаратора DA4, равного 8,4 В, компаратор

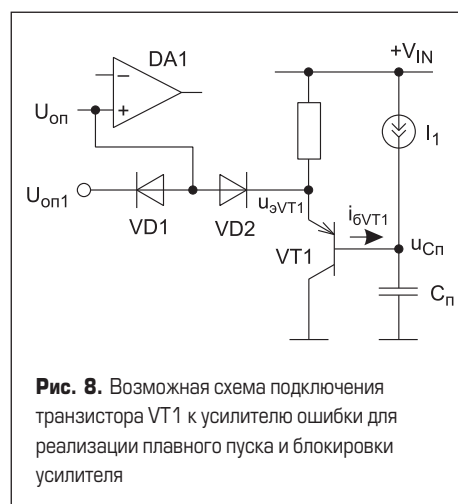


Рис. 8. Возможная схема подключения транзистора VT1 к усилителю ошибки для реализации плавного пуска и блокировки усилителя

переключается в исходное состояние с уровнем 0 на выходе. При этом источник опорного напряжения отключается от напряжения V_{CC} его выходное напряжение начинает быстро снижаться и, когда оно снизится до 4 В, компаратор DA6 переключается в состояние 0. На обоих входах ЛЭ И-НЕ DD5 оказываются уровни 0, а на его выходе — уровень 1, который, пройдя через ЛЭ ИЛИ DD1, открывает транзистор VT2 и вызывает разряд конденсатора C_n , что уже было рассмотрено.

Когда начинается выполняться неравенство $u_{\text{с6VT1}} = u_{C_n} + U_{\text{с6VT1}} < U_{\text{оп1}}$, функции опорного напряжения УО переходят к напряжению $u_{\text{с6VT1}}$, что в данном случае несущественно, поскольку уже при переключении компаратора DA6 в состояние 0 происходит блокировка выхода микросхемы, то есть формирование управляющих импульсов на выводе 14 (OUT) прекращается, силовая часть ППН перестает переключаться.

Усовершенствованным вариантом микросхем UC3823 и UC3825 являются ШИМ-контроллеры UC3823A, UC3823B и UC3825A, UC3825B. С помощью внесения некоторых изменений в микросхемы было повышено их быстродействие [8]. Потребляемый ток длительностью 0,5 мкс выходных каскадов был увеличен до 2 А, пусковой ток — уменьшен до 100 мкА.

Литература

1. Белов Г. А. Высококачественные тиристорно-транзисторные преобразователи постоянного напряжения. М.: Энергоатомиздат, 1987.
2. Белов Г. А., Серебрянников А. В., Павлова А. А. Анализ и расчет характеристик установившегося режима в преобразователе постоянного напряжения с последовательным резонансным инвертором // Практическая силовая электроника. 2015. № 4.
3. Белов Г. А. Анализ характеристик резонансного преобразователя с фазовым регулированием методом основной гармоники. Информационные технологии в электротехнике и электроэнергетике (ИТЭЭ-2018). Материалы XI Всерос. науч.-техн. конф. Чебоксары. Изд-во Чуваш. ун-та, 2018.
4. Глебов Б. А., Жигачев В. А. Мостовой резонансный DC/DC-преобразователь с фазовым управлением силовыми транзисторами // Практическая силовая электроника. 2015. № 1.
5. Белов Г. А. Расчет переходных процессов и обоснование динамических моделей резонансного преобразователя постоянного напряжения с фазовым регулированием в режиме прерывистого тока // Электричество. 2019. № 5.
6. 50W, 500 kHz, Full-Bridge, Phase-Shift, ZVS Isolated DC to DC Converter Using the HIP4081A. Application Note AN9506. www.renesas.com
7. UC3823 High Speed PWM Controller. www.ti.com
8. UC3823A High-Speed PWM Controller. www.ti.com
9. TPS40210, TPS40211. 4,5V to 52V Input Current Mode Boost Controller. Режим доступа www.ti.com