

Многоуровневые преобразователи:

схемы, особенности применения, алгоритмы управления. Часть 3

Материал продолжает цикл статей, начатый в журнале «Силовая электроника» № 1, 2'2019. Во второй части статьи рассматривались особенности управления трехуровневой схемой с фиксированной нейтралью 3L-NPC.

Саид Фазел
(Seyed Saeed Fazel)

Перевод и комментарии:
Андрей Колпаков

Andrey.Kolpakov@semikron.com

Многоуровневый конвертер с последовательным соединением Н-мостов (SCHB VSC)

Концепция этого класса многоуровневых преобразователей (MLI) состоит в последовательном соединении однофазных ячеек (рис. 1). Первая ссылка на подобную схему появилась в 1975 году, публикация новых патентов продолжается до настоящего времени. Топология SCHB VSC (для простоты будем называть ее MLI) имеет ряд преимуществ, что делает ее очень привлекательной для приме-

нения в приводах средней и высокой мощности. Поскольку в основе схемы лежит последовательное соединение стандартных однофазных ячеек, то напряжение и мощность такой системы легко масштабируются практически в неограниченных пределах. Напряжение питания DC-шины каждой H-мостовой ячейки обеспечивается отдельно.

Важное преимущество топологии MLI — возможность формирования большого числа уровней выходного напряжения с хорошим гармоническим спектром при использовании недорогих низковольтных силовых полупроводниковых ключей и конден-

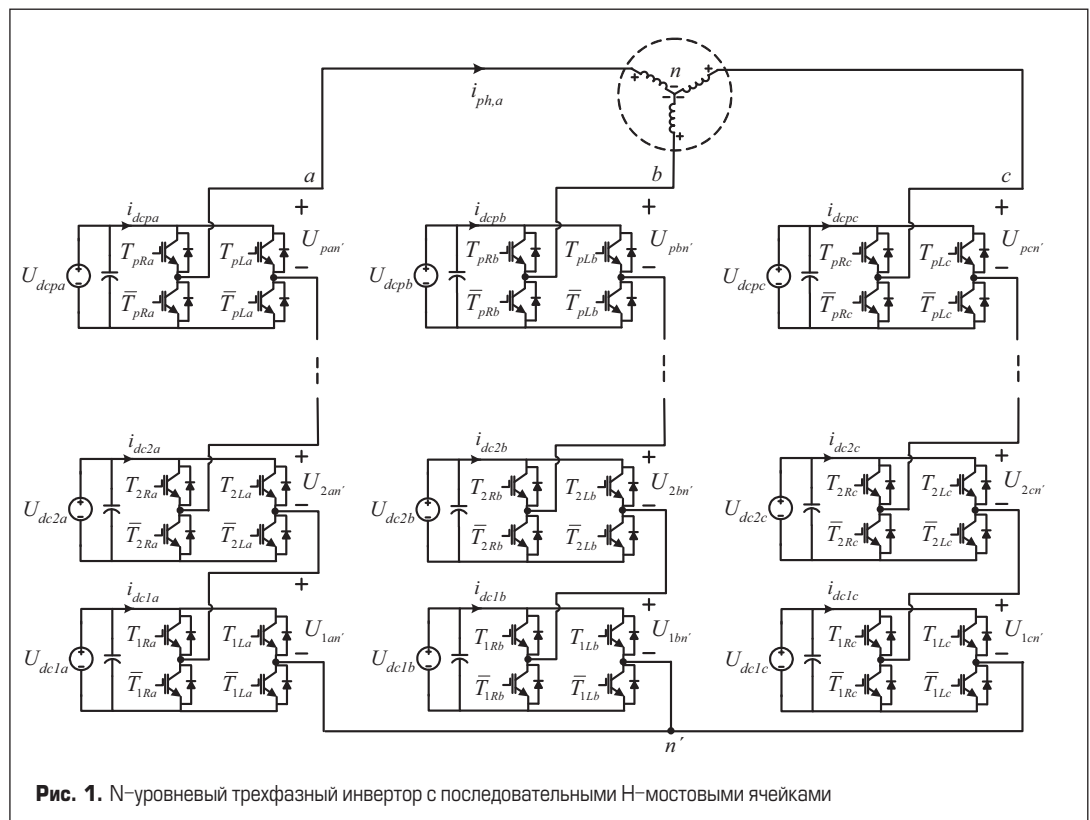


Рис. 1. N-уровневый трехфазный инвертор с последовательными H-мостовыми ячейками

саторов. К недостаткам можно отнести множество силовых ключей, необходимость питания каждой ячейки от сложного и дорогостоящего «полноразмерного» трансформатора, а также относительную сложность алгоритма управления.

Однофазная ячейка (H-мост)

На рис. 2 показана базовая схема однофазной ячейки, лежащей в основе MLI-системы. Ячейка содержит трехфазный выпрямитель, соединенный с изолированной обмоткой трансформатора, звено постоянного тока и H-мостовой каскад, генерирующий модулированное (ШИМ) выходное напряжение.

Коммутационные состояния

Каждая однофазная ячейка содержит два полумоста, обозначения T_L и T_R использованы для идентификации транзисторов и логики их управления ($1 = on$ и $0 = off$). Транзисторы в полумостовом каскаде всегда переключаются в противофазе, поэтому IGBT нижнего плеча обозначены T'_L и T'_R . Коммутационные положения для трех возможных состояний каждой фазной стойки приведены в таблице 1.

Пути положительных и отрицательных фазовых токов i_{ph} показаны на рис. 3. Нулевое состояние «0» может формироваться двумя способами в зависимости от направления i_{ph} . Поэтому если включены верхние (T_L, T_R) или нижние IGBT (T'_L, T'_R), выходное напряжение приближается к нулю. В положительном «+» и отрицательном «-» состояниях ток проводят два диагональных транзистора (два активных ключа или два диода). Соответственно, H-мостовая ячейка формирует три определенных уровня напряжения.

Каждый из ключей должен блокировать напряжение DC-шины ($U_{dc}/2$), максимальный ток IGBT/диода равен максимальному фазному току i_{ph} . Эти параметры определяют выбор номинальных характеристик силовых модулей. Распределение потерь проводимости приведено в таблице 2. Динамические потери генерируются при изменении коммутационных состояний транзисторов и диодов.

Два комплементарных ключа в каждой стойке (T_R, T'_R) или (T_L, T'_L) участвуют в процессах коммутации ($+ \rightarrow 0$) и ($0 \rightarrow -$). Для положительного фазового тока $i_{ph} > 0$ коммутация ($+ \rightarrow 0$) инициируется выключением T_L в первой фазной стойке, в результате чего ток переходит от T_L к D_L . Транзистор T'_R остается включенным, и только два комплементарных ключа в первой стойке участвуют в этом цикле коммутации. Большую часть потерь выключения генерирует T_L .

Во второй фазной стойке коммутация ($+ \rightarrow 0$) инициируется выключением T'_R , в результате чего ток переходит от T'_R к D_R , транзистор T_L остается включенным. Только два комплементарных ключа во второй стойке участвуют в этом цикле коммутации (T_R, T'_R). Основные потери выключения генерируются T'_R . При реверсной коммутации ($0 \rightarrow +$) все процессы идут в обратном порядке. Например, во вто-

рой стойке сначала отключается T_R , а затем после «мертвого времени» включается T'_R . Транзистор T'_R генерирует потери включения, а диод D_R — потери восстановления.

Процесс коммутации проиллюстрирован на рис. 4, где токовый путь активного ключа показан жирной линией, пассивного ключа — пунктирной линией. Устройства,

Таблица 1. Коммутационные состояния ключей H-мостовой ячейки

Состояние	S_L	S_R	\bar{S}_L	\bar{S}_R	U_{ag}	$U_{n'g}$	$U_{an'}$
Положительное «+»	1	0	0	1	$U_{dc}/2$	0	$U_{dc}/2$
Нейтральное «0»	1	1	0	0	$U_{dc}/2$	$U_{dc}/2$	0
	0	0	1	1	0	0	0
Отрицательное «-»	0	1	1	0	0	$U_{dc}/2$	$-U_{dc}/2$

Таблица 2. Потери проводимости однофазного инвертора

Состояние	T_L	DL	TR	DR	\bar{T}_L	\bar{D}_L	\bar{T}_R	\bar{D}_R
Положительная фаза тока								
«+» ($U_{ag} = U_{dc}/2$)	×							×
«0» ($U_{ag} = 0$)	×			×				
«-» ($U_{ag} = -U_{dc}/2$)				×		×		
Отрицательная фаза тока								
«+» ($U_{ag} = U_{dc}/2$)		×						×
«0» ($U_{ag} = 0$)					×			×
«-» ($U_{ag} = -U_{dc}/2$)		×	×					
«-» ($U_{ag} = -U_{dc}/2$)				×	×			

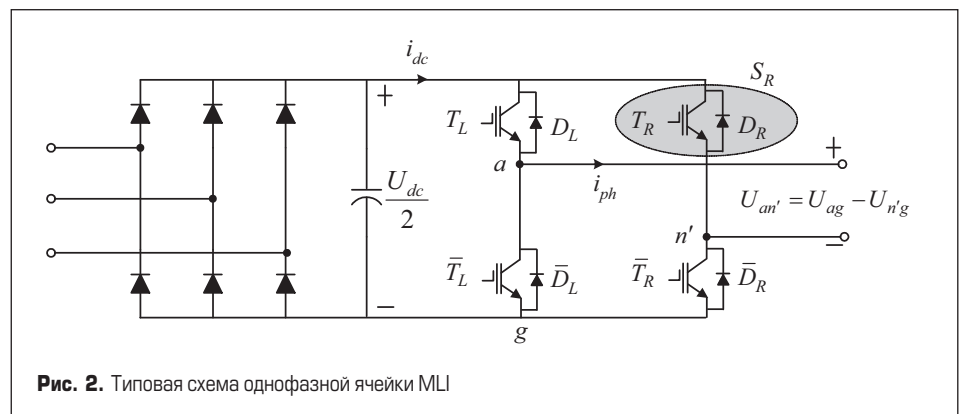


Рис. 2. Типовая схема однофазной ячейки MLI

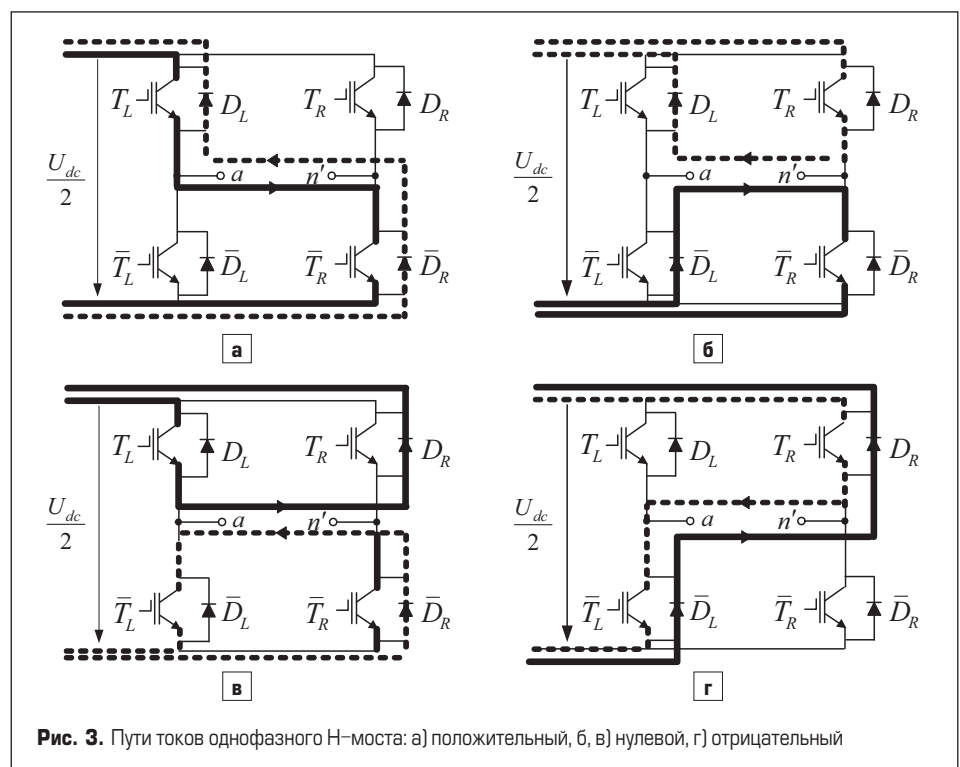


Рис. 3. Пути токов однофазного H-моста: а) положительный, б, в) нулевой, г) отрицательный

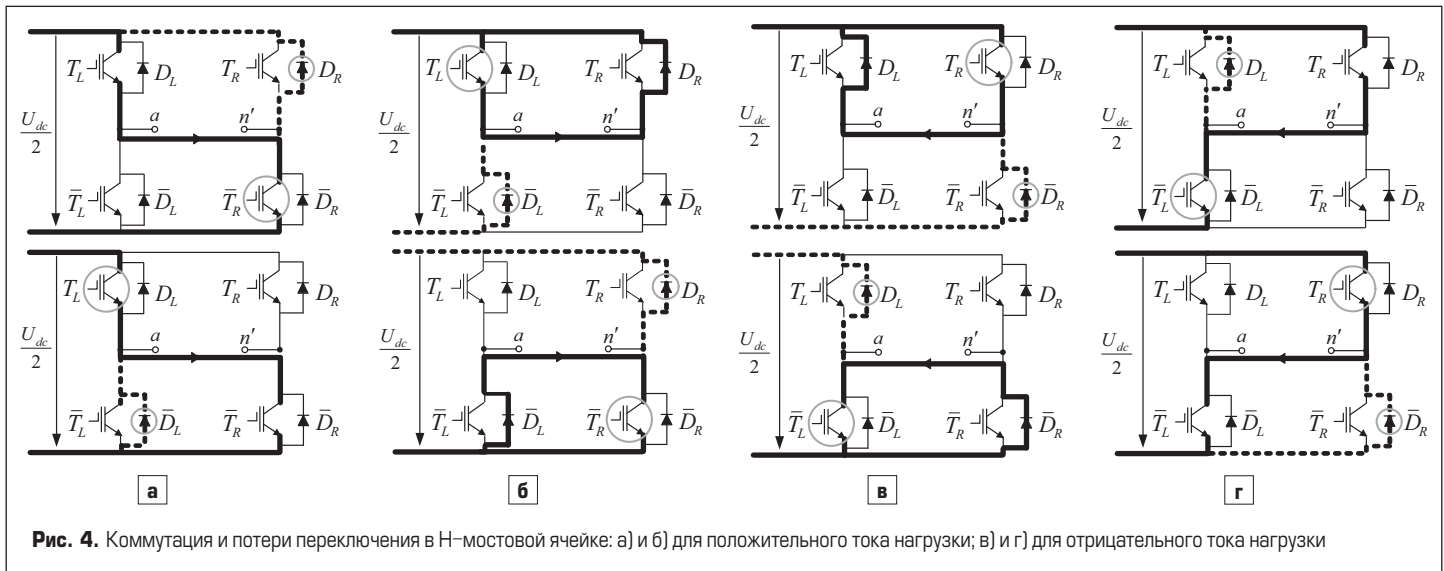


Рис. 4. Коммутация и потери переключения в H-мостовой ячейке: а) и б) для положительного тока нагрузки; в) и г) для отрицательного тока нагрузки

генерирующие потери, выделены окружностями. Коммутация (0 → -) в первой стойке начинается с активного выключения T_L , что приводит к прохождению тока через

D'_L . Диод D_R уже находится в проводящем состоянии, T_L генерирует потери выключения. При реверсной коммутации (- → 0) все процессы идут в обратном порядке. T'_L

выключается, затем T_L открывается после «мертвого времени».

После срабатывания T_L фазный ток коммутируется от D'_L обратно к T_L . Диод D'_L закрыт, таким образом он берет на себя блокирующее напряжение и генерирует потери восстановления, а T_L — потери включения.

Во второй стойке коммутация (0 → -) инициируется активным запирающим T'_R , что переключает ток на D_R . Диод D'_L уже открыт, T'_R генерирует потери выключения. В реверсном режиме (- → 0) все процессы идут в обратном порядке: T_R выключен, T'_R открывается после «мертвого времени». После его срабатывания фазный ток переходит от D_R обратно к T'_R . Диод D_R выключается, берет на себя блокирующее напряжение и генерирует потери восстановления (рис. 4б). Процессы переключения на участке отрицательного тока проиллюстрированы на рис. 4в, г. Распределение коммутационных потерь сведено в таблицу 3.

Центрированная синусоидальная модуляция

Каждая ячейка модулируется синусоидальным сигналом с добавлением 1/6 третьей гармоники (рис. 5). Процесс коммутации одной ячейки (полумост) задается сравнением соответствующих несущих ($U_{tri,1}$ и $U_{tri,2}$), сдвинутых по фазе на $T_c/2$ (180°), и опорного сигнала U_{con} . Таким образом, за один период несущего сигнала происходит четыре переключения.

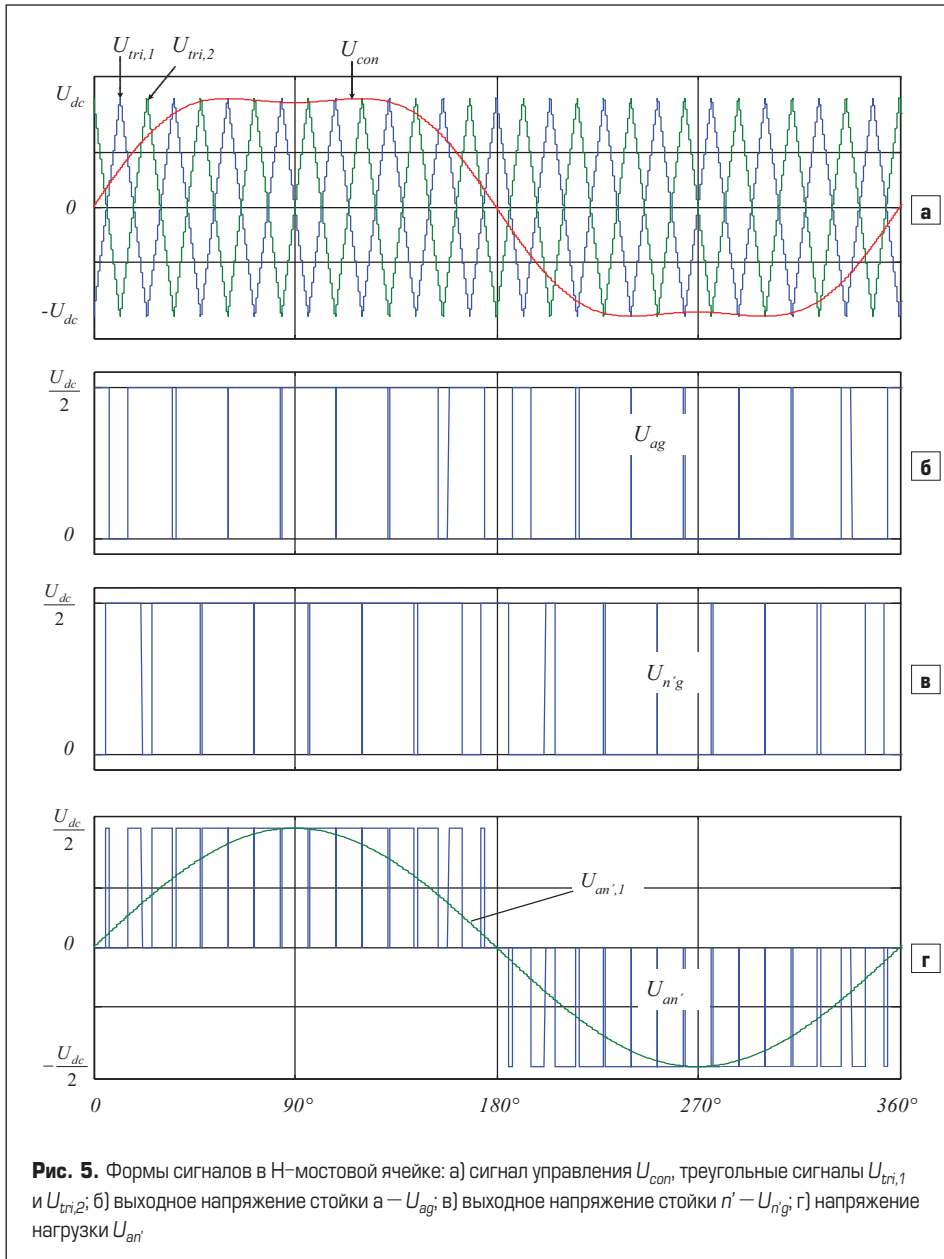


Рис. 5. Формы сигналов в H-мостовой ячейке: а) сигнал управления U_{con} , треугольные сигналы $U_{tri,1}$ и $U_{tri,2}$; б) выходное напряжение стойки а - U_{ag} ; в) выходное напряжение стойки n' - $U_{n'g}$; г) напряжение нагрузки $U_{an'}$

Таблица 3. Потери переключения однофазного инвертора

Состояние	T_{Lx}	D_{Lx}	T_{Rx}	D_{Rx}	\bar{T}_{Lx}	\bar{D}_{Lx}	\bar{T}_{Rx}	\bar{D}_{Rx}
Положительная фаза тока								
$+ \leftrightarrow 0$				×				×
$0 \leftrightarrow -$	×					×		
Отрицательная фаза тока								
$+ \leftrightarrow 0$	×				×			
$0 \leftrightarrow -$		×						×
	×				×			

Как показано на рис. 5, сравнение U_{con} и $U_{tri,1}$ формирует следующие сигналы управления ключами в первой стойке:

$$U_{ag} = \begin{cases} \frac{U_{dc}}{2} & \text{if } : U_{con} > U_{tri,1} (T_L : on, T'_L : off) \\ 0 & \text{if } : U_{con} < U_{tri,1} (T_L : off, T'_L : on). \end{cases}$$

Для формирования импульсов управления второй стойкой $U_{tri,2}$ сравнивается с тем же опорным сигналом:

$$U_{n'g} = \begin{cases} \frac{U_{dc}}{2} & \text{if } : U_{con} > U_{tri,2} (T_R : on, T'_R : off) \\ 0 & \text{if } : U_{con} < U_{tri,2} (T_R : off, T'_R : on). \end{cases}$$

Благодаря наличию антипараллельных диодов форма вышеупомянутых сигналов не зависит от направления фазного тока i_{ph} . Выходные напряжения стоек a и n' относительно отрицательной DC-шины (g) показаны на рис. 5б и 5в соответственно. Выходной сигнал H-моста (рис. 2), показанный на рис. 5г, состоит из трех уровней: $\pm U_{dc}/2$ и 0.

Поскольку две стойки H-моста управляются независимо, первая гармоника несущей в выходном напряжении имеет двойную частоту ($f_{1Cb} = 2f_c$). Это преимущество проявляется в улучшении гармонического спектра, как показано на рис. 6. Если выбрать четный коэффициент частотной модуляции m_f , то выходные сигналы любой из стоек U_{ag} и $U_{n'g}$ на основной частоте смещаются на 180° относительно друг друга. Таким образом, гармонические компоненты на частоте ШИМ в фазных стойках имеют одинаковую фазу, поскольку выходы смещены на 180° , а коэффициент m_f — четный. Это приводит к подавлению боковых гармоник частоты ШИМ в выходном сигнале.

Кроме того, использование такого режима модуляции создает меньшие пульсации в DC-шине. Когда оба верхних ключа открыты, выходное напряжение равно нулю, а ток циркулирует в контуре (TL, DR) или (DL, TR) в зависимости от направления i_{ph} . В течение этого интервала времени ток i_{dc} равен нулю. Аналогичное состояние наблюдается, когда открыты нижние ключи T_L и T_R .

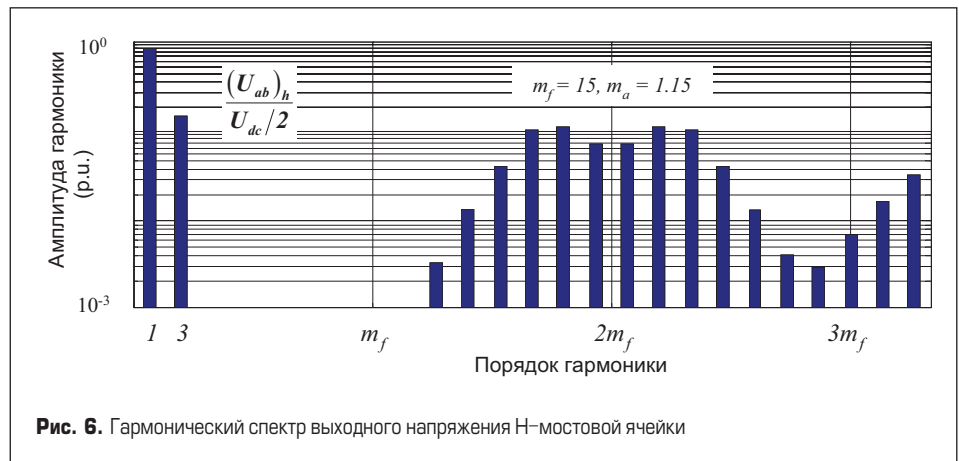


Рис. 6. Гармонический спектр выходного напряжения H-мостовой ячейки

Трехфазный двухуровневый H-мостовой конвертер (2L-H-Bridge)

Увеличение количества фаз конвертера может быть реализовано простым добавлением H-мостовых ячеек. Упрощенная схема трехфазного двухуровневого H-мостового преобразователя показана на рис. 7. Он содержит 12 однонаправленных активных ключей с обратными диодами.

Коммутационные состояния

Для того чтобы сформировать три уровня напряжения в каждой фазе, два из четырех ключей должны быть открыты в любой момент времени. Обозначения S_{Lx} и S_{Rx} используются для идентификации транзисторов в каждой фазе ($x = a, b, c$). Поскольку они всегда коммутируются попарно, комплементарные IGBT обозначены как S'_{Lx} и S'_{Rx} . Коммутационные положения ключей для трех возможных состояний каждой фазы такие же, как для однофазного H-моста. Распределение потерь проводимости и переключения также аналогично (табл. 2, 3).

Центрированная синусоидальная модуляция

Способ модуляции остается таким же, как описан выше для однофазного H-моста, формирование импульсов управ-

ления трехфазным инвертором показано на рис. 8. Опорные сигналы в трехфазной 2L-H-мостовой схеме смещены на 120° , поэтому управляющие сигналы для каждой фазы формируются отдельно путем сравнения опорного сигнала $U_{con,x}$ ($x = a, b, c$) с треугольными несущими U_{tri1} , U_{tri2} (они сдвинуты на $TC/2$).

Таким образом, происходит четыре коммутации на фазу в течение одного периода несущего сигнала. Для генерации импульсов управления затвором может использоваться такой же алгоритм, как и для однофазного H-моста:

$$\begin{aligned} U_{con,x} > U_{tri1} (T_{Lx} : on, T'_{Lx} : off), \\ U_{con,x} > U_{tri2} (T_{Rx} : on, T'_{Rx} : off) &\rightarrow U_{xn'} = U_{dc}/2. \\ U_{con,x} < U_{tri1} (T_{Lx} : off, T'_{Lx} : on), \\ U_{con,x} < U_{tri2} (T_{Rx} : on, T'_{Rx} : off) &\rightarrow U_{xn'} = -U_{dc}/2. \end{aligned}$$

Иначе

$$\rightarrow U_{xn'} = 0.$$

Выходные сигналы трехфазного 2L-H-моста (рис. 7) показаны на рис. 8. Фазные напряжения (например, $U_{an'}$) содержат три уровня: $\pm U_{dc}/2$ и 0 (рис. 8в), линейные (например, U_{ab}) — содержат пять уровней: $\pm U_{dc}$, $\pm U_{dc}/2$ и 0 (рис. 8г).

Гармонические спектры фазного и линейного напряжения показаны на рис. 9а и 9б, соответственно (для $m_f = 15$). Как и в однофазном H-мосте, первые гармоники несущей в 2L-H-мостовой схеме наблюдаются на двойной частоте коммутации ($f_{1Cb} = 2f_c$).

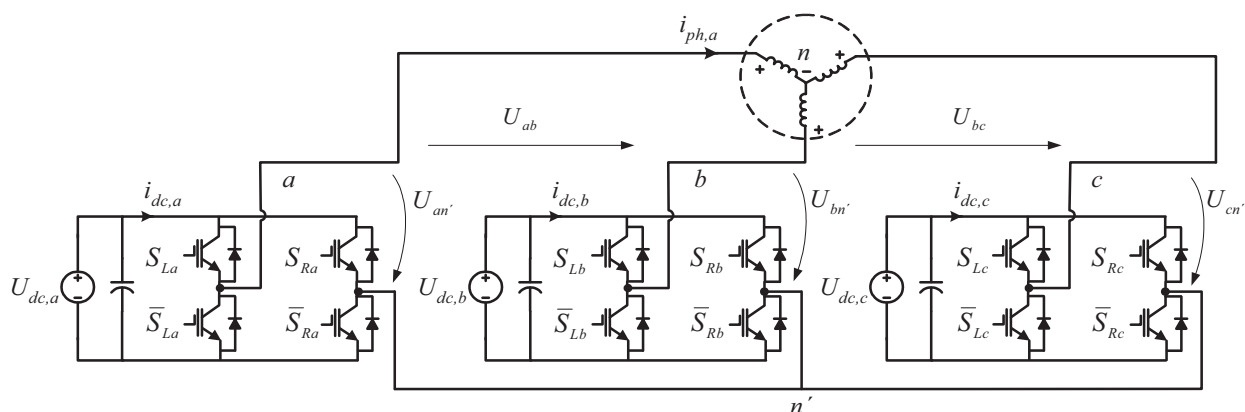


Рис. 7. Трехфазный 2L H-мостовой конвертер

Конвертер напряжения с последовательным соединением 2L-N-мостовых ячеек (SC2LHB VSC)

В традиционных топологиях схем, таких как 2L-VSC или 3L-NPC VSC, приборы с максимальной блокирующей способностью (например, 6,5 кВ IGBT) должны соединяться последовательно для достижения необходимого линейно-

го выходного сигнала ($U_{ll} > 3,3$ кВ и $U_{ll} > 4,16$ кВ). Концепция схемы с последовательным соединением двухуровневых N-мостов (SC2LHB VSC) показана на рис. 10. Впервые такой конвертер был запатентован компанией Robicon.

Схема SC2LHB VSC широко используется в средневольтных приводах, источниках питания, энергетических системах переменного тока. Характеристики системы SC2LHB VSC определя-

ются количеством отдельных N-мостовых ячеек и уровнем их выходного сигнала. Амплитуда «ступеньки» выходного напряжения сравнительно мала и равна величине V_{dc} одного N-моста (например, 600 В для $V_{in} = 460$ В).

Для формирования определенного номинального напряжения MV-диапазона выходы однофазных низковольтных ячеек (например, на базе IGBT 17-го класса) соединяются последовательно. Общее «виртуальное» напряжение $U_{dc,tv}$ будет определяться количеством последовательно соединенных N-мостов:

$$U_{dc,tv} = 2 \times p \times U_{dc,HB}$$

При использовании одинаковых ячеек с равным значением $U_{dc,HB}$ преобразователь синтезирует выходное фазное напряжение (U_{an}, U_{bn}, U_{cn}):

$$U_{xn'} = U_{1xn'} + U_{2xn'} + \dots + U_{pxn'}$$

Количество уровней в фазном сигнале — $N = 2p + 1$, в линейном сигнале — $N_{ll} = 2N - 1$. Для общепромышленных стандартных напряжений 2,3–7,2 кВ число ячеек составляет 2–5. При $p = 2$ схема на рис. 10 формирует пять определенных фазных уровней ($N = 5$). При соединении 3, 4 и 5 ячеек фазный сигнал состоит из 7, 9 и 11 уровней соответственно.

Для управления каждой ячейкой необходимы две треугольные несущие, как и в однофазном N-мосте. В отличие предыдущего случая пара несущих должна иметь фазовый сдвиг $180^\circ/p$, первая N-мостовая ячейка считается «опорной». При таком способе модуляции эквивалентная частота первой гармоники несущей в выходном напряжении:

$$f_{1Cb} = 2 \times p \times f_C$$

где f_C — несущая частота.

Благодаря наличию нескольких уровней напряжения и высокой частоте f_{1Cb} амплитуда гармоник в выходном сигнале достаточно низкая, поэтому его фильтрация намного проще. Каждый дополнительный уровень означает еще одну «степень свободы» в улучшении гармонического состава.

Для повышения напряжения конвертера следует увеличить число последовательных N-мостов. Поскольку выходной сигнал равномерно распределен между однофазными ячейками, появляется возможность подключения одного или нескольких дополнительных N-мостов. В случае отказа это позволяет,

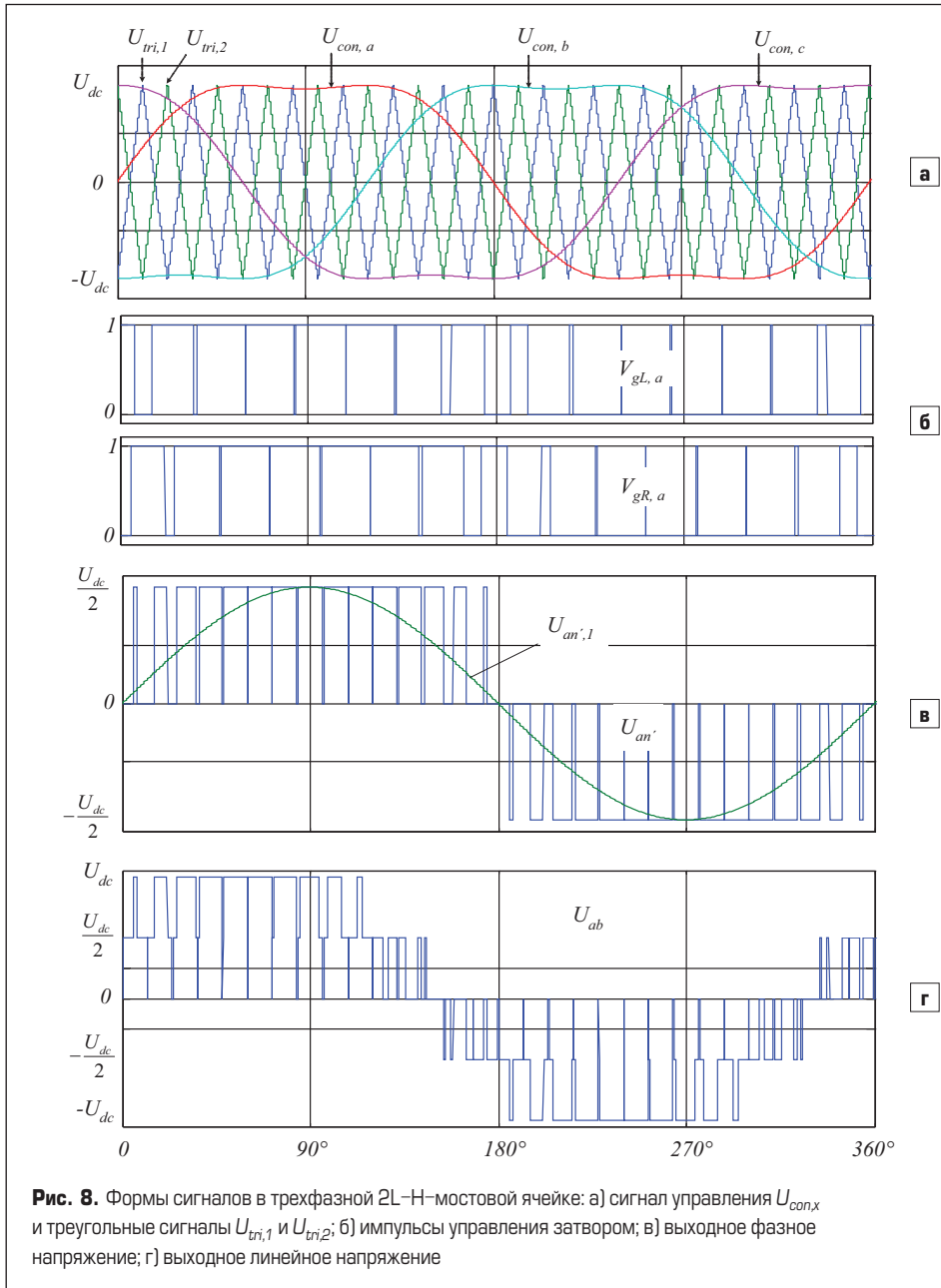


Рис. 8. Формы сигналов в трехфазной 2L-N-мостовой ячейке: а) сигнал управления $U_{con,x}$ и треугольные сигналы $U_{tri,1}$ и $U_{tri,2}$; б) импульсы управления затвором; в) выходное фазное напряжение; г) выходное линейное напряжение

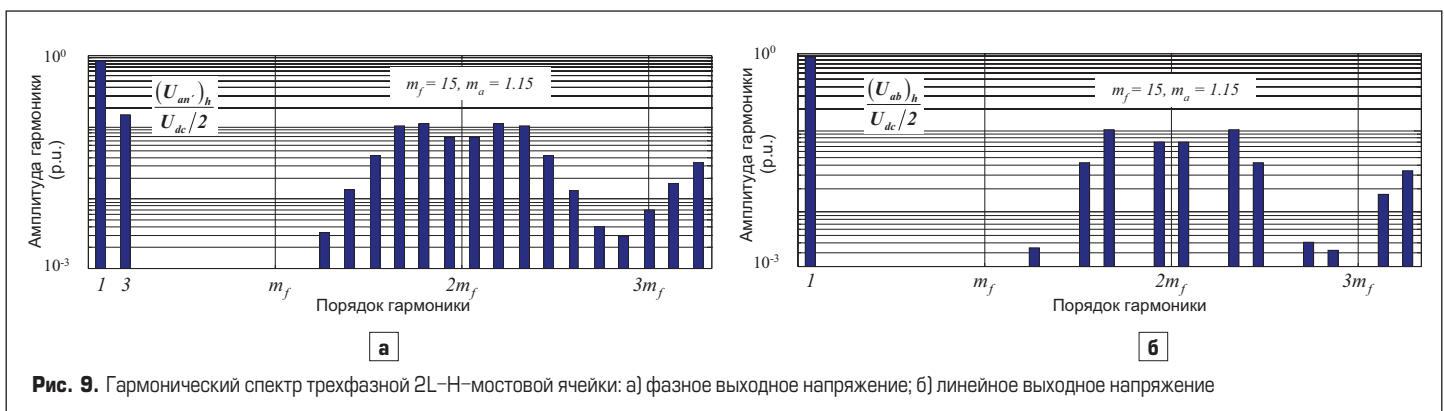


Рис. 9. Гармонический спектр трехфазной 2L-N-мостовой ячейки: а) фазное выходное напряжение; б) линейное выходное напряжение

например, коротить выход неисправного узла. Причем привод продолжает работать с номинальными параметрами. Максимальное входное и выходное напряжение каждой ячейки равно мгновенному значению V_{dc} , как видно на рис. 2, поэтому емкость DC-шины можно рассматривать как большой снаббер для всех ключей.

Все однофазные ячейки обеспечивают одинаковый ток на базовой выходной частоте, поэтому они имеют равную мощность, а также простую и модульную концепцию управления. Хотя в H-мостовой схеме можно применять различные низковольтные полупроводниковые приборы, лучшим выбором являются LV-IGBT благодаря пренебрежимо малым потерям на управление и хорошим характеристикам переключения. Как правило, в MV MLI-системах используются недорогие IGBT 17-го класса. Подобные инверторы с 2–5 ячейками на фазу формируют линейное напряжение 2,3; 3,3; 4,16 и 6 кВ. Другим важным преимуществом такого решения является минимальное значение синфазного напряжения и потенциально низкие перепады dv/dt в выходном сигнале.

Питание DC-шины каждой H-мостовой ячейки должно формироваться независимо. Для этой цели выпрямители ячеек подключаются к изолированным вторичным обмоткам специального многоуровневого трансформатора. Такой трансформатор намного сложнее и дороже обычного, но выполняет несколько очень важных функций. Во-первых, с его помощью любое синфазное напряжение не воздействует на изоляцию двигателя. Во-вторых, благодаря фазовому сдвигу $\alpha_p = 360^\circ/6p$ между вторичными обмотками удается подавить большую часть гармонических токов, создаваемых отдельными силовыми ячейками. Таким образом, форма первичных токов будет близкой к синусоидальной.

Импеданс трансформатора сознательно выбирается большим, чем обычно, чтобы ограничить пусковые токи и уменьшить амплитуду гармоник. Благодаря хорошему гармоническому составу сетевых токов можно уменьшить входной фильтр, что частично компенсирует высокую стоимость трансформатора. В таблице 4 приводится сравнение основных характеристик системы при различном количестве H-мостовых ячеек на фазу.

Продолжение следует

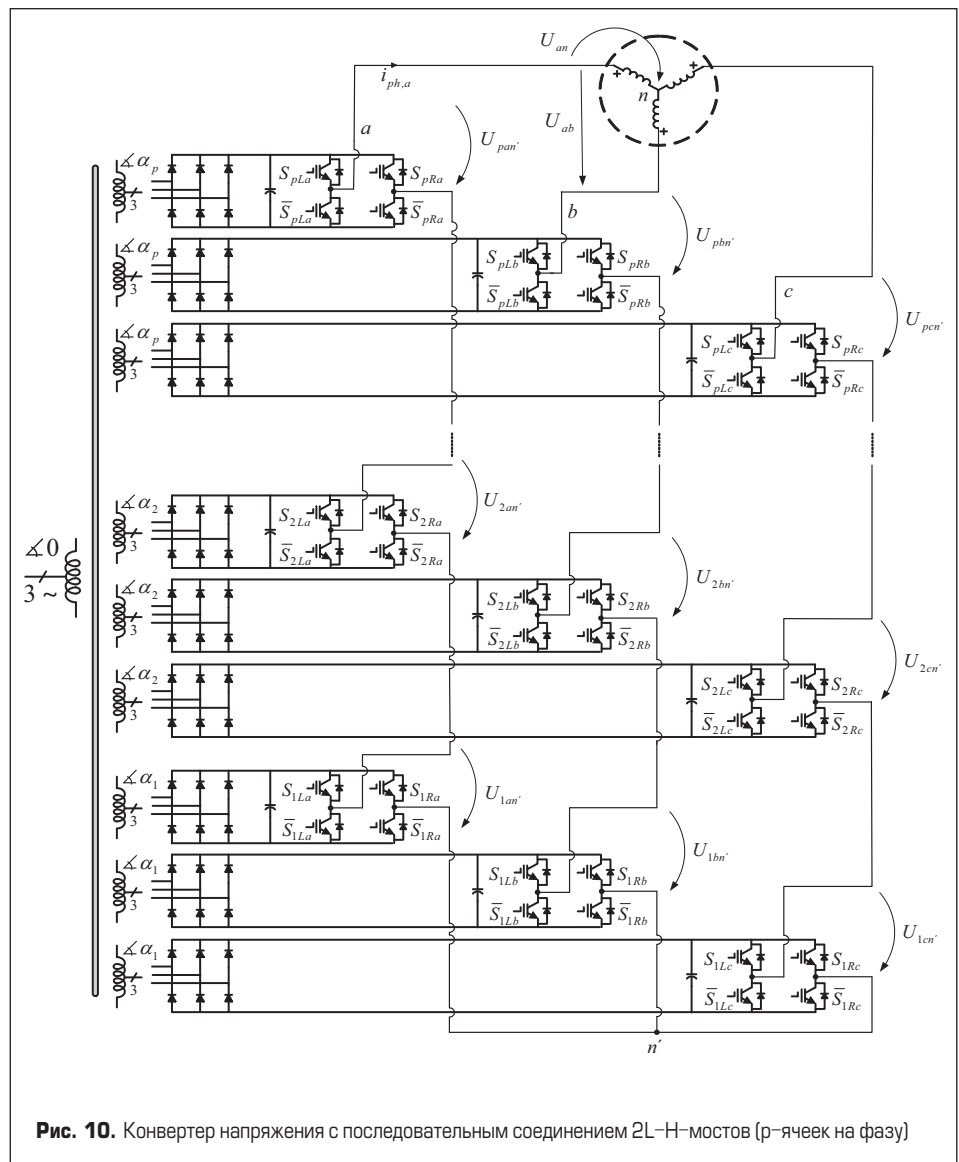


Рис. 10. Конвертер напряжения с последовательным соединением 2L-H-мостов (p-ячеек на фазу)

Таблица 4. Сравнительные характеристики системы MLI при различном количестве ячеек

Количество последовательных H-ячеек, p	2	3	4	5	p
Количество уровней в фазном напряжении, N	5	7	9	11	2p+1
Количество уровней в линейном напряжении, N _л	9	13	17	21	4p+1
Количество DC-конденсаторов	6	9	12	15	3p
Смещение фаз между обмотками трансформатора, alpha_p	30°	20°	15°	12°	60/p
Количество несущих	4	6	8	10	2p
Смещение фаз между несущими	90°	60°	45°	36°	180/p