

Проблемы параллельного соединения SiC MOSFET

В статье представлена разработка трехфазного инвертора мощностью 312 кВт с использованием десяти параллельных модулей SiC MOSFET в каждой фазе. Описаны процесс проектирования цепи управления затворами с защитой от короткого замыкания и компоновки силового каскада. Проверка эффективности драйвера затворов выполнена с помощью «двухимпульсного» теста. Кроме того, проведены электрические и тепловые измерения для оценки режимов работы параллельных силовых модулей в переходных и стационарных режимах. Представлены результаты экспериментов, свидетельствующие о нормальной работе преобразователя в стационарном режиме. Измеренная эффективность инвертора при номинальной мощности имела значение приблизительно 99,3%.

**Хуан Колменарес
(Juan Colmenares)**

**Джесек Рабковски
(Jacek Rabkowski)**

**Георг Толстой
(Georg Tolstoy)**

**Перевод:
Евгений Карташов**

Введение

Доказано, что высокая производительность силовых карбидокремниевых полупроводниковых приборов (SiC) может широко использоваться [1] в корректорах коэффициента мощности [2], системах телекоммуникации [3] и микросетях [4], а также в области ветроэнергетики [5], для высоковольтной передачи энергии постоянным током [6], многоуровневого преобразования [7, 8], в инверторах приводов [9–11], в автомобилестроении [12–14], солнечной энергетике [16] и для DC/DC-преобразования [17–19]. Эти устройства можно классифицировать как «высокоэффективные», «высокочастотные» или «высокотемпературные», где применяется силовая электроника на базе SiC [1]. В зависимости от поставленной задачи используются различные специфические особенности приборов на основе SiC.

В настоящее время производятся сравнительно небольшие кристаллы SiC для слаботоковых дискретных приборов [20, 21]. Для расширения диапазона токов предлагаются два решения: параллельное соединение нескольких однокристалльных дискретных транзисторов и параллельное соединение чипов в пределах силового модуля. Первое решение было детально изучено применительно к полевым SiC JFET [20, 21], биполярным [22] и полевым MOSFET-транзисторам [23, 24]. Независимо от типа и разброса параметров SiC-приборов все исследования показали, что топология схемы и особенно неравномерное распределение паразитных элементов в ней являются ключевыми факторами, влияющими на эффективность параллельного включения одночиповых SiC-приборов.

Считается, однако, что для «мультичиповых» модулей влияние внешней топологии схемы на динамические характеристики будет менее значимым, если внутри модуля параллельные цепи расположены симметрично. Также было показано, что проблемы, связанные с «эффектом Миллера», влияют на стабильность работы модуля [25, 26]. В частности, «эффект Миллера» может привести к случайному включению и самоподдерживающимся осцилляциям

между емкостями Миллера параллельно соединенных чипов и паразитными индуктивностями внешних цепей и цепей подключения самого модуля. В работе [27] предложена схема драйвера, позволяющая снизить «эффект Миллера» за счет замедления переходных процессов SiC JFET. Аналогичные решения были предложены также для SiC MOSFET и других силовых JFET-модулей [28–33].

Еще одним способом расширения диапазона мощности до сотен киловольт-ампер, который детально не изучался в отношении SiC, является параллельное соединение силовых модулей. Этот вопрос подробно рассмотрен для кремниевых Si IGBT [34, 35]. Также известен метод наращивания мощности путем параллельного соединения преобразователей [36]. Были проведены исследования с использованием модулей SiC MOSFET для оценки эффективности их применения при высокой температуре и высокой частоте [37–42]. Для разработки высокоэффективного конвертера на базе параллельного соединения модулей необходимо решить несколько задач. Процесс проектирования драйвера затворов и топологии силового каскада должен соответствовать цели проектирования всей системы (т. е. получения высокого КПД, высокой частоты переключения или высокой рабочей температуры).

Кроме того, при разработке системы необходимо обеспечить защиту от короткого замыкания (КЗ). Высокие токи перегрузки приводят к значительному сокращению срока службы приборов [43–47]. В отличие от предыдущих исследований параллельной работы ключей для увеличения мощности [20–24], в данной работе представлены потенциальные преимущества и особенности процесса проектирования с использованием массива параллельно соединенных SiC MOSFET в трехфазном двухуровневом конвертере напряжения (VSC) для моторного привода мощностью 312 кВт·А [48, 49]. Цель данного исследования состоит в подтверждении того факта, что на большей мощности можно обеспечить более высокую эффективность преобразования на частотах выше 20 кГц, чем у соответствующих VSC на кремниевых приборах [50]. В частности, достижение этой цели

позволяет сократить размеры выходного фильтра, что очень важно для малогабаритных систем.

В данной работе представлен VSC с десятью параллельными полумостовыми модулями MOSFET SiC в каждой фазе. В разделе II приведены технические требования, описан процесс проектирования, в разделе III подробно рассмотрен процесс разработки драйвера затворов. В разделе IV представлены результаты экспериментальных исследований для нескольких рабочих режимов, а также расчеты потерь мощности и эффективности преобразования. Полученные результаты обсуждаются в разделе V.

Технические требования и конструкция трехфазного инвертора

Как было отмечено ранее, целью разработки трехфазного инвертора является достижение высокой эффективности преобразования (> 99%) при относительно высокой частоте коммутации (20 кГц). Выходной ток устройства — 450 A_{RMS} (амплитуда — 636 А), напряжение питания 650 В. При выходном напряжении 400 В номинальная мощность трехфазного инвертора составляет 312 кВт·А.

Для оценки эффективности необходимо измерить уровень статических и динамических потерь инвертора и драйвера затворов. Сопротивление открытого канала транзистора, определяющее потери проводимости, необходимо снижать, поэтому силовые ключи соединяются параллельно. Полумостовой SiC-модуль, использованный в разработке (CAS100H12AM1), имеет рабочее напряжение 1200 В и ток 168 А при комнатной температуре (RT, рис. 1а). Каждое плечо модуля состоит из пяти параллельных чипов 80 мОм SiC MOSFET и пяти антипараллельных SiC-диодов Шоттки (рис. 1б).

Общая площадь кристаллов MOSFET составляет 80 мм², сопротивление открытого канала при RT — 16 мОм. В соответствии с размещением чипов эквивалентная схема модуля представлена на рис. 1в. На рисунке элементы LD, LS и LG представляют собой сумму распределенных индуктивно-

стей стока, истока и выводов затвора соответственно. Эти паразитные индуктивности влияют на динамические характеристики и, следовательно, на коммутационные потери при параллельном соединении [20–24].

Параллельное соединение силовых модулей увеличивает общую площадь кристаллов и уменьшает сопротивление $R_{DS, on}$, благодаря чему снижаются потери проводимости, как показано на рис. 2а. Считается, что соединение десяти модулей в параллель обеспечивает компромисс между статическими потерями, плотностью тока и сложностью системы. При использовании такой схемы потери проводимости должны составлять от 0,3 до 0,4% номинальной мощности (рис. 2б). Это значение согласуется с целью проекта (общие потери <1%). Детальное рассмотрение кривой на рис. 2б показывает небольшой отрицательный температурный коэффициент потерь проводимости при T ниже +40 °С. Однако это не является проблемой, поскольку расчетная рабочая температура составляет приблизительно +75 °С. Отметим, что параллельные модули были использованы без подбора по параметрам.

Схема фазной стойки с десятью параллельными SiC-модулями показана на рис. 3а. Расчеты показали, что такая схема отвечает требованиям по эффективности и плотности тока. При этом сопротивление канала и статические потери уменьшаются в 10 раз, в то время как потери переключения остаются неизменными. Кроме того, на номинальной нагрузке ток каждого модуля оказывается достаточно большим, для того чтобы увеличить температуру кристаллов до уровня, когда $R_{DS, on}$ имеет положительный ТКС. Это необходимое требование для работы механизма автоматической балансировки токов.

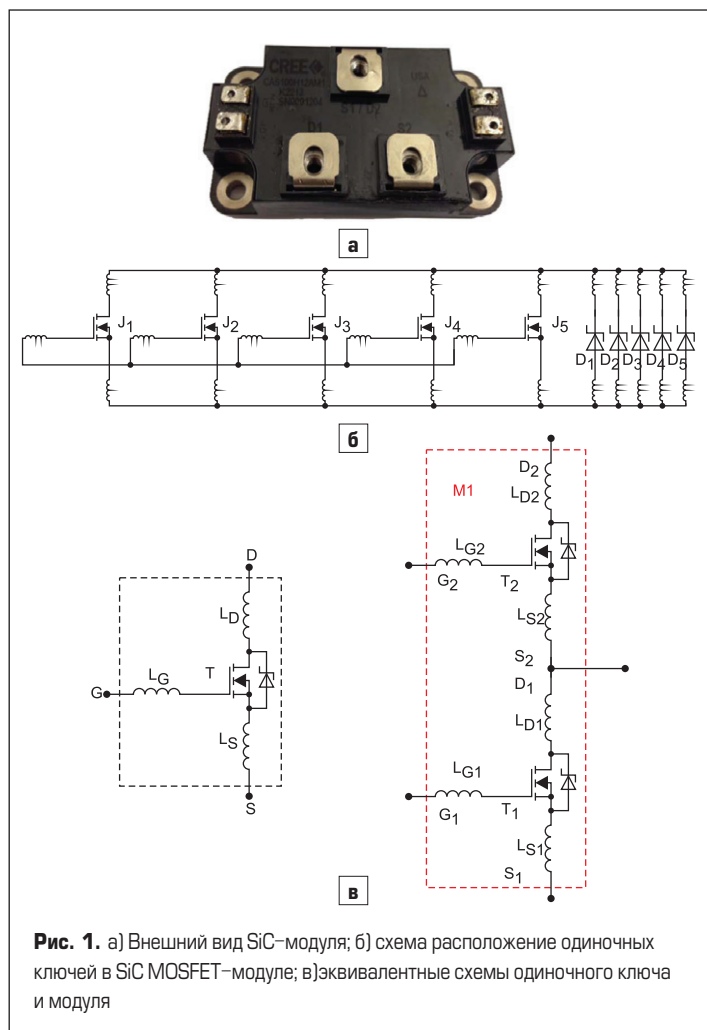


Рис. 1. а) Внешний вид SiC-модуля; б) схема расположения одиночных ключей в SiC MOSFET-модуле; в) эквивалентные схемы одиночного ключа и модуля

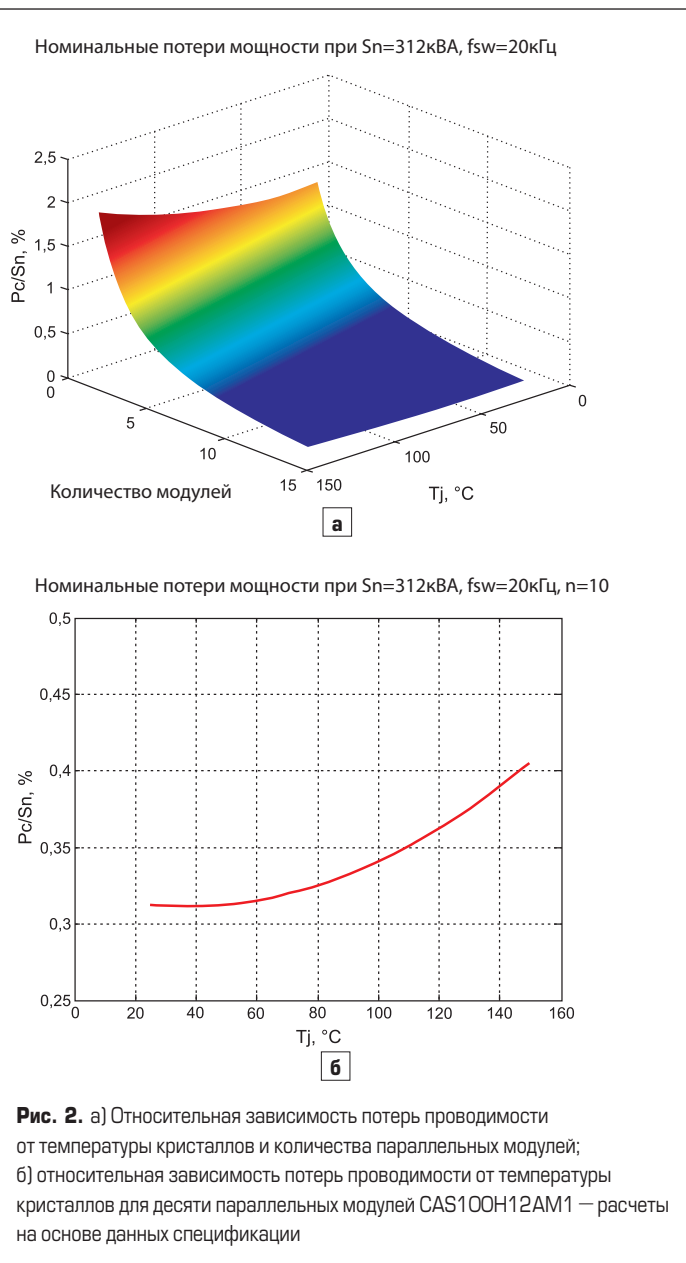


Рис. 2. а) Относительная зависимость потерь проводимости от температуры кристаллов и количества параллельных модулей; б) относительная зависимость потерь проводимости от температуры кристаллов для десяти параллельных модулей CAS100H12AM1 — расчеты на основе данных спецификации

Для повышения эффективности каналы MOSFET используются также в обратном направлении [52]. Длительность диапазона «мертвого» времени, составляющая 600 нс, выбрана для предотвращения короткого замыкания по DC-цепи, поскольку в течение этого времени антипараллельные диоды находятся в состоянии проводимости. Для уменьшения и балансировки паразитных индуктивностей силовые модули в экспериментальной установке размещены симметрично. Этому также способствует U-образная форма шин в каждой фазе — положительные и отрицательные слои шины расположены друг над другом, поэтому их распределенные индуктивности частично компенсируются, что видно на рис. 3б. На нем синим и красным цветом показано магнитное поле, создаваемое положительной (нижней) и отрицательной (верхней) шинами соответственно.

Подобная конфигурация схемы уже рассматривалась в отношении дискретных транзисторов [9], однако в нашем случае в инверторе применены силовые модули. Из-за большого размера устройства емкость DC-шины разнесена по всей цепи, что обеспечивает минимальное расстояние от источника энергии до SiC-модулей. Кроме того, в звене постоянного тока выполнены восемь промежуточ-

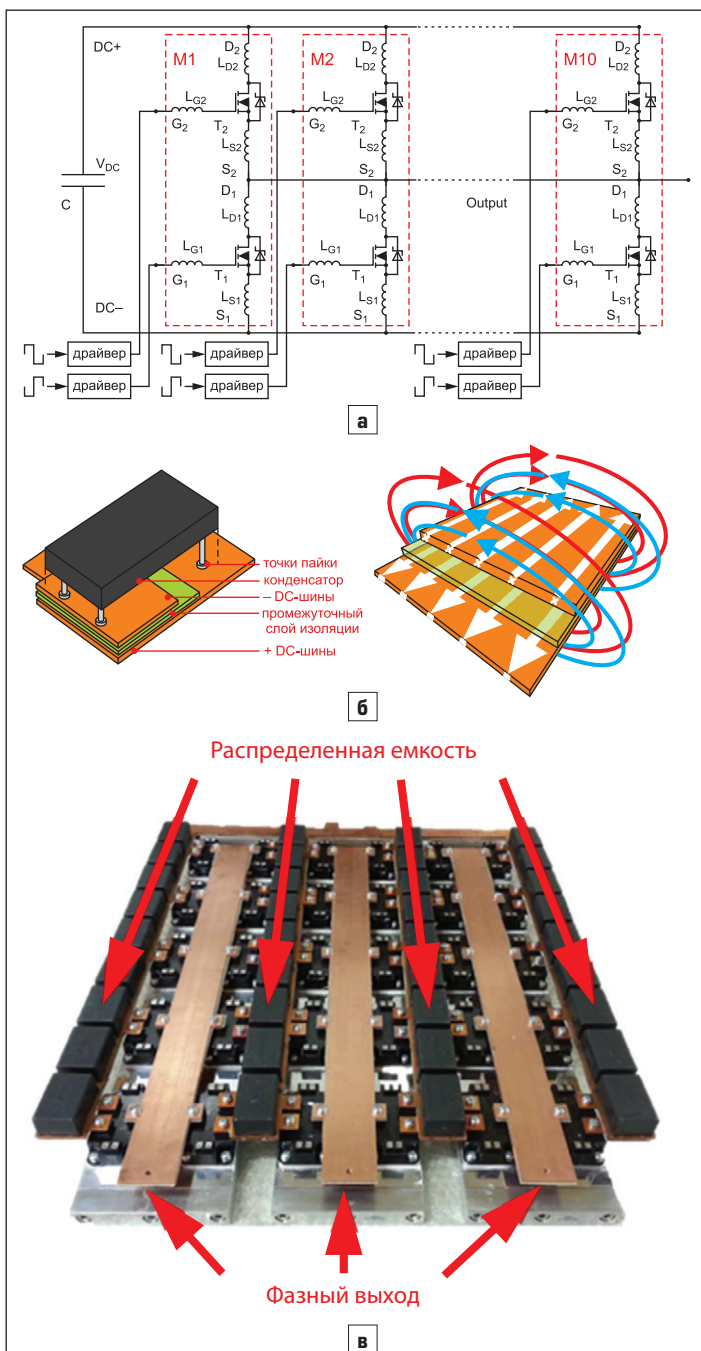


Рис. 3. а) Эквивалентная схема фазной стойки; б) топология шин инвертора; в) внешний вид силовой секции трехфазного инвертора

ных соединений. В результате этого ток, включая гармонику второго порядка, равномерно распределяется между конденсаторами. Промежуточные соединения делают поведение матрицы конденсаторов схожим с поведением одиночного конденсатора. Кроме того, силовые модули управляются от собственных распределенных драйверов затворов, что позволяет снизить паразитную индуктивность цепей управления. Это важно для минимизации эффекта Миллера. Фотография силовой секции инвертора с предложенной конструкцией DC-шины и распределенной емкостью звена постоянного тока показана на рис. 3в.

SiC-приборы могут работать на более высоких частотах переключения, что позволяет уменьшить емкость звена постоянного тока. Это упрощает конструкцию DC-шины, дает возможность распределить вдоль нее большое количество сравнительно маленьких конденсаторов и приблизить их к силовым модулям. В данной разработке использованы металлизированные полипропиленовые пленочные конденсаторы МКР, отвечающие требованиям к номинальному напряжению и емкости.

Одна из задач разработки состоит в демонстрации возможности использования параллельного соединения ключей с меньшим номинальным током. Маломощные модули переключаются быстрее, что позволяет достичь и большего быстродействия, и более высокой нагрузочной способности. С учетом информации, представленной в работе [51], емкость звена постоянного тока рассчитана с учетом максимальной амплитуды пульсаций напряжения, равной 10 В. С учетом предыдущих технических требований общая емкость DC-шины составляет 720 мкФ. В табл. 1 приведены окончательные электрические параметры трехфазного преобразователя.

Таблица 1. Электрические характеристики трехфазного инвертора

Номинальная мощность, кВт	312
Входное напряжение, В (DC)	650
Выходное линейное напряжение, В (rms)	400
Выходной фазный ток, А (rms)	450
Частота коммутации (f _s), кГц	20
Емкость DC-шины (C), мкФ	720
Мертвое время (T _D), нс	600

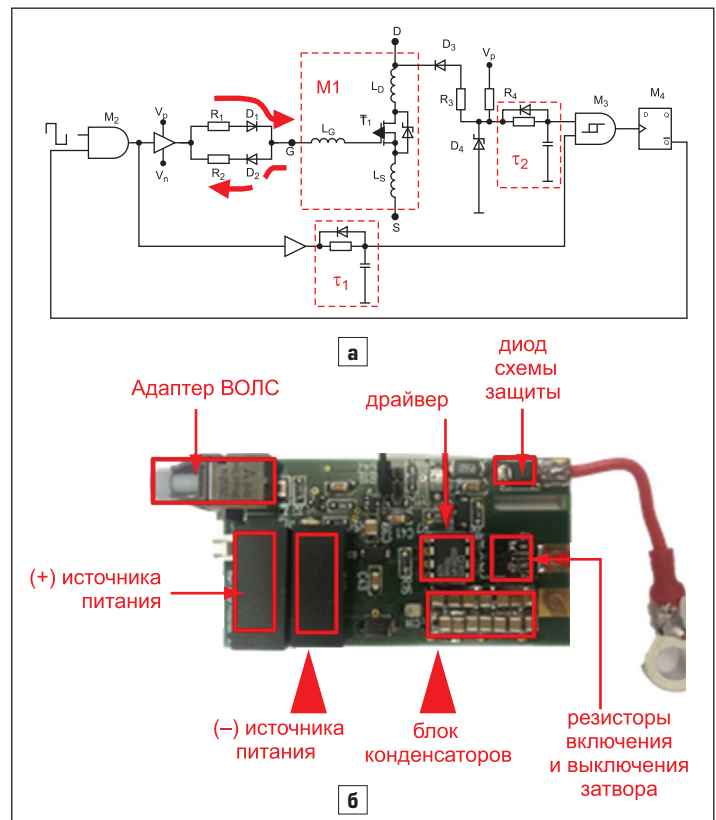


Рис. 4. а) Схема драйвера затвора с цепью защиты от КЗ; б) внешний вид драйвера

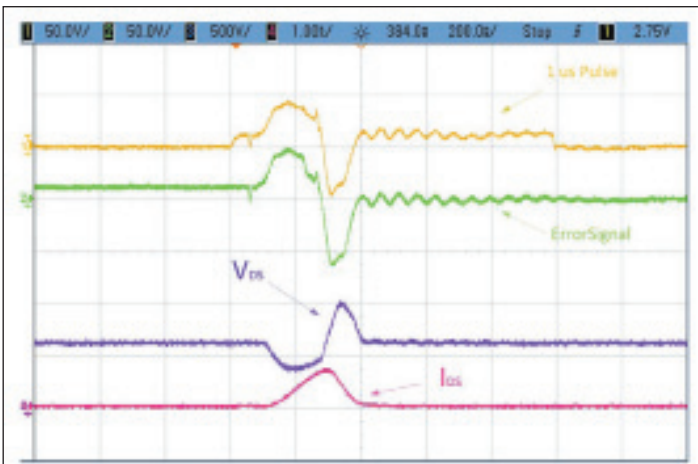


Рис. 5. Детектирование состояния КЗ в драйвере. Напряжение «сток-исток» SiC MOSFET (фиолетовая кривая, 200 В/дел.), ток стока (розовая кривая, 50 А/дел.), логический сигнал с триггера (зеленая кривая, 50 В/дел.), напряжение «затвор-исток» (желтая кривая, 50 В/дел.). Временная шкала 200 нс/дел.

Драйвер затворов

Динамические потери, во многом определяемые временем коммутации, зависят от быстродействия драйвера затворов.

Конструкция драйвера

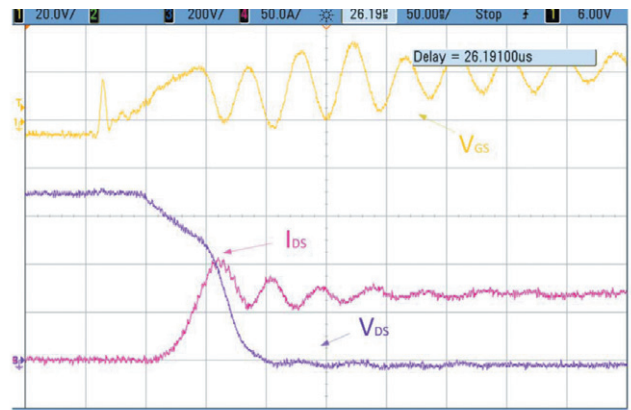
Сигнал управления подается на плату управления по волоконно-оптической линии во избежание паразитных эффектов, связанных с передачей электрического сигнала. В устройстве использована иерархическая топология одиночных драйверов, управляющих выбранными силовыми модулями. Выбор положительных и отрицательных уровней напряжения вместе с сопротивлениями затворов для режимов включения и выключения позволяет контролировать скорость коммутации и, следовательно, динамические потери. Кроме того, драйвер должен формировать высокие пиковые токи в течение короткого периода времени, обеспечивая требуемое быстродействие.

В драйвере реализована схема детектирования режима КЗ [46]. При обнаружении неисправности устройство следует выключать с ограниченной скоростью. На рис. 4а показана схема управления SiC-затвором. Ток включения, представленный сплошной стрелкой на рис. 4а, контролируется элементами D1 и R1. Аналогично ток выключения (пунктирная стрелка на рис. 4а) контролируется элементами D2 и R2. Напряжение «сток-исток» ключа детектируется посредством диода D3. Дополнительный стабилитрон D4 ограничивает уровень сигнала для защиты логических цепей. Триггер Шмитта выбран благодаря высокой помехозащищенности. При превышении порога напряжения, детектируемого диодом D3, выход триггера Шмитта AND M3 принимает высокий уровень. Это в свою очередь переключает триггер D типа M4, формирующий сигналы готовности и ошибки. Дополнительный вентиль AND M2 необходим для отключения модуля при активации схемы защиты.

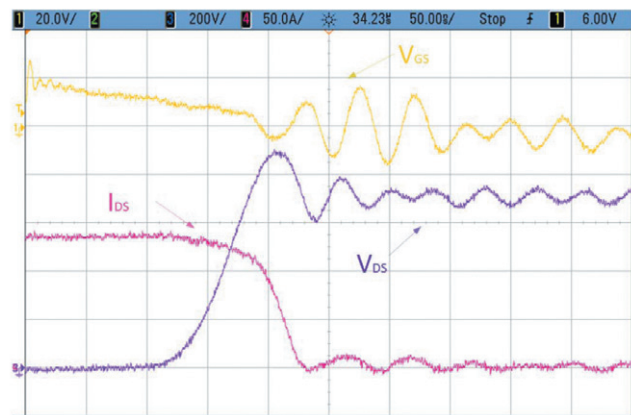
Для того чтобы исключить ложные срабатывания схемы защиты во время переходных процессов, перед M3 установлены RC-фильтры τ_1 и τ_2 . Они используются для регулировки времени задержки в зависимости от конкретного применения. При работе инвертора в номинальном режиме каждый из силовых модулей проводит средний пиковый ток, равный 63, 64 А. Эта величина рассчитана исходя из общего тока инвертора при условии, что I_{RMS} составляет 450 А. При обнаружении состояния КЗ в одном модуле вся фазная стойка будет отключена. Это в основном обусловлено параллельной связью модулей и одинаковым блокирующим напряжением ключей. На рис. 4б показан внешний вид драйвера затворов.

Экспериментальная проверка драйвера затворов

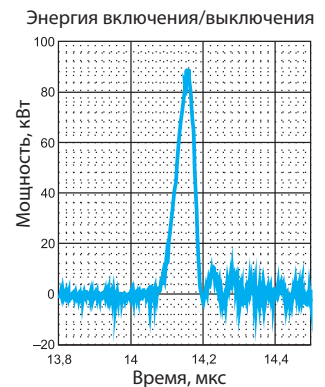
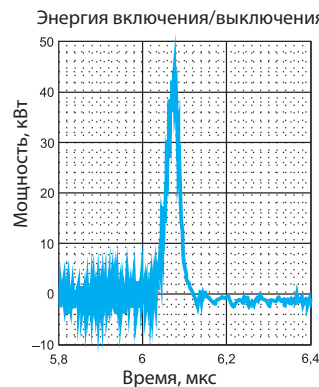
Была проведена экспериментальная проверка драйвера, управляющего затворами одного силового модуля CAS100H12AM1¹. Тест состоит из двух этапов, на первом из которых проверяется, способен ли драйвер обнаружить состояния короткого замыкания. Второго этап представля-



а



б



в

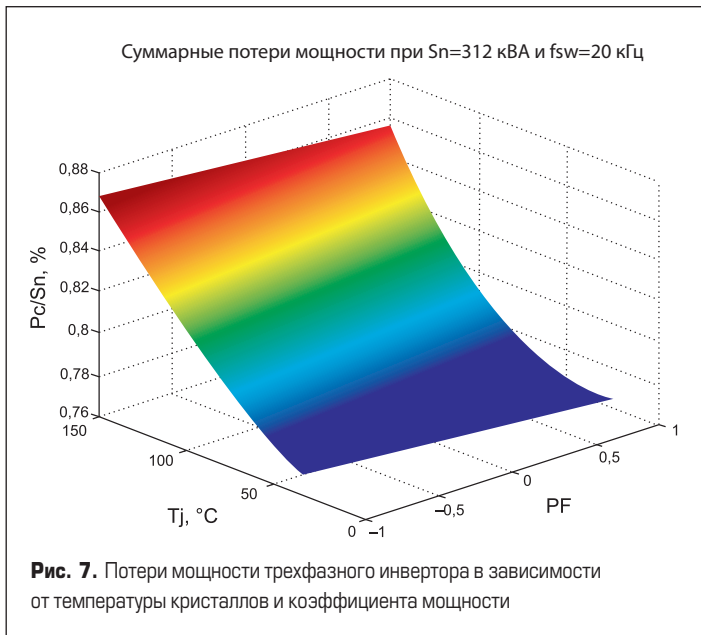
Рис. 6. Включение (а) и выключение (б) модуля с предлагаемым драйвером. Напряжение «сток-исток» SiC MOSFET (фиолетовая кривая, 200 В/дел.), ток стока (розовая кривая, 50 А/дел.), логический сигнал с триггера (зеленая кривая, 50 В/дел.), напряжение «затвор-исток» (желтая кривая, 50 В/дел.). Временная шкала: 200 нс/дел.

ет собой так называемый «двухимпульсный тест» (DPT), используемый для оценки импульсных характеристик драйвера. Экспериментальная установка содержит конденсатор емкостью $C = 160$ мкФ, подключенный к источнику питания V_{DC} и нагрузку, представляющую собой катушку индуктивности $L = 150$ мкГн.

В первом случае (состояние КЗ) транзисторы верхнего плеча непрерывно удерживались во включенном состоянии, в то время как импульс длительностью 1 мкс подавался на затворы нижних ключей при напряжении питания $V_{DC} = 600$ В.

На рис. 5 показана работа схемы детектирования короткого замыкания; драйвер обнаруживает КЗ примерно за 250 нс и выключает тран-

¹Прим. переводчика: При работе всей фазной стойки с «индивидуальными» драйверами работа схемы защиты от КЗ может существенно отличаться.

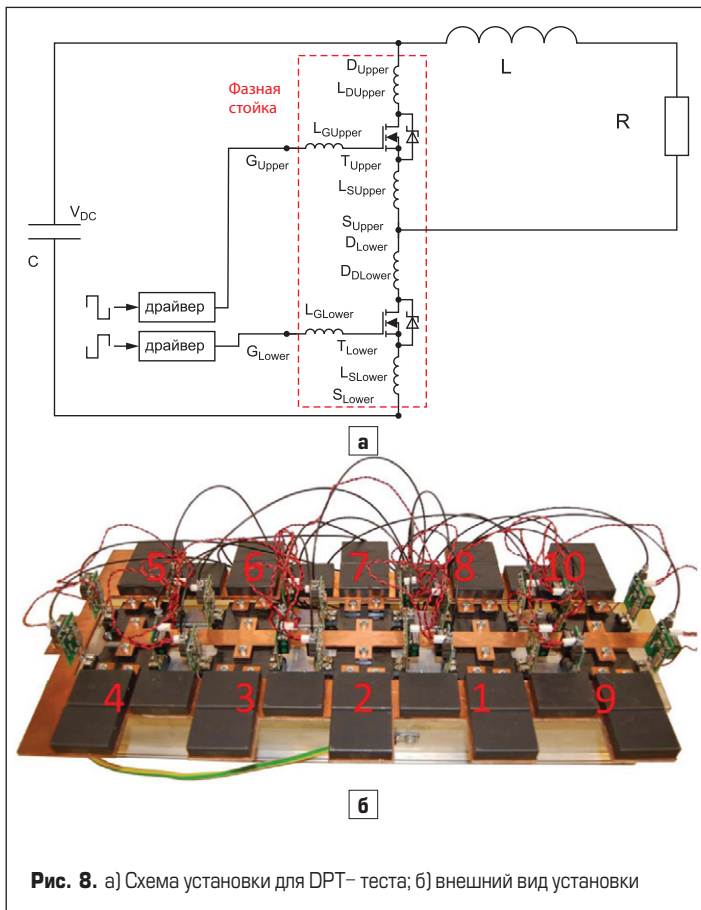


зистор через 50 нс, т. е. общее время блокировки составляет примерно 300 нс после подачи импульса. За это время ток возрастает до 800 А, что в пять раз превышает номинальный ток одного силового модуля. При выключении наблюдается перенапряжение около 400 В вследствие высокого значения di/dt и наличия паразитной индуктивности.

Работа SiC MOSFET в ходе DPT-теста показана на рис. 6а и б. Процессы включения и выключения продолжаются около 50 нс, что аналогично временам, описанным в предыдущих исследованиях [48, 49].

Таблица 2. Исходные параметры DPT-теста

DC-напряжение питания V_{DC} , В	700
Индуктивность L, мкГн	70
Емкость C, мкФ	560



Это значит, что защита от короткого замыкания работает без ущерба для динамических свойств силового модуля.

На рис. 6в измеренные значения напряжений и токов использованы для определения энергии потерь во время включения и выключения. Установлено, что потери переключения составляют примерно 5 мДж на модуль (коммутируемое напряжение/ток — 700 В / 45 А). С учетом номинальной мощности VSC, равной 312 кВ·А, была выполнена оценка потерь мощности и эффективности. При сопротивлении открытого канала, равном 1,8 мОм, и температуре кристаллов +75°C потери проводимости и переключения составили 972 и 1,22 кВт в соответствии с выражениями:

$$P_{cd} = (I_{rms})^2 R_{DS_{on}} \times 3; \tag{1}$$

$$P_{sw} = \frac{I_{RMS}}{I_{TEST}} \frac{V_{DC}}{V_{TEST}} \frac{f_{sw}}{\pi} \frac{(E_{on} + E_{off})}{\pi} \times 30. \tag{2}$$

Потери на диодах не учитывались, поскольку они проводят ток только в «мертвое время», которое значительно меньше периода проводимости канала MOSFET. Оценка динамических потерь выполнена с использованием пакета MATLAB. Эффективность преобразователя составляет примерно 99,325%, эта величина при номинальной мощности рассчитана с помощью выражения:

$$\eta = 100 \times \frac{P_n - (P_{sw} + P_{cd})}{P_n}. \tag{3}$$

Полученные значения вместе с данными спецификаций и анализом поведения приборов в третьем квадранте [52] использовались для оценки суммарных потерь мощности полноразмерного инвертора (десять параллельных модулей на фазу). Как показано на рис. 7, предполагаемые потери меньше целевого значения (1%), т. е. значение КПД превышает 99% во всем диапазоне температур кристаллов и для всех возможных значений коэффициента мощности.

Результаты экспериментов

Экспериментальная проверка SiC-инвертора мощностью 312 кВ·А проводилась в два этапа. Вначале была смонтирована и испытана одиночная фазная стойка. Для анализа переходных процессов использовался тест DPT. Работа в стационарном состоянии изучалась при включении фазной стойки в состав понижающего DC/DC-конвертера. На последнем этапе полный трехфазный инвертор был протестирован на номинальной мощности. Для ограничения уровня рассеиваемой мощности в лабораторных условиях эту часть испытаний проводили с индуктивной нагрузкой (мощность рассеяния обеспечивается DC-источником питания).

Одиночная фазная стойка

Динамические характеристики параллельно соединенных SiC MOSFET исследовались в ходе DPT-теста и испытаний DC/DC-преобразователя, как указано выше. Скорость нарастания и спада определяется интервалом времени, необходимым для увеличения или уменьшения тока с 10% до 90% от конечных значений и наоборот. На рис. 8а показана схема экспериментальной установки, содержащей DC-конденсатор C, подключенный к источнику питания V_{DC} и нагрузку, образованную катушкой индуктивности L и ее активным сопротивлением R.

Внешний вид установки для проведения теста DPT (фазная стойка) показан на рис. 8б. На фотографии видны оптоволоконные кабели, включенные между микроконтроллером и драйвером затворов. Они необходимы для снижения уровня электромагнитных помех в сигнале управления и подавления гальванической связи между платой управления и драйвером. В табл. 2 приведены основные параметры экспериментальной установки. Для проведения испытаний использована система сбора данных National Instrument PXI-5105. Она имеет восемь каналов выборки, вертикальное разрешение составляет 12 бит, частота дискретизации — 60 MSps в реальном масштабе времени, полосу пропускания — 60 МГц.

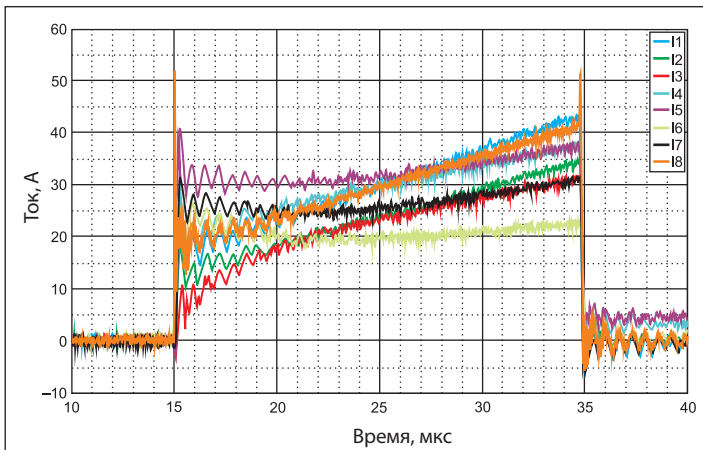


Рис. 9. Статическое распределение параллельных токов SiC MOSFET

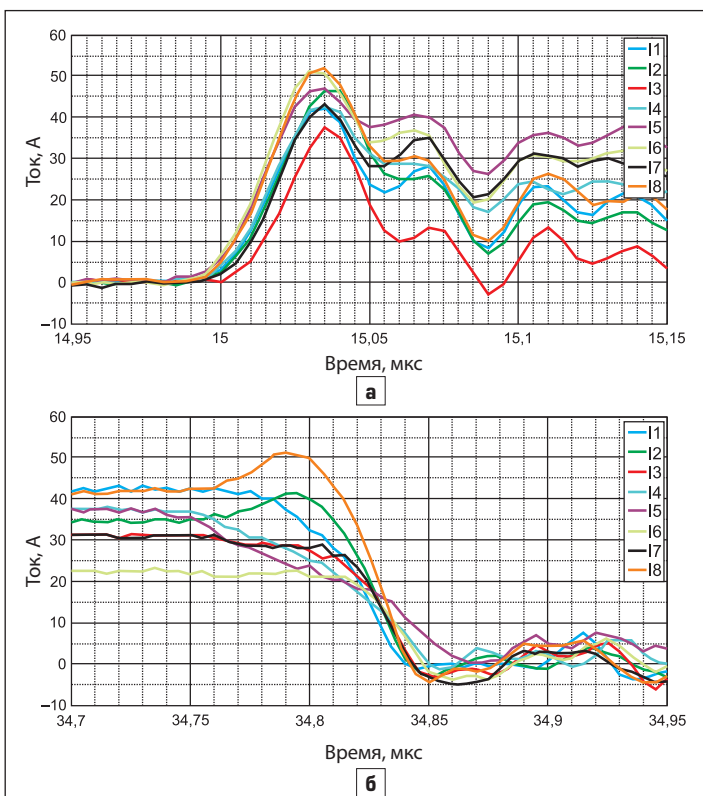


Рис. 10. Динамическое распределение токов параллельных силовых модулей: а) Включение SiC MOSFET; б) выключение SiC MOSFET.

Динамические характеристики

Тестируемым прибором является нижний ключ фазной стойки, транзисторы верхнего плеча используются только как оппозитные диоды. На рис. 9 показано статическое распределение токов силовых модулей при напряжении питания 700 В. Видно, что модули 1 и 8 проводят значительно более высокие токи, чем ключ 6. Одна из возможных причин состоит в меньшей паразитной индуктивности в цепи между средними точками модулей 1 и 8 и подключением к индуктору, т. е. к выходу фазной стойки. Другая возможная причина — разброс характеристик MOSFET-модулей, таких как крутизна прямой характеристики и сопротивление канала в открытом состоянии. Максимальный небаланс токов остальных модулей составляет 25%².

На рис. 10а показаны формы токов при включении десяти параллельных силовых модулей. Процесс занимает около 35 нс, в этот период времени распределение токов можно считать приемлемым. Процесс выключения представлен на рис. 10б, он длится около 50 нс. Распределение токов при выключении можно считать равномерным, за исключением модулей 2 и 8, нагрузка на которые в течение определенного периода времени заметно превышает среднее значение³.

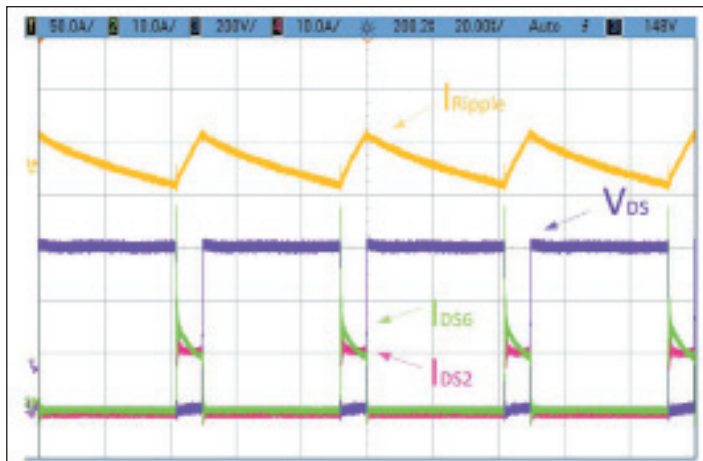


Рис. 11. Работа фазной стойки в стационарном режиме. Показано напряжение «сток-исток» SiC MOSFET (фиолетовая кривая, 200 В/дел.), ток стока SiC MOSFET M2 (розовая кривая, 10 А/дел.), ток стока SiC MOSFET M6 (зеленая кривая, 10 А/дел.), пульсации тока индуктора (желтая кривая, 50 А/дел.). Временная шкала: 50 нс/дел.

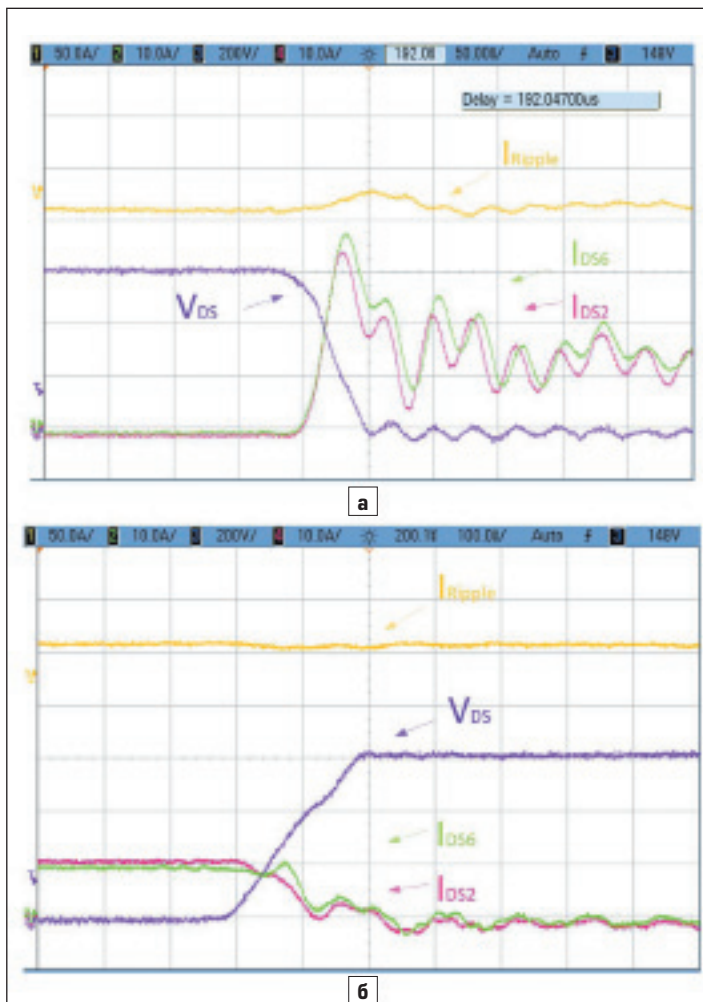


Рис. 12. Переходный процесс при включении (а) и выключении (б) фазной стойки прототипа. Показано напряжение «сток-исток» SiC MOSFET (фиолетовая кривая, 200 В/дел.), ток стока SiC MOSFET M2 (розовая кривая, 10 А/дел.), ток стока SiC MOSFET M6 (зеленая кривая, 10 А/дел.), пульсации тока индуктора (желтая кривая, 50 А/дел.). Временная шкала: 50 нс/дел.

² Прим. переводчика: для реальной эксплуатации это недопустимо.
³ Прим. переводчика: для реального применения такой небаланс токов недопустим как для режима включения, так и выключения.

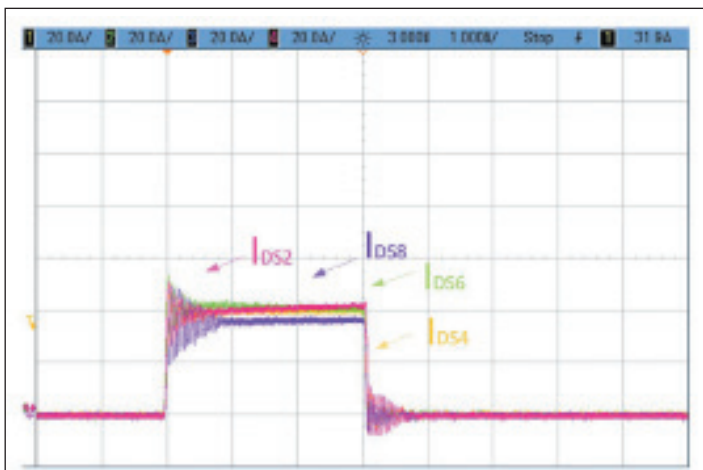


Рис. 13. Работа фазной стойки в установившемся состоянии. Показан ток стока SiC MOSFET M8 (фиолетовая кривая, 20 А/дел.), ток стока SiC MOSFET M2 (розовая кривая, 20 А/дел.), ток стока SiC MOSFET M6 (зеленая кривая, 20 А/дел.), ток стока SiC MOSFET M4 (желтая кривая, 20 А/дел.). Временная шкала: 50 нс/дел.

Считается, что увеличение тока в отдельных цепях обусловлено несоответствием характеристик MOSFET. В частности, разница пороговых напряжений затвора создает небаланс токов при отключении силовых модулей. При этом наибольшая нагрузка будет у самого «медленного» ключа. Неравномерность токов в переходном процессе приводит и к разбросу потерь выключения.

Работа в стационарном состоянии

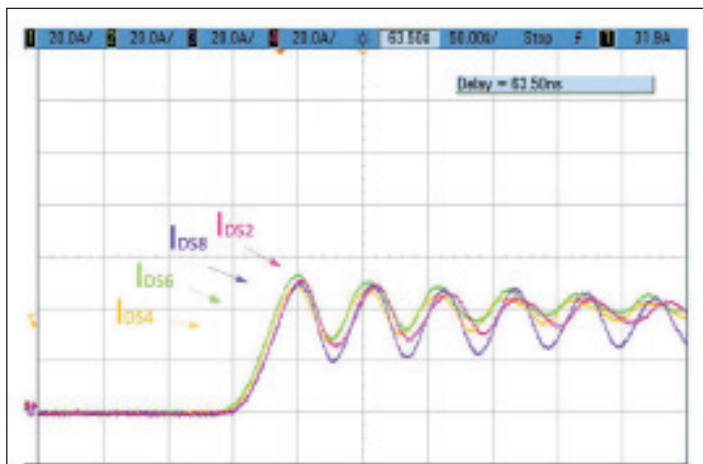
В ходе испытаний величина V_{DC} увеличивалась приблизительно до 600 В, ток при этом вырастал до 90 А при коэффициенте заполнения 0,18. Была достигнута выходная мощность 9,9 кВт, т. е. примерно 10% от номинальной нагрузки на одну фазу. При этом система сбора данных не использовалась из-за ограничений по насыщению во время пусковой перегрузки. На рис. 11 приведены результаты испытаний в стационарном состоянии (преобразователь работает в режиме непрерывной проводимости). На рисунке показаны токи модулей 2 и 6. При установившемся значении около 9 А пульсации тока индуктора достигают 50 А.

На рис. 12а показаны формы токов параллельных модулей и напряжение «сток-исток» при включении. Процесс включения занимает около 35 нс, в течение этого периода времени распределение токов остается приемлемым. Переходный процесс при выключении длится около 50 нс, он представлен на рис. 12б.

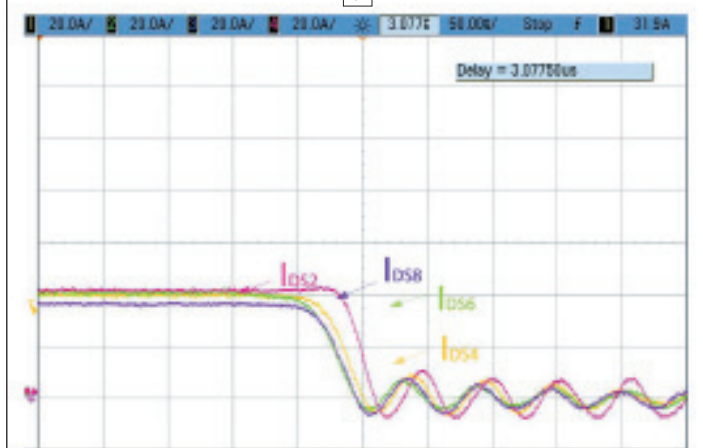
Во время второго теста резистор нагрузки удален для повышения нагрузки. Коэффициент заполнения был изменен на 0,1, в качестве нагрузки использована собственно катушка индуктивности. Напряжение V_{DC} увеличивалось до достижения выходным током номинального значения 450 А. На рис. 13 показаны результаты испытаний в установившемся состоянии, где преобразователь работает в режиме непрерывной проводимости. Наблюдалось распределение токов в модулях 2, 4, 6 и 8.

Ток в установившемся режиме составляет примерно 45 А на модуль, при этом можно заметить разницу в сопротивлениях открытого канала между ключами. Стационарное значение тока в модуле 8 достигает 40 А, т. е. у него более высокое сопротивление $R_{DS(on)}$. Кроме того, видно, что баланс токов в параллельных цепях здесь лучше, чем в предыдущих случаях. Это обусловлено в основном непрерывным режимом эксплуатации, в результате чего повышается температура. Силовые модули работают с положительным температурным коэффициентом сопротивления открытого канала, что приводит к автоматической балансировке токов.

На рис. 14а показаны формы токов параллельных силовых модулей при включении, которое длится около 50 нс. В этот период времени распределение токов более равномерное, чем в предыдущих случаях. Процесс выключения, занимающий около 50 нс, показан на рис. 14б. Баланс токов при этом также лучше, чем в предыдущих случаях. Авторы предполагают, что задержка тока в модуле 2 может быть вызвана несколькими причинами: разбросом характеристик силовых



а



б

Рис. 14. Переходный процесс при включении (а) и выключении (б) фазной стойки прототипа. Показан ток стока SiC MOSFET M8 (фиолетовая кривая, 20 А/дел.), ток стока SiC MOSFET M2 (розовая кривая, 20 А/дел.), ток стока SiC MOSFET M6 (зеленая кривая, 20 А/дел.), ток стока SiC MOSFET M4 (желтая кривая, 20 А/дел.). Временная шкала: 50 нс/дел.

модулей, разницей паразитных индуктивностей параллельных цепей и различием параметров пробников Роговского.

Анализ тепловых режимов

Во время последнего эксперимента с большей нагрузкой проводился анализ тепловых режимов. Из-за физических ограничений с каждой стороны прототипа сделано по два тепловизионных снимка, чтобы убедиться в достижении стационарного состояния. На рис. 15 показаны тепловые профили модулей, измеренные тепловизором в установившемся режиме

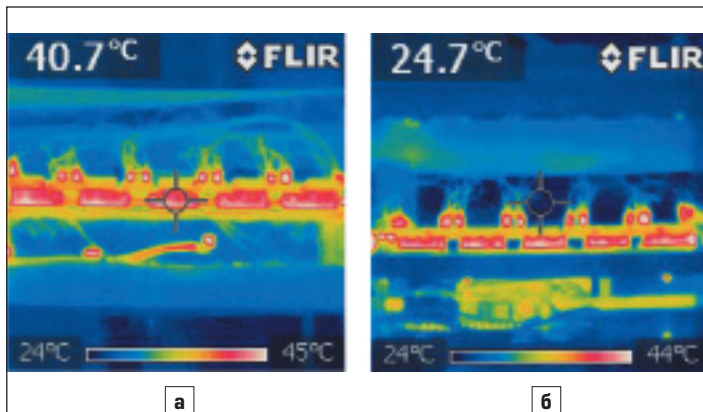


Рис. 15. Тепловой профиль DC/DC-конвертера при работе на 10% номинальной нагрузки. (а) правая сторона, (б) левая сторона

работы. В табл. 3 приведены средние значения температуры по каждому из модулей. Изображения проанализированы с использованием опции FLIR Quick Report, обеспеченной тепловизором. Средняя температура модулей составляет +38,7 °С при максимальном градиенте между двумя модулями, равном 1,5 °С. Это позволяет сделать вывод, что распределение потерь между модулями должно быть достаточно равномерным.

Трехфазная система

После проверки функционирования трехфазного инвертора напряжение DC-шины увеличивалось до достижения номинальной выходной мощности. Измерения проводили при изменении V_{DC} шагами по 50 В. Мощность определяли с помощью ваттметра с дополнительными трансформаторными датчиками тока. В табл. 4 приведено краткое описание измерительного оборудования, используемого в испытательной установке. На рис. 16а представлена схема установки с индуктивной нагрузкой и точки измерения. Фотографии стенда и трехфазного инвертора представлены на рис. 16б, в.

С помощью описанной установки был протестирован трехфазный SiC-инвертор при напряжении питания 550 В.

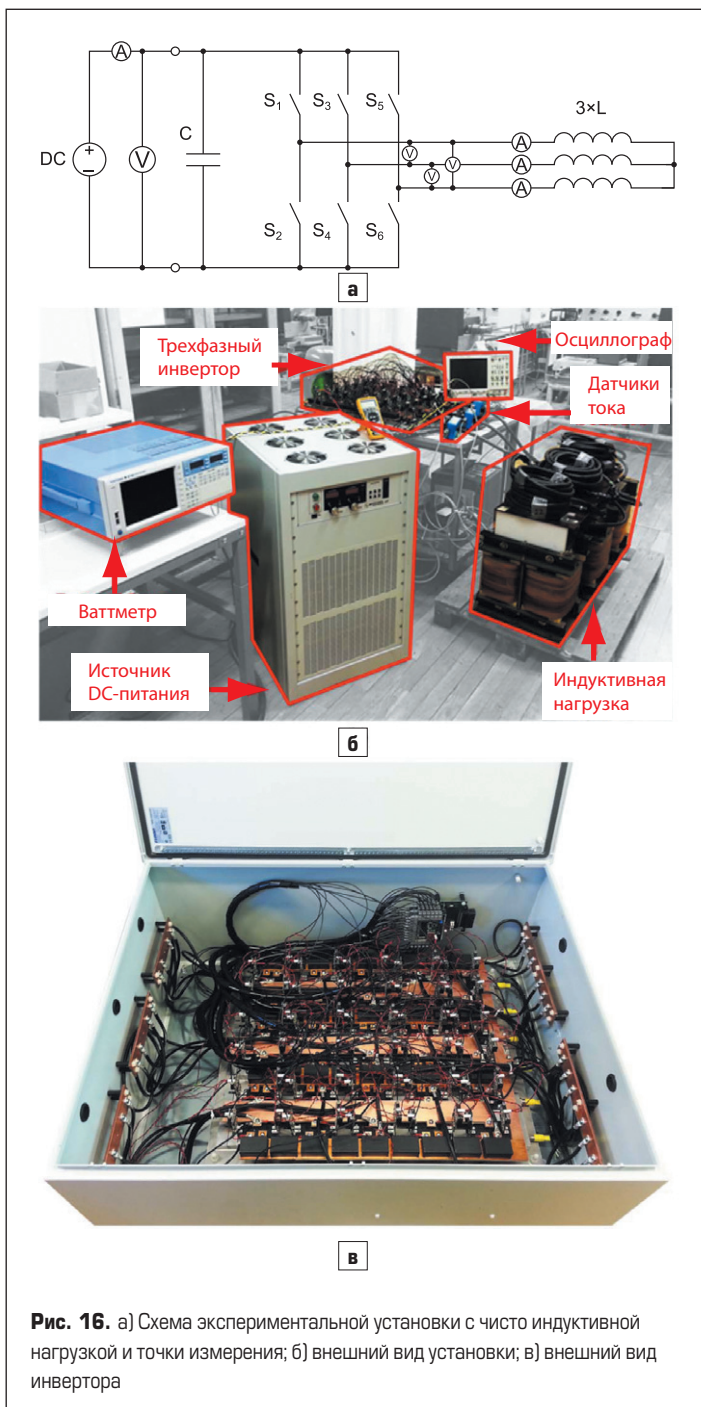


Рис. 16. а) Схема экспериментальной установки с чисто индуктивной нагрузкой и точки измерения; б) внешний вид установки; в) внешний вид инвертора

Индуктивная нагрузка, соединенная «трехфазной звездой», образована последовательным соединением индукторов с воздушными сердечниками и шихтованными сердечниками из электротехнической стали. Индуктивность нагрузки составляет 200 мкГн на фазу при номинальном токе 800 А. Для того чтобы достичь такой нагрузки при номинальном напряжении, выбрана основная частота выходного сигнала 350 Гц.

Сигналы напряжения и тока регистрировались в различных точках VSC-конвертера. На рис. 17 показаны осциллограммы фазных токов в стационарном режиме работы с чисто индуктивной нагрузкой при номинальной мощности на частоте коммутации 20 кГц. Также представлена эпюра линейного напряжения, являющаяся типовой для широтно-импульсной модуляции (ШИМ).

Благодаря индуктивной нагрузке только потери мощности передаются от источника DC-питания к системе. Авторы предполагают, что чисто индуктивная нагрузка создает примерно такие же потери, как и электродвигатель. Когда антипараллельные диоды Шоттки используются для замыкания обратного тока, положительный сигнал прикладывается к затвору SiC MOSFET. В процессе обратной проводимости SiC MOSFET при рабочей температуре около $T_j = +75$ °С и номинальном токе модуля 45 A_{rms} падение напряжения на приборе

Таблица 3. Тепловой анализ режимов работы DC/DC-конвертера

Средняя температура модулей ($T_a = +24$ °С), °С			
Модуль 1	+38,8	Модуль 6	+37,8
Модуль 2	+38,9	Модуль 7	+38,6
Модуль 3	+39,0	Модуль 8	+38,7
Модуль 4	+39,3	Модуль 9	+39,2
Модуль 5	+38,5	Модуль 10	+36,5

Таблица 4. Описание измерительного оборудования

Оборудование	Описание
Осциллограф Agilent MSO7104A	Частота дискретизации 4 GSa/s, полоса пропускания аналогового сигнала 1 ГГц
Источник питания Magna Power Electronics, LX1	Номинальная мощность 1 кВт, максимальный ток 45 А
Датчик тока (петля Роговского) PEM CWT-6R	Номинальный ток 1,2 кА, чувствительность 5 мВ/А, полоса частот 20 МГц
Высоковольтный пробник напряжения Tectronix P5200	Номинальное напряжение 1,3 кВ
Ваттметр Yokogawa WT1800	Полоса пропускания аналогового сигнала 5 МГц, погрешность измерения $\pm 0,1\%$
Трансформатор тока с нулевым потоком System MacPlus	Номинальный ток 500 А, коэффициент трансформации 1000:1

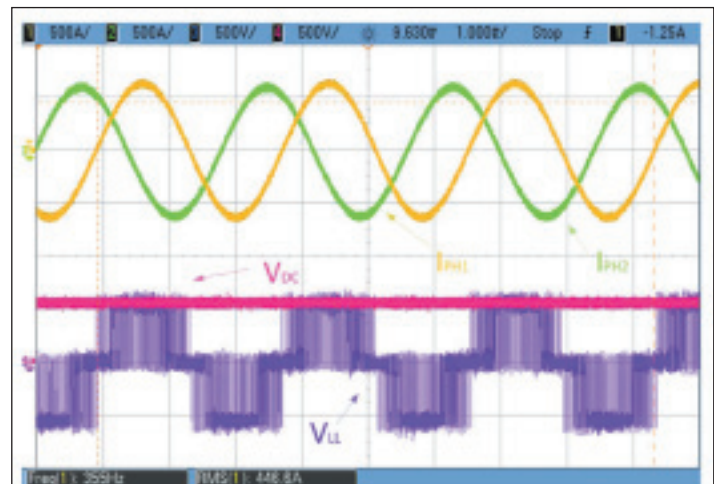


Рис. 17. Режимы работы инвертора на номинальной мощности 312 кВА с частотой коммутации 20 кГц. Показано линейное напряжение (фиолетовая кривая, 500 В/дел.), напряжение DC-питания (розовая кривая, 500 В/дел.), ток фазы 1 (зеленая кривая, 500 А/дел.), ток фазы 2 (желтая кривая, 500 А/дел.). Шкала времени: 1 мс/дел.

не превышает порогового напряжения на интегральном диоде MOSFET и антипараллельном диоде Шоттки. Таким образом, ток через диоды практически отсутствует. Кроме того, во время обратной проводимости канал SiC MOSFET имеет примерно такое же сопротивление в открытом состоянии, как и в режиме прямой проводимости. Это приводит к примерно одинаковым потерям инвертора независимо от коэффициента мощности [52].

Измерения мощности проводились на входе и на выходе. Снимок экрана измерителя мощности при номинальной мощности в стационарных условиях с частотой переключения 20 кГц показан на рис. 18. Снимок содержит четыре различных элемента. Первый из них представляет результаты измерений выходной мощности, напряжения, тока всей трехфазной системы. Следующие два относятся к двум различным выходным фазам, а последний (Element 5) соответствует измерениям на DC-входе.

Общие потери P_{TOTAL} можно разделить на потери в меди P_{COPP} и в железе P_{IRON} , которые являются следствием индуктивной нагрузки,

Таблица 5. Рабочие точки испытаний

V_{DC} , В	I_{DC} , А	V_{AC} , В _{rms}	I_{AC} , А _{rms}	S, кВА	Е, %
101,00	3,59	77,70	82,54	11,11	99,15
200,20	6,73	153,73	162,95	43,39	99,30
300,80	9,88	230,92	244,84	97,93	99,33
401,50	13,11	308,24	327,00	174,59	99,32
500,20	16,35	384,10	407,69	271,22	99,31
549,10	17,98	421,50	447,62	326,81	99,30



Рис. 18. Снимок экрана измерителя мощности при работе инвертора на номинальной мощности 312 кВА с частотой коммутации 20 кГц

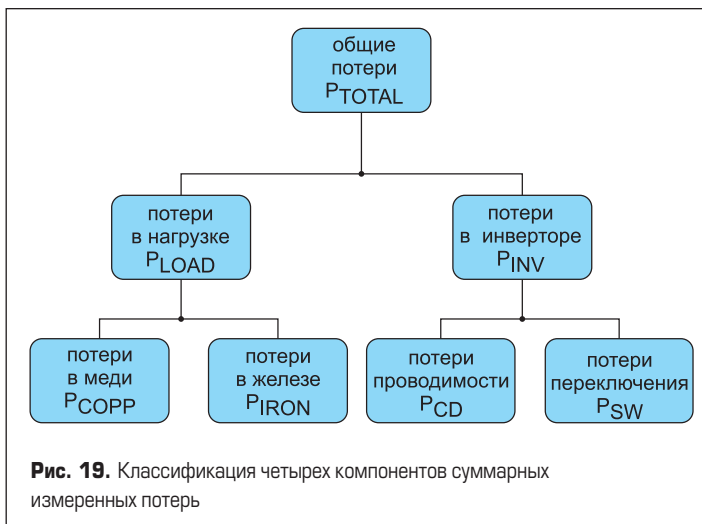


Рис. 19. Классификация четырех компонентов суммарных измеренных потерь

а также потери проводимости P_{CD} и коммутации P_{SW} , генерируемые SiC силовыми модулями инвертора. Классификация этих потерь представлена на рис. 19.

На основе представленной ранее информации выведены следующие соотношения:

$$P_{INV} = P_{CD} + P_{SW} \tag{4}$$

$$P_{LOAD} = P_{IRON} + P_{COPP} \tag{5}$$

$$P_{INV} = P_{TOTAL} - P_{LOAD} \tag{6}$$

$$\eta = 100 \times (S_{TOTAL} - (P_{INV})) / S_{TOTAL} \tag{7}$$

где дополнительные потери в железе P_{IRON} и в меди P_{COPP} представляют собой активную мощность, измеренную на AC-выходе (первый элемент на рис. 18), а суммарные вносимые потери P_{TOTAL} — это активная мощность, измеренная на Element 5. На основе выражения (6) и измерений, показанных на рис. 18, потери мощности инвертора P_{INV} , получаемые из цепи питания инвертора, составляют 2,29 кВт при номинальной нагрузке. Эффективность конвертера в номинальном режиме в соответствии с (7) достигает примерно 99,3%. Это означает, что суммарные потери мощности составляют около 0,7%, что немного ниже, чем представлено на рис. 7. Авторы полагают, что эта небольшая разница обусловлена лучшими динамическими характеристиками SiC MOSFET при работе в трехфазном инверторе, чем в ходе DPT-теста.

При работе трехфазной системы в непрерывном режиме температура кристаллов повышается приблизительно до +75 °С. При этом сопротивление открытого канала имеет положительный ТКС, поэтому выравнивание токов в модулях происходит автоматически. Положительный температурный коэффициент работает как механизм автобалансировки.

В табл. 5 показаны рабочие точки, в которых проводилось тестирование на частоте коммутации 20 кГц. Общая эффективность инвертора превышает 99% во всем диапазоне мощностей, что соответствует цели данного проекта.

Обсуждение результатов испытаний

В процессе данной работы был разработан и испытан инвертор мощностью 312 кВА, созданный на основе параллельного соединения модулей SiC MOSFET. Поскольку основной целью было получение эффективности выше 99%, значительная часть усилий фокусировалась на анализе распределения токов, а значит, и потерь между параллельными силовыми модулями.

Особое внимание в процессе проектирования устройства было уделено минимизации паразитных компонентов. Как сказано выше, положительные и отрицательные слои DC-шины размещены друг над другом для уменьшения распределенной индуктивности. Проверялись предположения, что снижение индуктивности конструкции и выбор менее мощных модулей позволяют достичь более равномерного распределения токов при высокой скорости переключения, что непосредственно влияет на потери переключения и, следовательно, эффективность. Также важен правильный выбор компонентов — силовые модули, используемые в данной работе, имеют более симметричные пути тока затворов верхнего и нижнего ключа по сравнению, например, с примененными в работе [33].

На первом этапе испытаний проводили электрические измерения на одной стойке инвертора, включенной в состав DC/DC-преобразователя. Более равномерное распределение токов регистрировалось при большей номинальной мощности. Считается, что положительный температурный коэффициент сопротивления MOSFET-канала способствует лучшему распределению потерь в установившемся режиме работы модулей в конвертере.

Кроме того, было зафиксировано равномерное распределение температур модулей в стационарном режиме, что подтверждает ожидаемое равномерное распределение потерь в данном состоянии. На последнем этапе прототип трехфазного инвертора испытывали на номинальной мощности с чистой индуктивной нагрузкой. Расчетное значение потерь

2,29 кВт было получено по показаниям измерителя мощности, таким образом, общая эффективность составила 99,3%. Анализ распространения ошибки с учетом представленной на рис. 18 информации и точности ваттметра (0,1% по табл. 4) позволил установить, что суммарные потери инвертора составляют $(2,29 \pm 0,0125)$ кВт. Это означает, что КПД преобразователя равен $(99,3 \pm 0,15)$ %.

При номинальной нагрузке на частоте 20 кГц и при использовании типового пространственно-векторного ШИМ-управления драйверы потребляют около 360 Вт. Еще одним источником тепла является AC/DC-источник питания (230 В AC/24 В DC), установленный на левой стороне корпуса. Потери 360 Вт (измеряются на входе общего источника питания, 60 Вт на ключ) генерируются на распределенной печатной плате большим количеством используемых вспомогательных устройств. Однако оптимизация схемы управления затворами позволяет снизить потери энергии. В данной системе 360 Вт добавляются к рассеянию на силовых ключах, что дает суммарные потери 2,65 кВт. Это означает, что в самом худшем случае эффективность преобразователя, даже с учетом потерь драйверов, превышает 99% или, точнее, она близка к 99,19%.

Литература

- Rabkowski J., Pefititsis D., and Nee H.-P. Silicon carbide power transistors: A new era in power electronics is initiated // *IEEE Ind. Electron. Mag.*, 2012, Jun., vol. 6, no. 2, pp. 17–26.
- Kelley R., et al. Power factor correction using an enhancement-mode SiC JFET // *Proc. IEEE PESC*, 2008, Jun., pp. 4766–4769.
- Aggeler D., Biela J., and Kolar J. Controllable du/dt behavior of the SiC MOSFET/JFET cascode an alternative hard commutated switch for telecom applications // *Proc. 25th IEEE APEC*, 2010, Feb., pp. 1584–1590.
- Zhang Q., et al. SiC power devices for microgrids // *IEEE Trans. Power Electron.*, 2010, Dec., vol. 25, no. 12, pp. 2889–2896.
- Zhang H. and Tolbert L. Efficiency impact of silicon carbide power electronics for modern wind turbine full scale frequency converter // *IEEE Trans. Ind. Electron.*, 2011, Jan., vol. 58, no. 1, pp. 21–28.
- Chinthavali M., Tolbert L., and Ozpineci B. // SiC GTO thyristor model for HVDC interface // *Proc. IEEE Power Eng. Soc. Gen. Meet.*, 2004, Jun., vol. 1, pp. 680–685.
- Pefititsis D. et al. High-power modular multilevel converters with SiC JFETs // *IEEE Trans. Power Electron.*, 2012, Jan., vol. 27, no. 1, pp. 28–36.
- Mirzaee H., De A., Tripathi A., and Bhattacharya S. Design comparison of high-power medium-voltage converters based on a 6.5-kV Si-IGBT/Si-PiN diode, a 6.5-kV Si-IGBT/SiC-JBS diode, and a 10-kV SiC-MOSFET/SiC-JBS diode // *IEEE Trans. Ind. Appl.*, 2014, Jul./Aug., vol. 50, no. 4, pp. 2728–2740.
- Rabkowski J., Pefititsis D., and Nee H.-P. Design steps toward a 40-kVA SiC JFET inverter with natural-convection cooling and an efficiency exceeding 99.5% // *IEEE Trans. Ind. Appl.*, 2013, Jul./Aug., vol. 49, no. 4, pp. 1589–1598.
- Round S., Heldwein M., Kolar J., Hofsaier I., and Friedrichs P. A SiC JFET driver for a 5 kW, 150 kHz three-phase PWM converter, in *Conf. Rec. // IEEE IAS Annu. Meeting*, 2005, Oct. vol. 1, pp. 410–416.
- Fan X., Guo B., Tolbert L.M., Fei W., and Blalock B. J. An all-SiC three-phase buck rectifier for high-efficiency data center power supplies // *IEEE Trans. Ind. Appl.*, 2013, Nov./Dec. vol. 49, no. 6, pp. 2662–2673..
- Zhang H., Tolbert L., and Ozpineci B. Impact of SiC devices on hybrid electric and plug-in hybrid electric vehicles // *IEEE Trans. Ind. Appl.*, 2011, Mar./Apr., vol. 47, no. 2, pp. 912–921..
- Wrzcionko V., Biela J., and Kolar J.W. SiC power semiconductors in HEVs: Influence of junction temperature on power density, chip utilization and efficiency. *Proc. 35th Annu. // IEEE IECON*, 2009, pp. 3834–3841.
- Evans T., Hanada T., Nakano Y., and Nakamura T. Development of SiC power devices and modules for automotive motor drive use, in *Proc. IEEE IMFEDK*, 2013, Jun., pp. 116–117.
- Bortis D., Wrzcionko B., and Kolar J.W. A120 °C ambient temperature forced air-cooled normally-OFF SiC JFET automotive inverter system // *IEEE Trans. Power Electron.*, 2014, May, vol. 29, no. 5, pp. 2345–2358.
- Hinata Y., Horio M., Ikeda Y., Yamada R., and Takahashi Y. Full SiC power module with advanced structure and its solar inverter application, in *Proc. 28th Annu // IEEE APEC*, 2013, Mar., pp. 604–607.
- Akagi H. et al. Power-loss breakdown of a 750-V, 100-kW, 20-kHz bidirectional isolated DC–DC converter using SiC-MOSFET/SBD dual modules, in *Proc. // IPEC*, 2014, May, pp. 750–757.
- Tolstoy G. et al. An experimental analysis of how the dead-time of SiC BJT and SiC MOSFET impacts the losses in a high-frequency resonant converter, in *Proc. 16th EPE*, 2014, Aug., pp. 1–10.
- Nee H.-P., Rabkowski J., and Pefititsis D. Multi-chip circuit designs for silicon carbide power electronics, in *Proc. 8th Int. CIPS*, 2014, Feb., pp. 1–10.
- Chinthavali M., Ning P., Cui Y., and Tolbert L. Investigation on the parallel operation of discrete SiC BJTs and JFETs, in *Proc. 26th Annu. // IEEE APEC*, 2011, pp. 1076–1083.
- Pefititsis D. et al. Challenges regarding parallel connection of SiC JFETs // *IEEE Trans. Power Electron.*, 2013, Mar., vol. 28, no. 3, pp. 1449–1463.
- Rabkowski J., Pefititsis D., Zdanowski M., and Nee H.-P. A 6 kW, 200 kHz boost converter with parallel-connected SiC bipolar transistors // *IEEE Trans. Power Electron.*, 2014, May, vol. 29, no. 5, pp. 2482–2491.
- Sadik D.-P. et al. Experimental investigations of static and transient current sharing of parallel-connected silicon carbide MOSFETs, in *Proc. 15th EPE*, 2013, pp. 1–10.
- Ruiyun F., Grekov A., Hudgins J., Mantooth A., and Santi E. Power SiC DMOSFET model accounting for nonuniform current distribution in JFET region // *IEEE Trans. Ind. Appl.*, 2012, Jan./Feb. vol. 48, no. 1, pp. 181–190.
- Lemmon A., Mazzola M., Gafford J., and Parker C. Stability considerations for silicon carbide field-effect transistors // *IEEE Trans. Power Electron.*, 2013, Oct., vol. 28, no. 10, pp. 4453–4459.
- Lim J.-K., Pefititsis D., Rabkowski J., Bakowski M., and Nee H.-P. Modeling of the impact of parameter spread on the switching performance of parallel-connected SiC VJFETs, in *Proc. 9th ECSCRM*, St. Petersburg, Russia, Sep. 2012, pp. 1098–1102.
- Colmenares J., Pefititsis D., Rabkowski J., Sadik D., and Nee H.-P. Dual-function gate driver for a power module with SiC junction field transistors // *IEEE Trans. Power Electron.*, 2014, May, vol. 29, no. 5, pp. 2367–2379..
- Zhang Z., Wang F., Tolbert L., and Blalock B. A novel gate assist circuit for crosstalk mitigation of SiC power devices in a phase-leg configuration, in *Proc. 28th Annu. // IEEE APEC*, 2013, Mar., pp. 1259–1265.
- Zhao B., Qin H., Nie X., and Yan Y. Evaluation of isolated gate driver for SiC MOSFETs, in *Proc. 8th ICIEA*, 2013, pp. 1208–1212.
- Zhang Z., Wang F., Tolbert L.M., and Blalock B.J. Active gate driver for crosstalk suppression of SiC devices in a phase-leg configuration // *IEEE Trans. Power Electron.*, 2014, Apr., vol. 29, no. 4, pp. 1986–1997.
- Swamy M. M., Kume T., and Takada N. An efficient resonant gate-drive scheme for high-frequency applications // *IEEE Trans. Ind. Appl.*, 2012, Jul./Aug., vol. 48, no. 4, pp. 1418–1431.
- Anthony P., McNeill N., and Holliday D. High-speed resonant gate driver with controlled peak gate voltage for silicon carbide MOSFETs // *IEEE Trans. Ind. Appl.*, 2014, Jan./Feb. vol. 50, no. 1, pp. 573–583..
- Lobsiger Y. and Kolar J. Closed-loop di/dt and dv/dt IGBT gate driver // *IEEE Trans. Power Electron.*, 2015, Jun. vol. 30, no. 6, pp. 3402–3417.
- Alvarez R. and Bernet S. Sinusoidal current operation of delay-time compensation for parallel-connected IGBTs // *IEEE Trans. Ind. Appl.*, 2014, Sep./Oct., vol. 50, no. 5, pp. 3485–3493.
- Miyazaki H., Fukumoto H., Sugiyama S., Tachikawa M., and Azusawa N. Neutral-point-clamped inverter with parallel driving of IGBTs for industrial applications // *IEEE Trans. Ind. Appl.*, 2000, Jan./Feb., vol. 36, no. 1, pp. 146–151..
- Zhuang X., Rui L., and Dianguo X. Control of parallel multirectifiers for a direct-drive permanent-magnet wind power generator // *IEEE Trans. Ind. Appl.*, 2013, Jul./Aug., vol. 49, no. 4, pp. 1687–1696.
- Funaki T., Sasagawa M., and Nakamura T. Multi-chip SiC DMOSFET half-bridge power module for high temperature operation, in *Proc. 27th Annu. // IEEE APEC*, Feb. 2012, pp. 2525–2529.
- Urciuoli D., Green R., Lelis A., and Ibitayo D. Performance of a dual, 1200 V, 400 A, silicon-carbide power MOSFET module, in *Proc. // IEEE ECCE*, Sep. 2010, pp. 3303–3310.
- Horio M., Iizuka Y., Ikeda Y., Mochizuki E., and Takahashi Y. Ultra compact and high reliable SiC MOSFET power module with 200 °C operating capability, in *Proc. 24th ISPSD/Cs*, Jun. 2012, pp. 81–84.

40. Wood R. A., Urciuoli D. P., Salem T. E., and Green R. Reverse conduction of a 100 A SiC DMOSFET module in high-power applications, in Proc. 25th Annu. IEEE APEC, Feb. 2010, pp. 1568–1571.
41. Das M. K. et al. 10 kV, 120 A SiC half H-bridge power MOSFET modules suitable for high frequency, medium voltage applications // Proc. IEEE ECCE, 2011, Sep., pp. 2689–2692.
42. Wang R. et al. A novel hybrid packaging structure for high-temperature SiC power modules // IEEE Trans. Ind. Appl., 2013, Jul./Aug., vol. 49, no. 4, pp. 1609–1618.
43. Wang Z. et al. Design and performance evaluation of overcurrent protection schemes for silicon carbide (SiC) Power MOSFETs // IEEE Trans. Ind. Electron., 2014, Oct., vol. 61, no. 10, pp. 5570–5581.
44. Huang X., Wang G., Li Y., Huang A. Q., and Baliga B. J. Shortcircuit capability of 1200 V SiC MOSFET and JFET for fault protection, in Proc. 28 Annu. IEEE APEC, 2013, pp. 197–200.
45. Castellazzi A., Funaki T., Kimoto T., and Hikihara T. Short-circuit tests on SiC power MOSFETs, in Proc. IEEE 10th Int. Conf. PEDS, 2013, pp. 1297–1300.
46. Sadik D.-P. et al. Analysis of short-circuit conditions for silicon carbide power transistors and suggestions for protection, in Proc. 16th EPE, Sep. 2014, pp. 1–10.
47. Rixin L. et al. A shoot-through protection scheme for converters built with SiC JFETs // IEEE Trans. Ind. Appl., 2010, Nov./Dec., vol. 46, no. 6, pp. 2495–2500.
48. Colmenares J., Pefitsis D., Rabkowski J., and Nee H.-P. Switching performance of parallel-connected power modules with SiC MOSFETs, in Proc. IPEC, May 2014, pp. 3712–3717.
49. Colmenares J. et al. High-efficiency three-phase inverter with SiC MOSFET power modules for motor-drive applications, in Proc. IEEE ECCE, Sep. 2014, p. 468.
50. Aarniovuori L., Kosonen A., Sillanpää P., and Niemelä M. Highpower solar inverter efficiency measurements by calorimetric and electric methods // IEEE Trans. Power Electron., 2013, Jun., vol. 28, no. 6, pp. 2798–2805.
51. Kretschmar K. and Nee H.-P. An AC converter with a small DC link capacitor for a 15 kW permanent magnet synchronous integral motor, in Proc. 7th Int. Conf. PEVD, Sep. 1998, pp. 622–625.
52. Callanan R., Rice J., and Palmour J. Third quadrant behavior of SiC MOSFETs, in Proc. 28th Annu. IEEE APEC, Mar. 2013, pp. 1250–1253.