

# Особенности проектирования преобразователей с SiC-модулями Cree

## Часть 1. Оценка влияния паразитных элементов

**Паразитные индуктивности силовых коммутационных цепей оказывают большое влияние на выбор и использование модулей SiC MOSFET. Особенное значение имеет режим включения, при котором внутреннее перенапряжение модуля может стать критическим, однако не менее важны вопросы генерации электромагнитных помех (EMI).**

Перевод:  
Валерия Смирнова

cree@macrogroup.ru

### Введение

Применение карбидокремниевых (SiC) MOSFET-ключей позволяет заметно улучшить электрические и массогабаритные параметры системы и таким образом снизить ее общую стоимость. Поэтому модули на основе SiC-технологии приобретают все большую популярность в применениях высокой мощности. Силовые карбидокремниевые ключи сочетают высокую скорость переключения кремниевых (Si) MOSFET-транзисторов с низкими потерями проводимости Si IGBT с рабочим напряжением 1,2 кВ и выше. Успешное использование этих преимуществ, особенно высокой скорости коммутации, требует более пристального внимания к распределенным элементам системы, в частности к паразитным индуктивностям и емкостям, чем это было в устройствах с IGBT. В статье рассматривается влияние паразитных эффектов и объяснено, как реализовать оптимальную производительность SiC MOSFET. Воздействие паразитных индуктивностей и емкостей выражается в образовании перенапряжений, экстратоков, а также звона. Паразитные эффекты неизбежны, они являются естественным следствием физики полупроводниковых приборов. Однако уникальное сочетание высокого рабочего напряжения и тока, а также большой скорости коммутации SiC MOSFET требует тщательного анализа топологии цепей для уменьшения влияния распределенных элементов.

Поскольку быстрая коммутация больших напряжений и токов создает высокие значения  $dV/dt$  и  $di/dt$ , то на паразитных индуктивностях даже в несколько наногенри могут образовываться опасные перепады напряжения. В настоящей публикации рассматриваются эти проблемы и объясняется, как можно использовать типовой SiC MOSFET, в част-

ности полумостовой модуль Cree CAS100H12AM1 (1200 В/100 А). Описанные методы в равной степени применимы к другим карбидокремниевым ключам.

### Рассматриваемые вопросы

В целом стандартные рекомендации, разработанные для Si IGBT, распространяются и на модули SiC MOSFET. Однако высокая скорость переключения SiC MOSFET предполагает более глубокое понимание паразитных эффектов для успешного проектирования силовых электронных устройств. Все физические цепи (соединения полупроводниковых кристаллов, трассы на печатной плате и т. д.) обладают паразитными индуктивностями. Падение напряжения на них зависит от времени изменения тока, или  $V = L \times di/dt$ . Правило «большого пальца» для распределенных индуктивностей дает примерно 10 нГн/см. Если величина  $di/dt$  достаточно велика, то падение напряжения на паразитной индуктивности может достигать критических значений.

Кроме того, все полупроводниковые ключи имеют некоторую выходную емкость, как правило, пропорциональную величине номинального тока прибора. Обладая уникальной возможностью быстрой коммутации больших токов, модули SiC MOSFET также характеризуются конечной выходной емкостью. Она формирует паразитный резонансный контур, который необходимо учитывать при проектировании схем с SiC MOSFET, поэтому ниже проанализированы различные методы, позволяющие контролировать перенапряжение без использования снабберов.

Будут обсуждены следующие вопросы: режимы работы; оценка паразитных элементов; экспериментальные результаты; связь скорости коммутации и уровня перенапряжения; проблемы EMI.

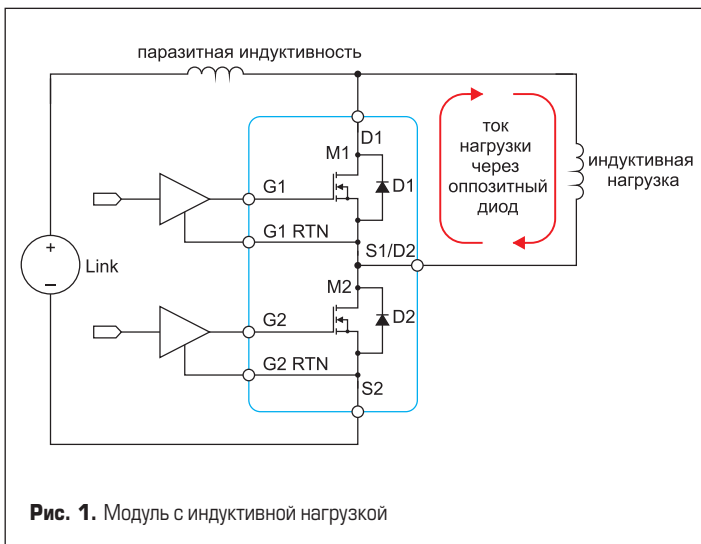


Рис. 1. Модуль с индуктивной нагрузкой

**Режимы работы**

Наиболее критическим параметром, который следует контролировать при использовании SiC MOSFET, является уровень коммутационных перенапряжений, который не должен превышать допустимое рабочее напряжение прибора. Эти перенапряжения создаются резонансным контуром, образованным выходной емкостью модуля и паразитной индуктивностью между модулем и конденсаторами звена постоянного тока. Всплески напряжения появляются в момент времени, когда один MOSFET включен, а другой (опозитный) MOSFET проводит ток нагрузки, как показано на рис. 1. Предположим, что изначально транзисторы M1 и M2 выключены, а ток индуктивной нагрузки течет через диод D1, вызывая его прямое смещение. При этом напряжение на нагрузке будет небольшим и отрицательным, равным прямому падению на D1.

Теперь рассмотрим случай, когда M2 включается. Верхний диод D1, имеющий прямое смещение за счет прохождения тока нагрузки, в момент включения создает эффект короткого замыкания. Упрощенная схема такого режима показана на рис. 2, где M2 заменен на ключ. Ток начинает проходить из источника питания Link, прямой ток через D1 определяется как  $I_{freewheel} - I_{link}$ . В этой точке D1 становится обратно смещенным и формирует в цепи емкостную нагрузку, состоящую из общей обратной емкости D1 и выходной емкости ( $C_{oss}$ ) MOSFET M1. Для дальнейших обсуждений будем обозначать общую емкость как  $C_{oss}$ .

По мере увеличения напряжения ток начинает проходить через нагрузку, как показано на рис. 3. Ток источника Link теперь разделен: часть его проходит через нагрузку ( $I_{load}$ ), другая часть ( $I_{link} - I_{load}$ ) идет на заряд  $C_{oss}$ . Резонансная цепь образована емкостью  $C_{oss}$  и паразитной индуктивностью схемы. В данном случае нагрузка имеет индуктивный характер, причем считается, что ее индуктивность гораздо больше, чем паразитная (Stray inductance), показанная на рис. 3. При этих условиях разумно пред-

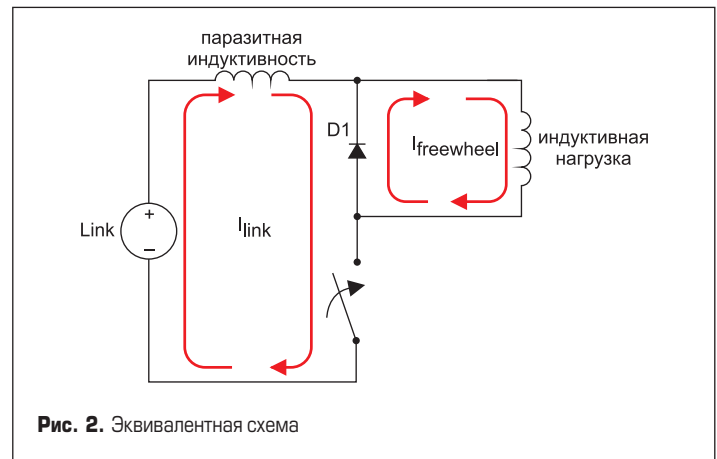


Рис. 2. Эквивалентная схема

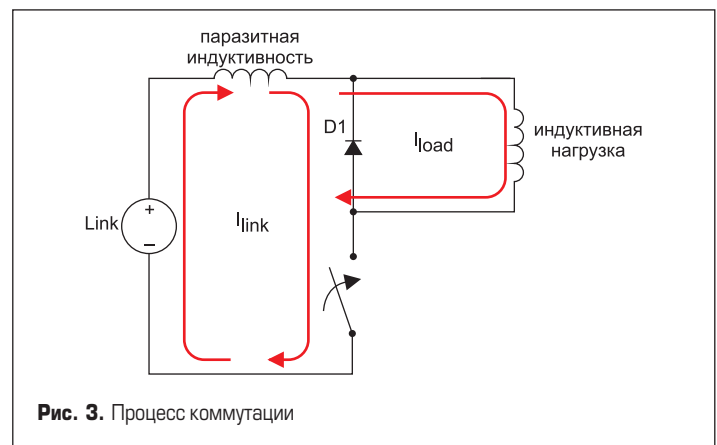


Рис. 3. Процесс коммутации

положить, что нагрузка не обеспечивает значительного ограничивающего или демпфирующего действия на паразитный резонансный контур. В результате схема приобретает вид, показанный на рис. 4.

На рисунке не отображена резистивная (R) составляющая резонансной цепи, образованная сопротивлением открытого канала транзистора (в нашем случае M2), а также любые другие элементы, создающие резистивные потери. Цель разработки состоит в минимизации таких сопротивлений для получения наибольшей эффективности. Однако при этом схема оказывается незадемпфированной, и на  $C_{oss}$  будет наблюдаться некоторое перенапряжение, действующее на MOSFET M2. Данная последовательная RLC-цепь представляет собой классическую систему второго порядка, соответствующий переходный процесс показан на рис. 5.

Собственная частота  $\omega_n$  в рад/с и Гц для данной системы выражается следующим образом:

$$\omega_n = 1/\sqrt{LC}$$

$$f_n = 1/2\pi\sqrt{LC}$$

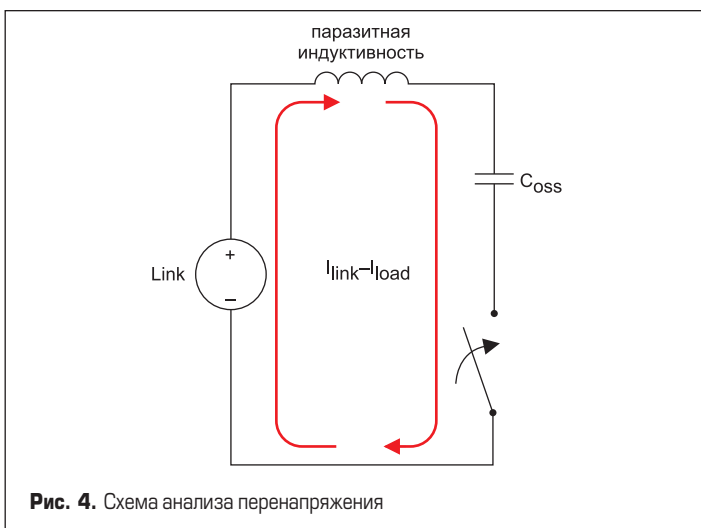


Рис. 4. Схема анализа перенапряжения

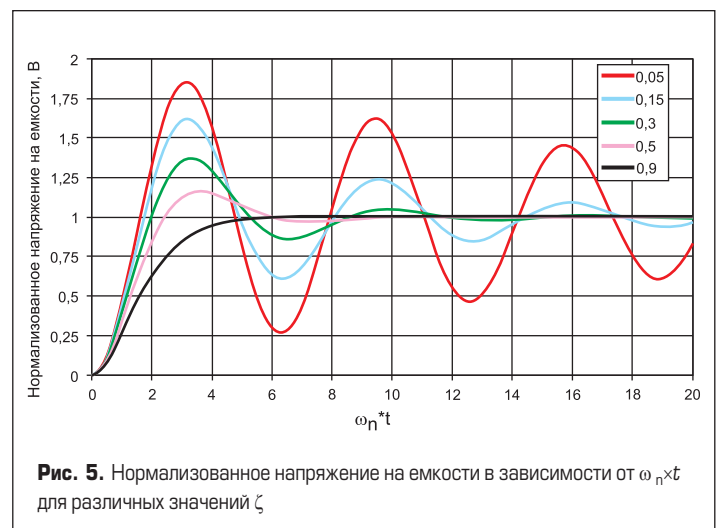


Рис. 5. Нормализованное напряжение на емкости в зависимости от  $\omega_n \times t$  для различных значений  $\zeta$

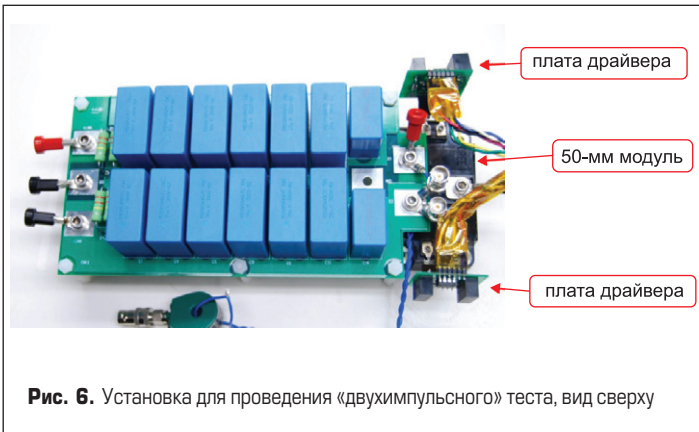


Рис. 6. Установка для проведения «двухимпульсного» теста, вид сверху

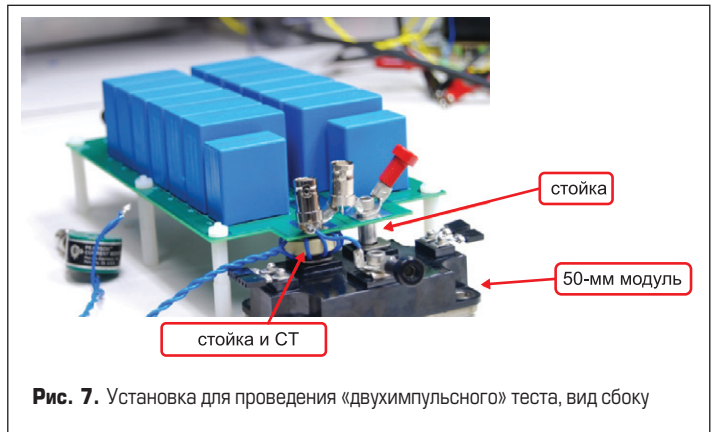


Рис. 7. Установка для проведения «двухимпульсного» теста, вид сбоку

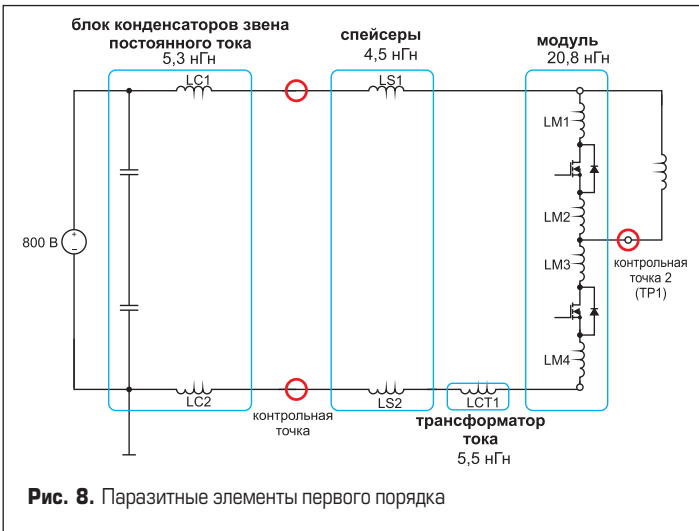


Рис. 8. Паразитные элементы первого порядка

Модуль = 20,8 нГн	Модуль+Модуль = 25,31 нГн Модуль = 4,5 нГн	Модуль+Модуль+трансформатор тока = 30,81 нГн трансформатор тока = 5,5 нГн

Рис. 9. Паразитные индуктивности модуля и цепей подключения

Оптимальный режим работы системы с минимальным уровнем перенапряжения и максимальной скоростью нарастания обеспечивается при единичном коэффициенте демпфирования  $\zeta$ . В нашем случае он определяется следующим образом:

$$\zeta = R/2\sqrt{C/L}$$

Таким образом, критическое демпфирование обеспечивается при:

$$R_{crit} = 1/2\sqrt{C/L}$$

где  $R_{crit}$  — общее сопротивление цепи, здесь определяется сопротивлением канала  $R_{DS(on)}$  нижнего ключа;  $C$  — выходная емкость верхнего ключа;  $L$  — общая паразитная индуктивность между модулем и звеном постоянного тока.

**Оценка паразитных параметров**

Оценка паразитных параметров выполнена с помощью стандартного «двухимпульсного» теста, использованного для измерения параметров полумостового модуля Cree CAS100H12AM1 (1200 В, 100 А). Внешний вид измерительной установки показан на рис. 6 и 7.

Устройство содержит печатную плату с конденсаторами звена постоянного тока, подключенную непосредственно к силовому ключу. Стойки ис-

пользованы для упрощения установки трансформатора тока, необходимого для контроля тока модуля. Трансформатор состоит из двух частей: первая имеет обмотку 10 витков на сердечнике Ferroxcube TX22/14/6.4-3E27; вторая представляет собой токовый монитор Person Electronics модели 2878.

Паразитные индуктивности конструктива были тщательно измерены на частоте 1 МГц. Однако при столь низких значениях  $L$  всегда имеется некоторая неоднозначность результатов, связанная с повторимостью параметров измерителя импеданса, а также с другими особенностями процесса измерения. Распределенные индуктивности модуля, стоек и токового трансформатора приведены на рис. 9.

Печатная плата звена постоянного тока содержит блок параллельных конденсаторов и спроектирована с учетом достижения минимальной распределенной индуктивности. Схема банка конденсаторов приведена на рис. 10.

Плата с параллельными конденсаторами разработана с учетом требований по рабочему напряжению, она также обеспечивает подключение к средней точке в полумостовом преобразователе. Схема включает шесть блоков конденсаторов 16 мкФ/700 В и один блок 8 мкФ/700 В, что дает суммарную емкость 52 мкФ при номинальном напряжении 1,4 кВ. Каждая емкость 16 мкФ имеет эквивалентную последовательную индуктивность (ESL) 30 нГн, у конденсатора 8 мкФ ESL = 27 нГн. Прецизионное соединение с использованием технологии параллельной передающей линии дает значение паразитной индуктивности звена постоянного тока 5,3 нГн. Таким образом, суммарная величина  $L_s$  испытательной установки составляет примерно 36,1 нГн.

В устройстве имеются и другие реактивные компоненты — это выходная емкость модуля  $C_{oss}$  и емкости затворов, связанные с соответствующими истоками. Будучи разряжаемой, емкость  $C_{oss}$  изменяется в зависимости от напряжения, что отображено в виде графиков на рис. 11.

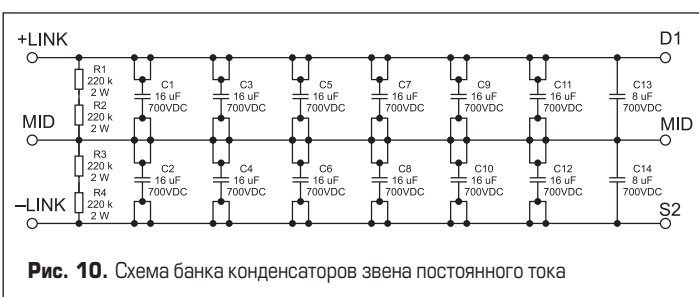


Рис. 10. Схема банка конденсаторов звена постоянного тока

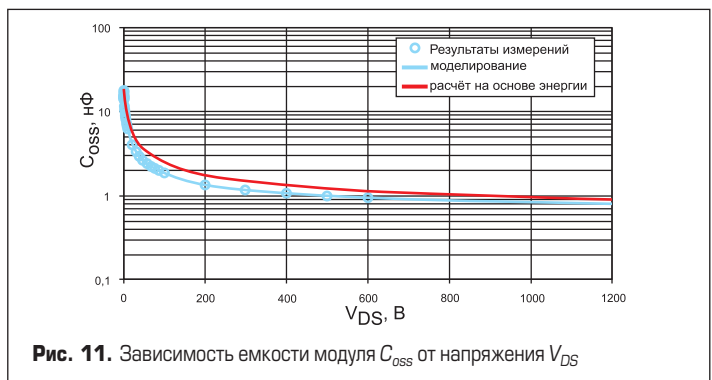


Рис. 11. Зависимость емкости модуля  $C_{oss}$  от напряжения  $V_{DS}$

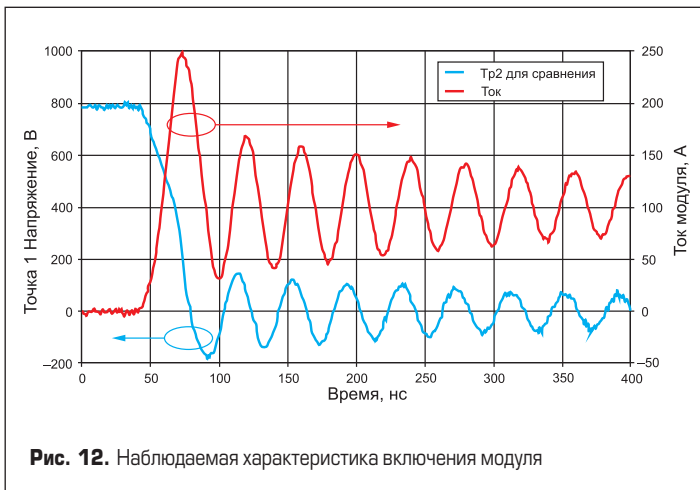


Рис. 12. Наблюдаемая характеристика включения модуля

На рисунке показаны три кривые: первая проведена через набор точек, соответствующих измеренным значениям  $C_{oss}$ ; вторая — сплошная линия, полученная в результате Spice-моделирования  $C_{oss}$ ; третья — величины  $C_{oss}$ , рассчитанные на основе энергии. Поскольку  $C_{oss}$  в значительной степени зависит от  $V_{DS}$ , простой анализ первого порядка провести сложно. Однако существует разумное упрощающее предположение для исследований резонансного поведения вокруг заданного стационарного напряжения, состоящее в использовании эквивалентного значения емкости, полученного на основе энергии. Зависимость данной эквивалентной емкости от напряжения также представлена на рис. 11.

### Экспериментальные результаты

Первый «двухимпульсный» тест с индуктивной нагрузкой был проведен для оценки работы испытательной установки. Начальные результаты, полученные при напряжении питания 800 В и пиковом значении коммутируемого тока 100 А, даны на рис. 12. Напряжение измерялось между узлами TP1 и контрольной опорной точкой, ток контролировался с помощью трансформатора тока, как показано на рис. 8.

Условия испытаний:

- $I_{pulse} = 100$  А;
- $V_{link} = 800$  В;
- $V_{gate} = 20/-5$  В;
- $R_{gate} = 0$  Ом; индуктивность нагрузки = 200 мкГн.

Тест проведен при нулевом внешнем резисторе затвора, чтобы подчеркнуть уровень паразитных осцилляций, однако это не рекомендуется для реального применения, поскольку, как видно из рисунка, наблюдается мощный звон в обоих сигналах. Номинальная частота 25 МГц измерена на периоде 300 нс, чтобы внутренние напряжения достигли установившегося состояния при среднем номинальном токе. Отметим, что отклик явно занижен, следовательно, резонансная частота будет предельно близка к собственной частоте системы.

Проверка измеренных паразитных параметров выполняется путем вычисления резонансной частоты и сравнения ее с измеренным значением с помощью вышеупомянутых уравнений. Кривые на рис. 12, по сути, представляют сигнал на нижнем ключе; таким образом, напряжение на верхнем MOSFET увеличивается до устойчивого состояния 800 В. Эквивалентное значение для  $C_{oss}$  при 800 В составляет 1,045 нФ. С учетом величины индуктивности 36,1 нГн можно вычислить собственную частоту:

$$f_{res} = f_n = 1/(2\pi\sqrt{36,1 \text{ нГн} \times 1,045 \text{ нФ}}) = 25,9 \text{ МГц.}$$

Результат хорошо согласуется с измеренным значением 25 МГц.

Более полную картину можно получить путем простого АС-анализа на резонансной частоте. Упрощающие предположения проиллюстрированы на рис. 13, на графике показан ток модуля на периоде 200–400 нс. Для начала рассмотрим фактическую кривую тока, имеющего пик 150 А в момент времени 200 нс и спадающего до 130 А к 400 нс. Первое упрощающее допущение состоит в том, что ток нагрузки 100 А не меняется и схема не имеет потерь, поэтому амплитуда тока остается по-

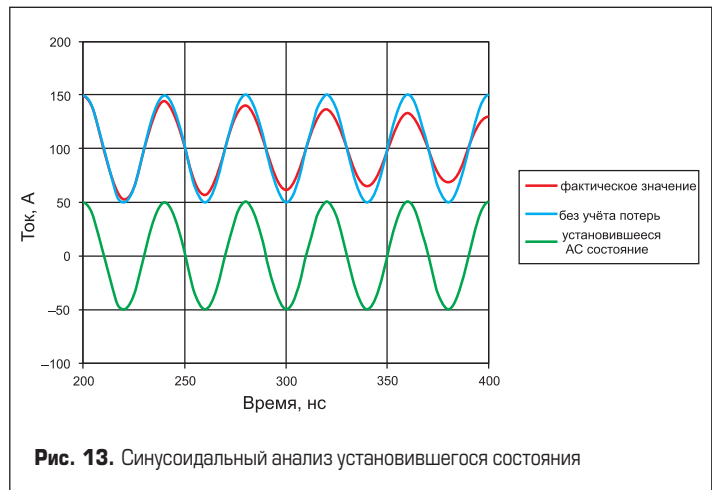


Рис. 13. Синусоидальный анализ установившегося состояния

стоянной. Второе допущение состоит в том, что рассматривается только установившееся АС-состояние, поэтому ток нагрузки теперь равен нулю. Результатом является синусоидальный сигнал частотой 25 МГц с постоянной амплитудой 50 А, пригодный для АС-анализа.

Индуктивное сопротивление паразитной индуктивности 1 нГн ( $X_L = 2\pi \times f \times L$ ) на частоте 25 МГц составляет примерно 0,157 Ом. Используя АС-анализ в установившемся состоянии при пиковом значении тока 50 А, получаем падение напряжения на  $L_s$  — 7,85 В/нГн, что составляет около 1% от напряжения питания. Это существенно, поскольку общее эмпирическое правило «большого пальца» для индуктивности линии дает 10 нГн/см, то есть 10% от напряжения питания на 1 см. Таким образом, паразитная индуктивность будет влиять на измерения напряжения. На рис. 12 амплитуда звона на кривой TP2 превышает 100 В на нескольких циклах. Пиковый ток, протекающий через нижний MOSFET, достигает порядка 200 А. При  $R = 16$  мОм можно ожидать, что максимальное падение напряжения на ключе достигнет примерно 3,2 В. Однако, как показано на рис. 8, напряжение на TP2 включает падение на транзисторе плюс напряжение на распределенной индуктивности между ключом и контрольной точкой.

Вышеупомянутый метод анализа установившегося АС-состояния дает пиковое падение напряжения 100 В при токе 50 А через паразитную индуктивность около 13 нГн, что согласуется с ранее сделанными измерениями. Еще один показатель того, что напряжение, наблюдаемое на TP2, учитывает паразитные эффекты, — сдвиг фазы примерно на 90° между сигналом на TP2 и током модуля. Величину общего последовательного сопротивления, необходимого для критического затухания, можно рассчитать следующим образом:

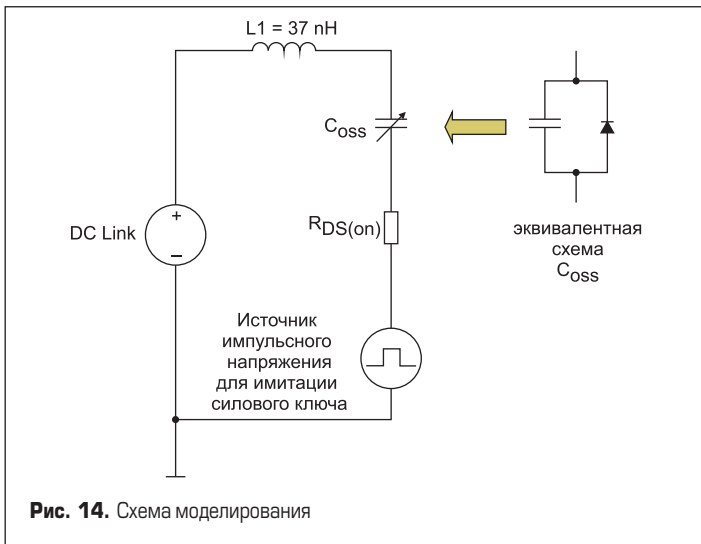
$$R_{crit} = 1/2\sqrt{(36,1 \text{ нГн}/1,045 \text{ нФ})} = 2,94 \text{ Ом.}$$

Для того чтобы полностью подавить начальное перенапряжение, величина  $R$  должна быть равна или больше 2,94 Ом. Типовое значение  $R_{DS(on)}$  модуля — 16 мОм. Размещение дополнительного сопротивления 2,94 Ом в силовоточной цепи для полного демпфирования паразитного резонанса неразумно, однако можно уменьшить уровень звона, замедляя скорость переключения (это, в свою очередь, увеличивает потери переключения). Одним из основных преимуществ SiC MOSFET является высокая скорость коммутации, и это ключевое преимущество можно потерять, бесконтрольно снижая скорость переключения. Здесь необходим инженерный компромисс, признающий, что некоторый звон всегда будет присутствовать. Необходимо гарантировать, что перенапряжение не сможет повредить прибор, и стараться сохранить при этом высокую скорость переключения.

### Перенапряжение и скорость коммутации

В первую очередь необходимо выбрать оптимальную скорость переключения, при которой уровень внутреннего перенапряжения оказывается безопасным и при этом используется высокое быстродействие SiC MOSFET. Аналитическое решение этой задачи не представляется возможным из-за нелинейного поведения  $C_{oss}$ . Тем не менее для моделирования можно применить эквивалентную RLC-цепь, показанную





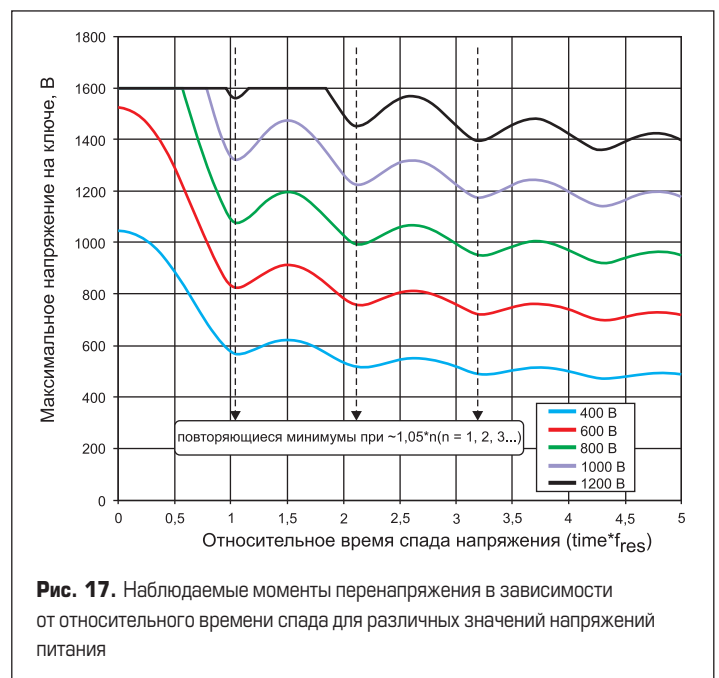
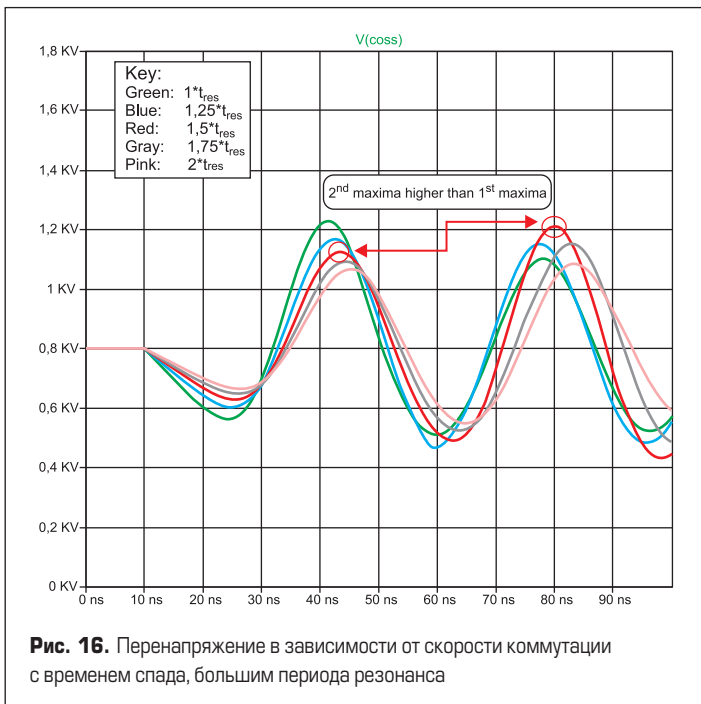
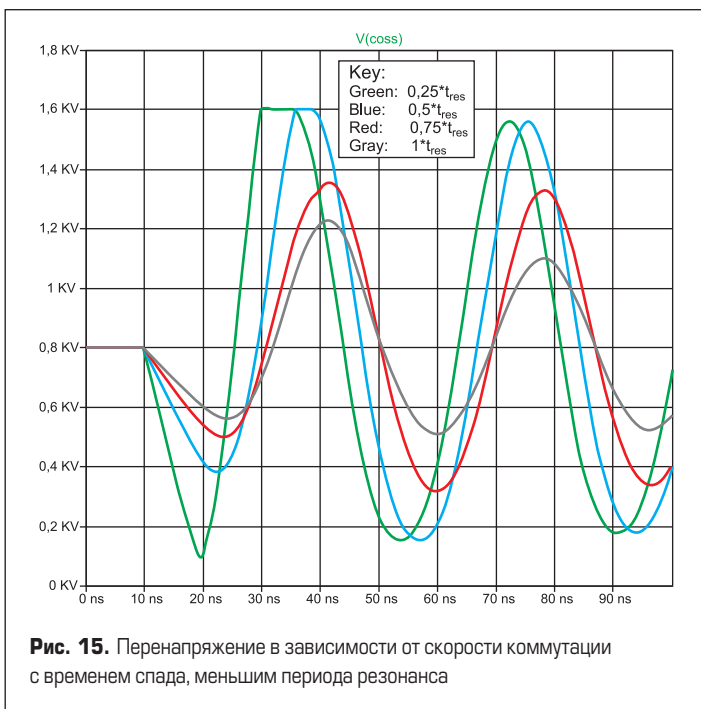
на рис. 14. Результаты анализа позволяют сформулировать эвристические рекомендации по настройке скорости коммутации без помощи сложных аналитических исследований.

Комплексное моделирование, учитывающее все паразитные эффекты, является чрезвычайно сложным и трудоемким. Задача упрощается при использовании эквивалентной схемы, моделирующей условия работы в тот момент, когда нижний транзистор начинает открываться. В таком случае его можно заменить идеальным импульсным источником напряжения. Это разумное упрощение, поскольку при включении транзистора сочетание сопротивления затвора и емкости Миллера приводит к постоянной скорости изменения напряжения на стоке  $dV/dt$ . Практический аспект состоит в том, что величина  $dV/dt$  может контролироваться выбором резистора затвора. Поведение MOSFET при снижении напряжения имитируется идеальным импульсным источником напряжения с конечным временем спада. Изменение  $C_{oss}$  в зависимости от напряжения достаточно точно моделируется с помощью диода и конденсатора. Сопротивление канала  $R_{DS(on)}$  MOSFET представлено как постоянный резистор.

Моделирование выполнялось для различных значений времени спада напряжения, в результате было собрано два пакета данных. Первый относится к времени спада, установленного ниже периода резонансной цепи (25,4 МГц), соответствующие результаты показаны на рис. 15.

Временные шаги по скорости переключения были выбраны в зависимости от периода  $f_{res}$ , где  $t_{res} = 1/f_{res}$ , они составляют от  $0,25 \times t_{res}$  до  $1,0 \times t_{res}$ . Нижний график показывает напряжение на ключе, верхний — на  $C_{oss}$ . Видно, что пиковое напряжение фактически достигает уровня лавинного пробоя для случаев 0,25 и 0,5, и оно продолжает падать до момента  $1/f_{res}$ . Общий вывод заключается в том, что уровень перенапряжения понижается с увеличением времени коммутации. На втором этапе моделирования скорости переключения менялись от  $1/f_{res}$  до  $2/f_{res}$  за пять шагов, результаты представлены на рис. 16.

Полученные данные особенно интересны тем, что перенапряжение продолжает снижаться с увеличением времени переключения, однако максимальное значение переходит с первого пика на второй. Можно сделать вывод, что существует определенная скорость переключения, при которой всплеск напряжения минимален. Для проверки этого предположения проводилось несколько циклов моделирования. Был написан сценарий процесса измерения, позволяющий зафиксировать максимальный пик напряжения независимо от момента его происхождения, и такое моделирование было сделано для нескольких значений напряжения питания. Исходная резонансная частота для анализа рассчитывалась на основе суммарной индуктивности и энергии, связанной со значением  $C_{oss}$  при определенном напряжении звена постоянного тока. Полученные результаты показаны на рис. 17.



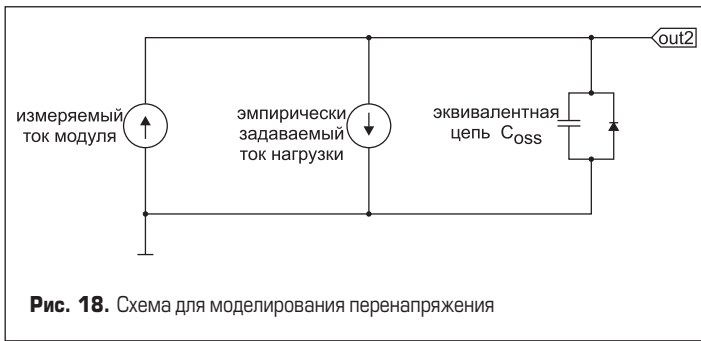


Рис. 18. Схема для моделирования перенапряжения

Измерения показывают, что минимальное перенапряжение наблюдается при времени спада напряжения, которое немного больше одного периода резонансной частоты. Повторяющиеся минимумы соответствуют целочисленным кратным резонансного периода. Также отметим, что существуют относительные максимумы, которые встречаются кратно приблизительно  $n+1/2$ .

Интересно сделать анализ перенапряжения без влияния паразитных эффектов, чтобы подтвердить полученные результаты. Наличие распределенной индуктивности затрудняет прямое измерение сигнала на верхнем транзисторе во время включения. Однако можно провести довольно простое моделирование, позволяющее предсказать уровень перенапряжения. В схеме, показанной на рис. 18, используется измерение тока модуля для управления моделируемой величиной  $C_{oss}$  и контроля напряжения. Результаты измерения тока нагрузки представлены в виде таблицы для кусочно-линейного источника тока, питающего модуль при включении. Как и ранее, диод и конденсатор имитируют зависимость  $C_{oss}$  от напряжения. Ток нагрузки моделируется с помощью источника постоянного тока.

В процессе моделирования необходимо сделать некоторые эмпирические настройки, чтобы установить ток нагрузки на уровне, при котором перенапряжение асимптотически приближается к напряжению питания, в нашем случае оно составляет 800 В. Модуль CAS100H12AM1 использован для исследования данного метода, параметры модуля тестировались по схеме на рис. 19.

Условия испытаний: ток  $I_{pulse} = 100$  А; напряжение питания  $V_{link} = 800$  В; напряжение затвора  $V_{gate} = 20/-5$  В; сопротивление затвора,  $R_{gate} = 5,1$  Ом; индуктивность нагрузки = 200 мкГн.

Результаты измерений показаны на рис. 20.

Нижняя кривая показывает фактический ток модуля, верхняя — напряжение. Ток источника установлен на уровне 100,7 А, чтобы позволить перенапряжению асимптотически приближаться к стационарному состоянию 800 В, как показано на рисунке. В этом случае перенапряжение с амплитудой около 900 В наблюдается на третьем пике.

**Электромагнитные помехи (EMI)**

Высокая скорость переключения SiC MOSFET создает дополнительные проблемы EMI, более серьезные, чем наблюдаются в случае Si IGBT. На практике вопросы электромагнитных помех рассматриваются в конце процесса разработки, когда основные элементы устройства уже спроектированы, однако это сильно ограничивает свободу доработки конструкции для снижения уровня помех. Обычным решением служит уменьшение скорости переключения до значения, обеспечивающего выполнение требований EMI. К сожалению, подобный метод сводит на нет ключевое преимущество скоростных SiC MOSFET. Поэтому важно исследовать вопрос подавления электромагнитных помех в начале процесса проектирования. Одной из важнейших проблем при анализе EMI-дизайна становится изучение влияния высокой скорости коммутации  $dV/dt$ . Изменение напряжения на конденсаторе приводит к появлению тока смещения в соответствии с уравнением:

$$I = C \times dV/dt$$

Небольшая ограниченная емкость присутствует между трассами на подложке SiC MOSFET-модуля и монтажной базовой платой. Высокие значения  $dV/dt$  увеличивают экстремально быстрые и высокие пиковые токи смещения, которые замыкаются через теплоот-

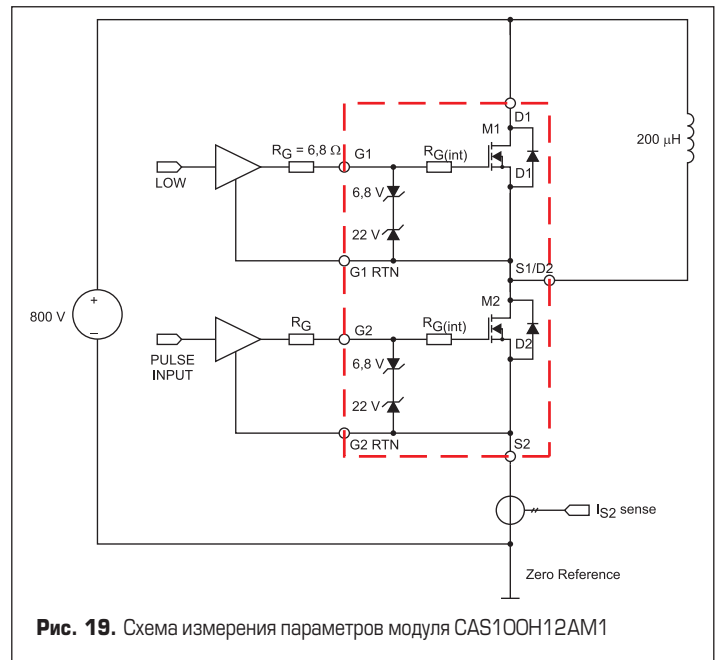


Рис. 19. Схема измерения параметров модуля CAS100H12AM1

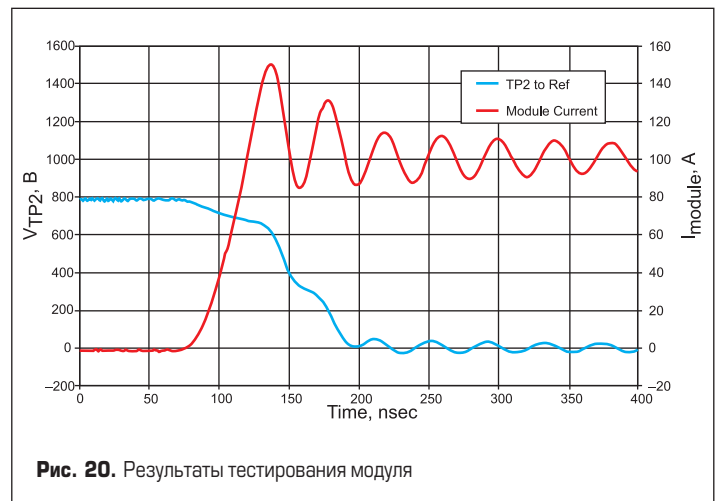


Рис. 20. Результаты тестирования модуля

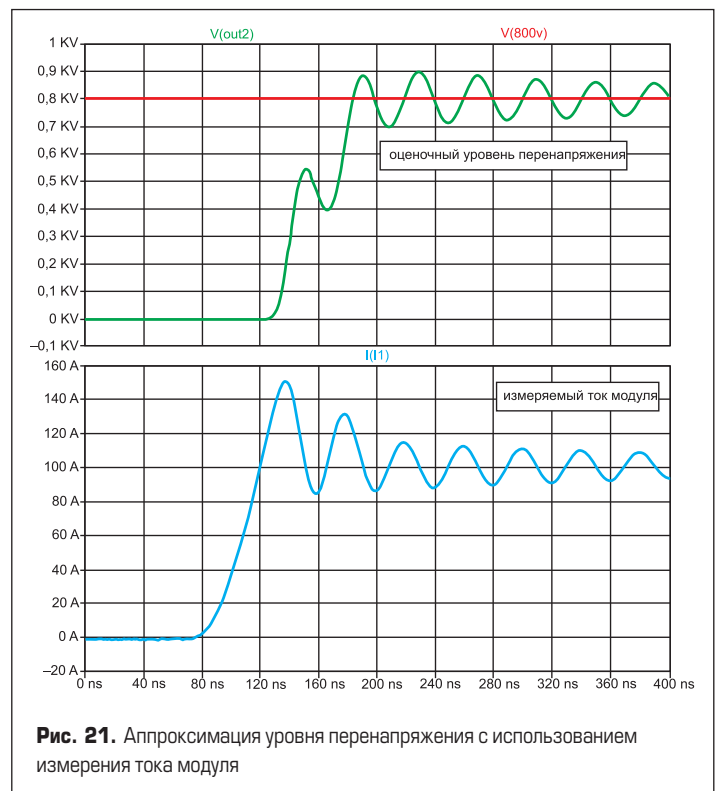
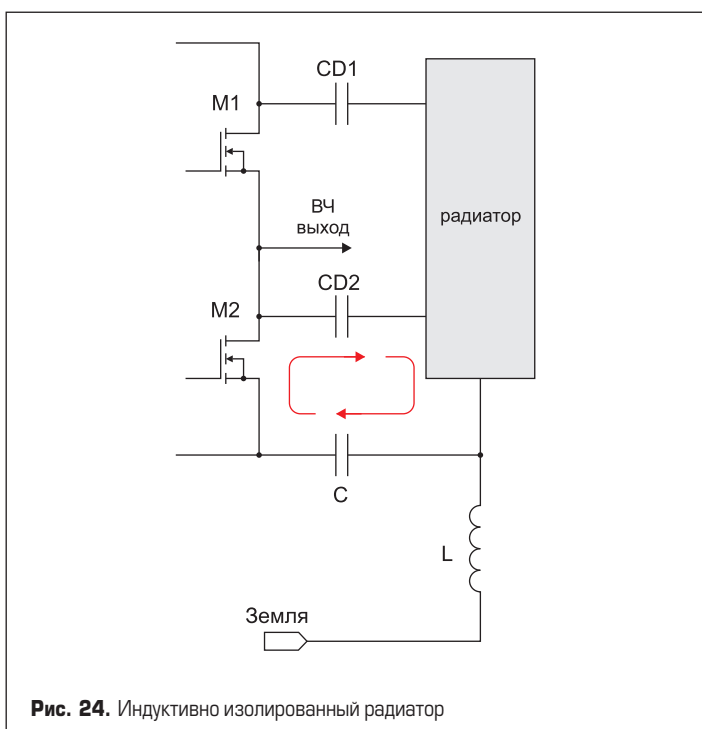
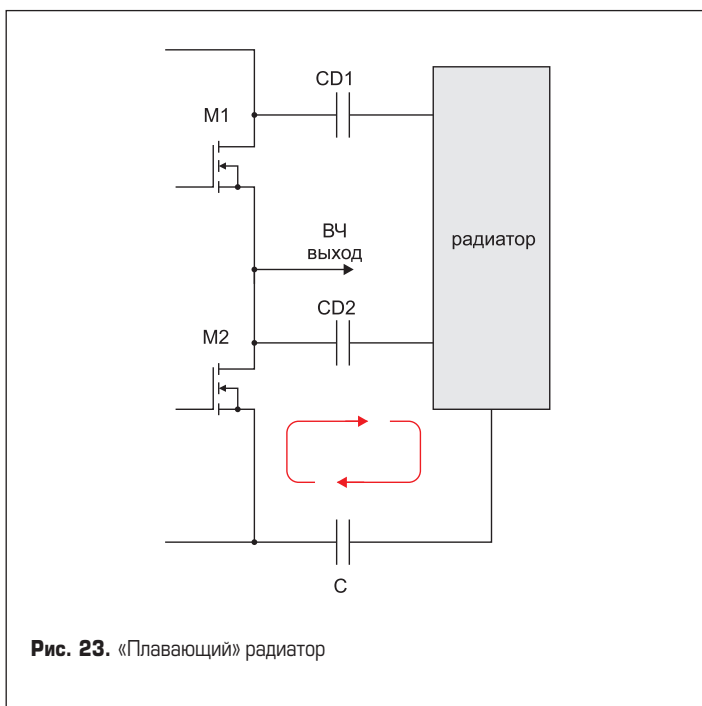
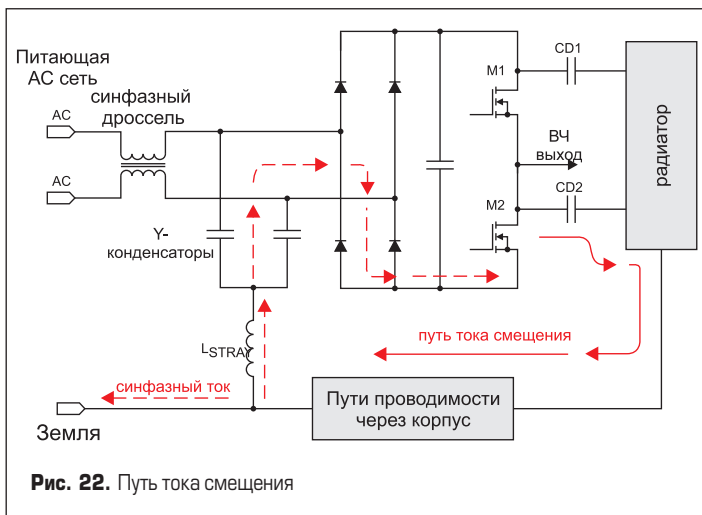


Рис. 21. Аппроксимация уровня перенапряжения с использованием измерения тока модуля



вод модуля. Этот путь тока также существует и при использовании Si IGBT-модулей, однако  $dV/dt$  там значительно ниже. Данная ситуация проиллюстрирована на рис. 22.

Паразитные емкости подложки модуля показаны на рис. 22 как CD1 и CD2. Высокое значение  $dV/dt$ , присутствующее на высокочастотном выходе (HF OUTPUT), создает токи смещения, поступающие в теплоотвод. Рассмотрим случай, когда коммутируется MOSFET M2: при этом быстро изменяется напряжение на стоке, подключенном к ВЧ-выходу, ток смещения течет через CD2 и в радиатор. Он проходит через различные проводящие пути, такие как элементы крепления, кронштейны и корпус.

Y-конденсаторы предусматривают определенную возможность поступления этого тока обратно к истоку M2; однако в цепи имеется паразитная индуктивность, ограничивающая эффективность данного процесса. Остальная часть тока смещения поступает в цепь сетевого заземления, что приводит к дополнительной генерации кондуктивных помех. Кроме того, ток смещения, проходящий по трудно определяемым путям внутри корпуса, будет действовать как рамочная антенна, наводящая пики напряжения на близкорасположенные провода и проводники. Это может создавать проблемы для цепей управления и детектирования неисправностей. Один из наиболее эффективных способов решения проблемы — создание пути замыкания токов помех. Существуют общие методы их подавления путем разрыва токовой петли и формирования локального контура возврата тока смещения. Первый простой подход состоит в использовании «плавающего» радиатора и обеспечении токового пути обратно к истоку M2 с помощью дополнительного конденсатора (рис. 23). Такой метод позволяет эффектно прервать путь тока помехи, однако он не всегда может быть реализован из-за механических ограничений или по соображениям безопасности. Другой вариант — подключение радиатора к цепи заземления через дроссель с высокой проницаемостью, как показано на рис. 24. Дроссель имеет большой импеданс на высоких частотах и создает низкоомное соединение с «землей» на сетевой частоте. Этот подход обеспечивает требования безопасности благодаря заземлению теплоотвода.

### Заключение и рекомендации

Обычные рекомендации по применению модулей Si IGBT служат некоторой базой, необходимой для оптимального использования SiC MOSFET. Паразитные индуктивности и емкости силовых цепей образуют резонансные цепи, создающие перенапряжения в режиме жесткой коммутации. Из-за экстремально высоких скоростей переключения SiC MOSFET всплески напряжения, возникающие при включении транзистора, могут легко превысить максимальную блокирующую способность прибора. Вносить дополнительные потери в силовую цепь для демпфирования выбросов напряжения, как правило, нецелесообразно.

Контроль уровня перенапряжения (без использования снабберов) может быть эффективно реализован путем регулирования времени спада напряжения при включении соответствующего MOSFET. Эта задача легко выполнима при выборе соответствующего сопротивления затвора, обеспечивающего время спада больше периода собственной частоты резонанса. Множественные точки минимального перенапряжения образуются в моменты времени, кратные целочисленным значениям периода резонансной частоты. Максимальная скорость переключения достигается при проектировании силовых цепей, имеющих как можно более высокую резонансную частоту. Емкостная часть резонансного контура образуется паразитными параметрами диодов SiC MOSFET/JBS, поэтому является фиксированной. Паразитная индуктивность может быть уменьшена за счет тщательного проектирования топологии соединений.

Высокая скорость коммутации SiC MOSFET требует внимательного рассмотрения проблемы EMI, которую нужно решать в начале цикла проектирования. Простое снижение скорости переключения для уменьшения уровня электромагнитных помех лишает применение скоростных ключей SiC MOSFET. Одной из главных проблем является образование пути протекания тока смещения через базовую плату модуля. Рекомендуется предпринять меры для прерывания паразитных токовых петель и формирования локальных путей замыкания тока смещения.