

Карбид кремния:

панацея или не будем спешить?

Улучшение свойств силовых кристаллов, поиск новых конструктивных решений и совершенствование существующих технологий обеспечивают непрерывное эволюционное улучшение характеристик электронных ключей. Применение передовых методов изготовления и прецизионных методов контроля, а также уменьшение размеров полупроводниковых структур привели к тому, что свойства современных силовых приборов подошли к пределам, обусловленным физическими свойствами кремния. Это явилось причиной поиска альтернативных полупроводниковых материалов, который ведется с начала 50-х годов и особенно активизировался в последнее время.

Революционные инновации в силовой электронике связаны в первую очередь с внедрением новых широкозонных материалов, применение которых позволяет не только повысить эффективность преобразования, но и создавать силовые ключи с принципиально новыми свойствами. Использование карбида кремния (SiC) дает возможность существенно снизить уровень потерь на высоких частотах и расширить температурный диапазон. Традиционные кремниевые диоды с мягкой характеристикой выключения также с успехом могут быть вытеснены SiC-диодами с барьером Шоттки. Однако при переходе на новые типы полупроводниковых приборов необходимо тщательно изучить их особенности, технические и экономические показатели, проанализировать целесообразность применения для конкретной задачи.

Андрей Колпаков

Andrey.Kolpakov@semikron.com

Внимание производителей силовых полупроводниковых модулей в первую очередь сосредоточено на двух материалах с расширенной запрещенной зоной — карбиде кремния (SiC) и нитриде галлия (GaN). По сравнению с кремнием они имеют гораздо больший «энергетический зазор» между валентностью и зоной проводимости, что позволяет снизить потери переключения, расширить температурный диапазон и улучшить теплоотдачу. Таблица 1 содержит количественные характеристики базовых материалов для производства силовых чипов.

Преимущества SiC позволяют рассматривать его в качестве наиболее перспективного материала для разработки новых поколений устройств силовой электроники. Однако широкое внедре-

ние технологии SiC пока что ограничено рядом факторов, связанных с относительно большой стоимостью, некоторыми физическими особенностями и высокой плотностью дефектов. Практика показала, что все эти препятствия можно преодолеть, и разработка низкодефектных SiC-подложек большого диаметра уже ведется мировыми производителями. Они изучают возможность интеграции SiC-кристаллов в существующие конструктивы модулей, а также необходимость и возможность доработки этих конструктивов. Успешное решение данных задач позволит повысить коммерческую привлекательность силовых SiC-модулей.

Экономические показатели SiC

Ключом к широкому применению SiC является поиск экономически эффективной технологии производства монокристаллических структур, которая решит проблему «биполярной деградации» и позволит выпускать пластины с размерами, оптимальными для серийного производства. Кремниевые чипы производятся на «условно бездефектных» (не более 10% поврежденных чипов) пластинах диаметром 150–200 мм по удельной цене 0,1 €/см². Плотность дефектов и, соответственно, стоимость пластин SiC

Таблица 1. Сравнение свойств материалов полупроводниковых кристаллов

Параметр	Si	4H-SiC	GaN
Энергия запрещенной зоны E_g , эВ	1,12	3,26	3,39
Плотность структуры n_v , см ⁻³	$1,4 \times 10^{-10}$	$8,2 \times 10^{-9}$	$1,9 \times 10^{-10}$
Пробивная напряженность поля E_{cr} , МВ/см	0,23	2,2	3,3
Подвижность электронов μ_n , см ² /В·с	1400	950	1500
Дрейфовая скорость v_{sat} , см/с	10^7	$2,7 \times 10^7$	$2,5 \times 10^7$
Диэлектрическая постоянная ϵ_r	11,8	9,7	9
Теплопроводность λ , Вт/см·К	1,5	3,8	1,3

диаметром 76 и 100 мм пока что примерно на порядок выше. Это связано с меньшим количеством кристаллов, большей плотностью дефектов, необходимостью адаптации типовых технологических процессов к нестандартным размерам подложек.

Разработка 150-мм SiC-пластин позволяет снизить производственные затраты более чем на 50% и устранить необходимость в адаптации технологии. Это важный шаг на пути решения вопроса о конкурентоспособности SiC-приборов хотя бы для специальных применений.

Кристаллы SiC при прочих равных условиях могут иметь меньшую площадь, т. е. более высокую плотность тока, соответственно, на SiC-пластинах можно размещать большее количество чипов. Очевидно, что с увеличением плотности упаковки кристаллов затраты на их изготовление должны снижаться. Менее очевиден тот факт, что соотношение между стоимостью подложки и затратами на производство модулей не имеет непосредственной связи с размером кристаллов. В общем случае при фиксированном диаметре пластины ее стоимость (Waf_\$) в сочетании с ценой изготовления и тестирования (Fab_\$) определяет суммарные затраты. Законы экономики хорошего производства требуют, чтобы общие расходы по отношению к количеству чипов на пластине N_{chip} были величиной постоянной:

$$(Waf_ \$ + Fab_ \$) / N_{chip} = Const.$$

С увеличением цены пластины затраты Fab_\$ в целом не изменяются, однако при этом растет стоимость изготовления модулей с кристаллами SiC. Возможным выходом является переход на производство чипов большего размера.

Дефекты структуры SiC и характеристики модулей

Последние достижения SiC-технологии привели к значительному сокращению плотности дефектов. Как правило, качество новых и более крупных подложек всегда ниже, чем у приборов предыдущих поколений, но оно постепенно растет по мере освоения производства. Выпуск пластин диаметром 150 мм дает возможность снизить стоимость модулей, однако они все еще остаются достаточно дорогими для массового применения.

Чтобы в полной мере реализовать преимущества 150-мм SiC-подложек, их следует адаптировать для массового изготовления. Уменьшение плотности дефектов позволит обеспечить плавный переход от производства пластин меньшего диаметра к технологии 150 мм. Кроме этого, качество эпитаксиальных пленок и уровень технологических процессов должны обеспечить равномерные характеристики по всей поверхности пластины.

Наиболее известными «врагами» карбида кремния являются так называемые микротрубки или микропоры, представляющие собой кристаллографические дефекты структуры. С тех пор как компания Dow Corning разработала свою технологию 150-мм пластин, плотность микропор поддерживается на уровне менее 1/см².

В процессе производства материал подложки подвергается воздействию внутренних и внешних стрессов, что приводит к увеличению размера дефектов и сдвигам внутри атомной решетки. Чаще всего возникает так называемое «винтовое смещение», которое нарушает последовательность атомных плоскостей в кристаллической решетке и располагает их в форме спирали. Винтовое смещение, происходящее во время выращивания подложки, образует микропоры, с повышением плотности которых резко растет процент дефектных чипов. Технология Dow Corning обеспечивает не только низкую плотность микропор в пластинах диаметром до 150 мм, но и сверхмалый уровень винтовых и базальных (плоскостных) смещений.

На рис. 1 в хронологическом порядке показано снижение количества микропор в 4H SiC-пластинах, полученное за счет внедрения технологии PVT Dow Corning. Это позволило довести среднее значение плотности дефектов до <0,1/см². Подробные замеры винтовых смещений на пластинах 76 мм показали очень хорошие результаты, их статистическое распределение в группе кристаллов приведено на рис. 2.

Степень выхода годных SiC ограничена в основном поверхностными дефектами, образующимися при химическом осаждении

из газовой фазы в ходе эпитаксиального процесса (CVD). На сегодня это наиболее значимая проблема, резко снижающая эффективность работы полупроводниковых устройств. Размеры эпитаксиальных дефектов зависят от толщины пленки, а их плотность (1,5–2/см²) характерна для приборов с блокирующим напряжением ниже 2 кВ. Для решения этой проблемы и адаптации 150-мм пластин к серийному производству была разработана эпитаксиальная технология, обеспечивающая приемлемую плотность эпитаксиальных дефектов на подложках разного диаметра. Новая технология пригодна для использования легирующих примесей *n*- и *p*-типа, она также допускает увеличение толщины слоя эпитаксии свыше 50 мкм для высоковольтных приложений.

Компания Dow Corning разработала и внедрила процесс эпитаксии CVD для производства 4H SiC-подложек толщиной до 100 мкм. Очень важным критерием качества пленок является количество дефектов, добавляемых в процессе формирования эпитаксиального слоя. При крайне низком уровне MPD в современных 4H SiC-пластинах дефекты эпитаксии, скорее всего, в наибольшей степени влияют на выход годных в процессе изготовления. Их влияние оценивается путем лазерной светорассеивающей спектроскопии. Пластина разделяется на области, каждая из которых исследуется с помощью лазерного сканирующего спектрометра. Зоны, содержащие дефекты, помечаются как бракованные, плотность дефектов определяется с помощью распределения

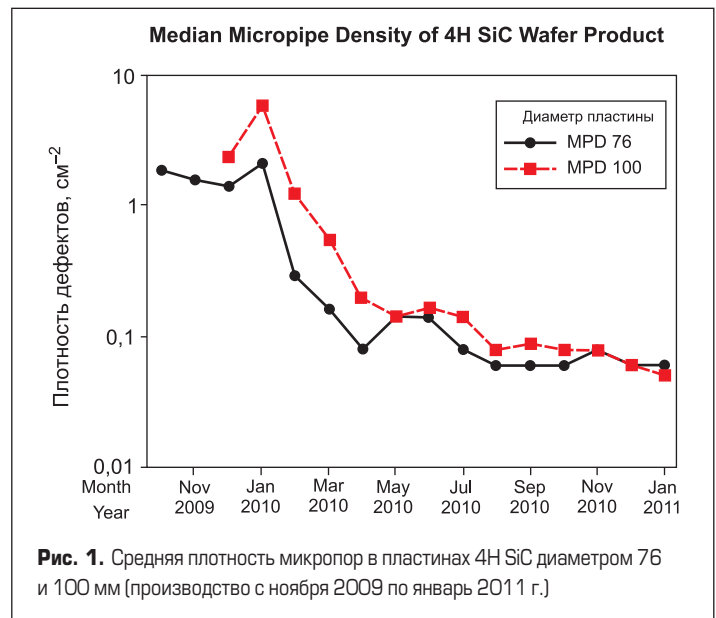


Рис. 1. Средняя плотность микропор в пластинах 4H SiC диаметром 76 и 100 мм (производство с ноября 2009 по январь 2011 г.)

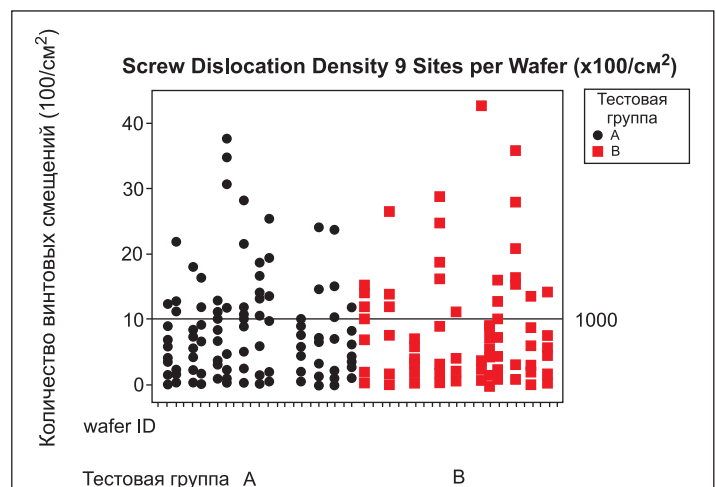


Рис. 2. Измерения плотности винтовых смещений на 25 кристаллах нескольких 4H SiC-пластин. Анализ проводился методом рентгеновской топографии по девяти участкам на пластине (каждый столбец отображает девять точек измерений). Группы представляют собой две выборки выпускаемой продукции за период с середины 2009 по середину 2010 г.

Пюссона. На рис. 3 показана общая плотность дефектов (пластины и эпитаксии) для подложек Dow Corning диаметром 76 мм, полученная в течение пяти кварталов непрерывного производства.

Разработка и производство SiC-структур

Изучение блокирующих свойств и тепловых параметров SiC-структур в сравнении с кремниевыми приборами необходимо для разработки конкурентоспособных силовых ключей. Не менее важны и другие специфические характеристики. Рассмотрим их подробнее.

Прозрачность

SiC-пластины прозрачны, что создает трудности для фотолитографии, автоматизированного обнаружения дефектов и автоматизированной обработки пластин. Оптический контроль может ошибочно принять особенности подповерхностной структуры за поверхностные дефекты. Датчики технологического оборудования рассчитаны на непрозрачные материалы, их ошибки могут привести, например, к повреждению пластин при загрузке и выгрузке.

Состав легирующих примесей

Процесс имплантации и активации примесных атомов в SiC-структурах гораздо сложнее, чем в кремнии, поскольку их способность к диффузии чрезвычайно мала. Активация примесей в карбиде

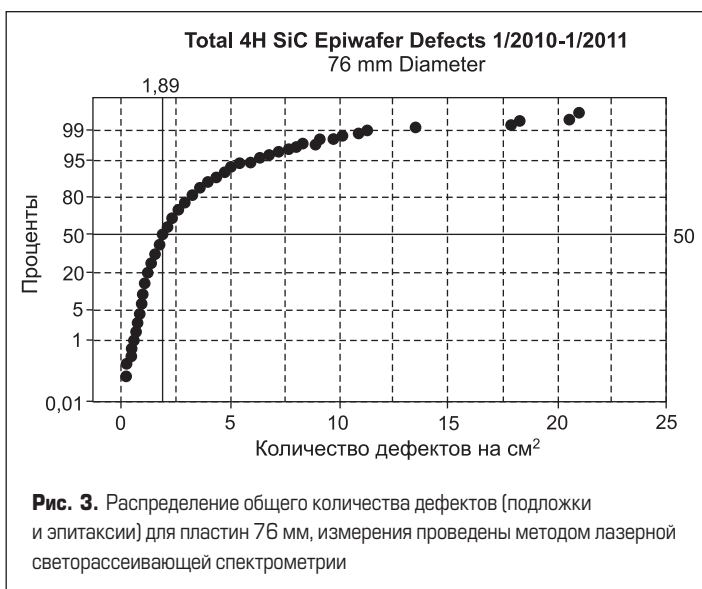


Рис. 3. Распределение общего количества дефектов (подложки и эпитаксии) для пластины 76 мм, измерения проведены методом лазерной светорассеивающей спектрометрии

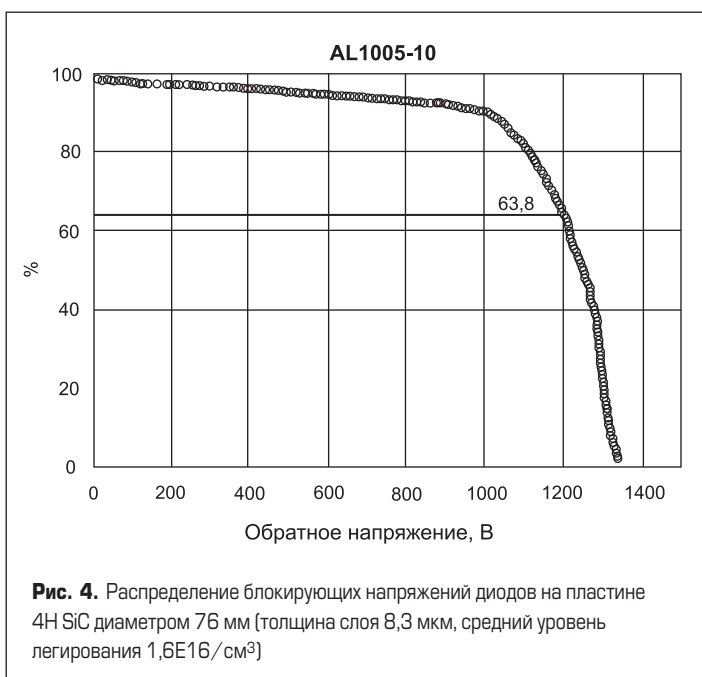


Рис. 4. Распределение блокирующих напряжений диодов на пластине 4H SiC диаметром 76 мм (толщина слоя 8,3 мкм, средний уровень легирования 1,6E16/см³)

кремния требует температуры свыше +1500 °С, поэтому поверхность пластины необходимо соответствующим образом защитить, чтобы предотвратить ее повреждение и образование шероховатостей. Эффективность активации зависит от общей концентрации легирующей примеси.

Сопротивление подложки

SiC-структуры имеют более высокое удельное сопротивление, чем Si. Поскольку толщина эпитаксии у карбида кремния мала по сравнению с кремнием, то SiC-подложка вносит больший вклад в ESR (эквивалентное последовательное сопротивление) полупроводникового прибора. Формирование омических контактов у кристаллов SiC требует отжига при температуре более +800 °С. Этот производственный этап должен выполняться в начале изготовления, так как такой перегрев может негативно сказаться на последующих циклах производства. Оптимизация процесса важна для минимизации ESR и, соответственно, получения низкого значения прямого падения напряжения у SiC-диодов и SiC-MOSFET.

Дефекты

Наиболее серьезной проблемой технологии SiC являются поликристаллические дефекты поверхности пластин, которые образуются в процессе эпитаксии. Они легко выявляются с помощью оптической спектрометрии. Наличие подобных дефектов на поверхности может привести к образованию особых формаций в слоях фоторезиста, следствием чего является повреждение участков пластин, находящихся вдали от дефекта. Оптическая инспекция фоторезиста является важным производственным этапом, необходимым для выявления потенциальных проблем. Существуют и другие факторы, влияющие на качество работы полупроводниковых устройств. Например, при полировке могут образовываться мелкие линейные повреждения эпитаксиального слоя, которые потом проявляются в процессе металлизации. Следствием этого является возникновение так называемых «горячих точек» в зоне под затвором или на концевых областях выводов кристалла.

Характеристики полупроводниковых приборов

Карбидокремниевые устройства (SiC-диоды Шоттки и SiC-MOSFET) демонстрируют положительный температурный коэффициент прямого падения напряжения. Производители SiC-компонентов отмечают, что они отличаются существенно меньшим уровнем динамических потерь по сравнению с кремниевыми приборами. Разработано множество моделей, используемых при проектировании устройств на основе SiC-модулей, однако экспериментальные данные все еще сильно отличаются от результатов моделирования. Необходимо дальнейшее совершенствование эквивалентных схем SiC, позволяющее учесть свойства материалов и их согласование с реальными характеристиками силовых ключей. Модель должна отображать влияние параметров пластин, подложек, эпитаксиальных слоев и их вариаций на результаты расчетов.

Внедрение оптимизированного процесса эпитаксии CVD позволяет уменьшить плотность плоскостных дефектов (BPD), которые распространяются в эпитаксиальном слое [5, 6, 7]. Области с экстремально низким уровнем BPD (0–2/см²) выявляются на больших участках подложки диаметром 76 мм с помощью ультрафиолетового облучения или при использовании метода травления расплавленной солью [8].

В соответствии с государственными исследовательскими программами в период 2006–2010 гг. промышленностью производились пластины SiC-диодов Шоттки и PiN-диодов с целью определения корреляции между плотностью дефектов материалов и уровнем запирающих напряжений. В 2009 г. были представлены результаты, содержащие теоретические значения обратного и прямого напряжения для 2-кВ SiC- и PiN-диодов [9], близкие к параметрам выпрямителей с барьером Шоттки.

На рис. 4 показано распределение блокирующих напряжений диодов на 4H SiC-пластине с эпитаксией 8,3 мкм и средним уровнем легирования 1,6E16/см³. Обычно блокирующая способность оценивается в зависимости от толщины эпитаксиального слоя по соотношению 100 В/мкм, т. е. в данном примере около 850 В.

Теоретическое значение блокирующего напряжения, рассчитанное на основе удельного сопротивления пластины и характеристик эпитаксии, составляет около 1250 В. На рис. 4 видно, что более 50% кристаллов на пластине 4H SiC имеют близкие к теоретическим параметры, а у 90% чипов обратное напряжение превышает 1000 В. Данный пример отражает потенциальные возможности SiC-диодов при условии оптимизации свойств материалов и производственного процесса.

Уменьшение количества кристаллических, эпитаксиальных и электрических дефектов должно производиться одновременно для достижения приемлемых характеристик SiC-устройств для высоковольтных (3–15 кВ) применений. В конце 2009 г. были проведены новые исследования в области CVD-гомоэпитаксии, ориентированные на пленки толщиной 50–150 мкм. На рис. 5 приведено изображение оптимизированной пластины 4H SiC с эпитаксией 100 мкм и степенью легирования менее 1E15/см³. Анализ поверхности показывает очень низкую плотность дефектов и минимальный уровень шероховатости.

На рис. 6 приведено распределение общей плотности дефектов пластин, полученное в результате последних исследований. По сравнению с общепромышленным уровнем количество дефектов несколько выросло, поскольку толщина увеличена до 80 мкм и более.

Дополнительная оптимизация процесса эпитаксии CVD позволила довести качество пластин до уровня (рис. 5), соизмеримого с общепромышленным. Время жизни носителей является критическим параметром для SiC-эпитаксии, поскольку его нижнее значение ограничивает минимальную величину прямого напряжения биполярных устройств. Компания Dow Corning определила значение этого показателя, необходимое для эпитаксии 4H SiC-структур и обеспечивающее допустимое значение прямого напряжения PiN-диодов [10, 11, 9].

Измерения с помощью фоторезистивного СВЧ-распада показали, что пластины 80–100 мкм и степень легирования приблизительно 1×10E14/см³, как правило, имеют средний срок жизни носителей в диапазоне 3–6 пс при инжекции около 1E16/см³, максимальное значение приближается к 15 пс, а минимальное составляет примерно 1 пс. Источник такого разброса пока непонятен, наиболее вероятной причиной являются большие различия в уровнях поверхностной рекомбинации, происходящей между процессами эпитаксии. В общем случае данные, полученные с использованием этого метода, представляют собой консервативную оценку срока жизни носителей, поскольку поверхностная рекомбинация оказывает на него очевидное влияние.

На момент проведения описанных исследований блокирующее напряжение диодов с барьером Шоттки, изготовленных на пластинах толщиной 50 мкм, сохраняется в диапазоне 0,5–2,0 кВ с перспективой его увеличения. Диоды с размером кристаллов 3–50 мм² были изготовлены на нескольких экспериментальных пластинах со степенью легирования в диапазоне 6–8E14/см³. На рис. 7 приведен пример зависимости блокирующего напряжения от размера диода.

Кристаллы диодов с блокирующим напряжением свыше 6 кВ являются на всех подложках.

Наиболее простую оценку плотности дефектов можно провести с помощью уравнения Пуассона:

$$Y = e^{-A \times D_0}$$

где Y — выход годных кристаллов площадью A , D_0 — характеристическая плотность дефектов, которая вычисляется по наклону логарифмической нормальной зависимости выхода годных от площади чипа. В этом уравнении можно использовать данные о величине блокирующего напряжения и распределении дефектов, полученные методом лазерного светорассеивающего анализа эпитаксиальных пластин. Лазерная спектрометрия показала, что характерная плотность дефектов для пластины 50 мкм лежит в диапазоне 1,0–1,4/см³. Анализ зависимости выхода годных для кристаллов с рабочим напряжением более 5 кВ от их размера демонстрирует несколько более высокую плотность дефектов в диапазоне 1,7–2,4/см³.

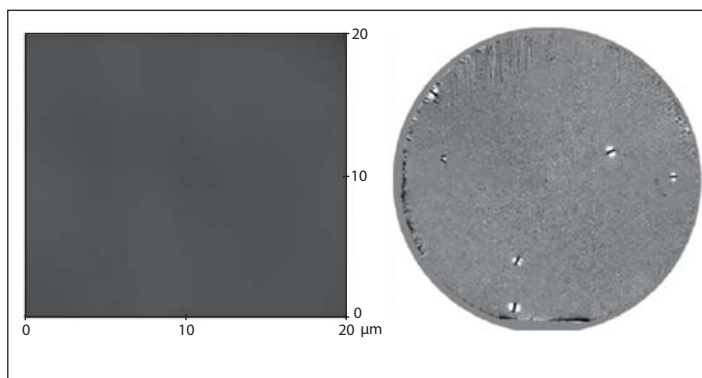


Рис. 5. AFM* изображение центра пластины (слева) и всей пластины 4H SiC диаметром 76 мм, эпитаксия 100 мкм, полученное с помощью лазерной светорассеивающей топографии (справа). Средняя шероховатость около 0,7 нм, измеренная общая плотность дефектов 1,9/см².

*AFM (Atomic-force microscopy) – атомная сканирующая зондовая микроскопия очень высокого разрешения (доли нанометра), в 1000 раз превышает лимит оптический дифракции.

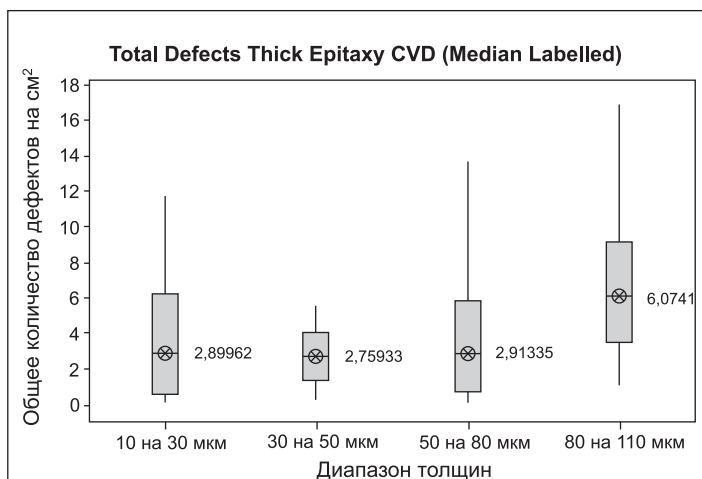


Рис. 6. Распределение общей плотности дефектов (подложки и эпитаксии включительно) в опытных пластинах 4H SiC диаметром 76 мм для высоковольтных применений, измеренное путем лазерной светорассеивающей спектрометрии

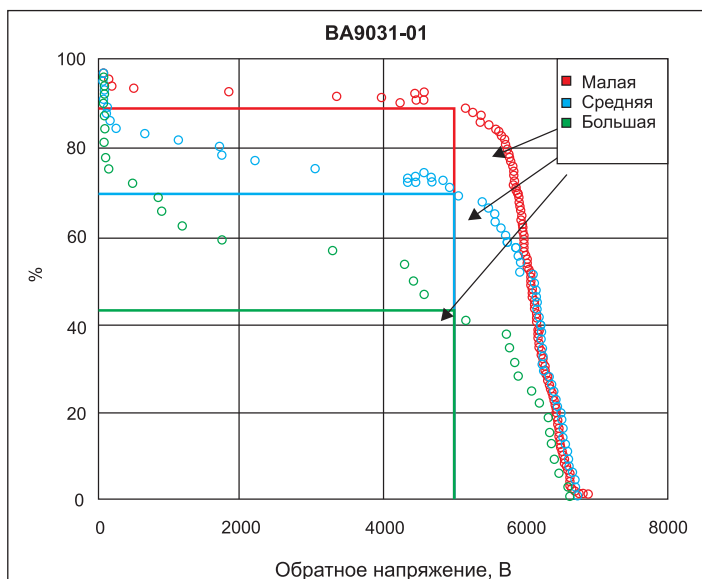


Рис. 7. Распределение блокирующего напряжения диодов на пластине 4H SiC диаметром 76 мм, толщиной 52 мкм при средней степени легирования 8,5E14/см³

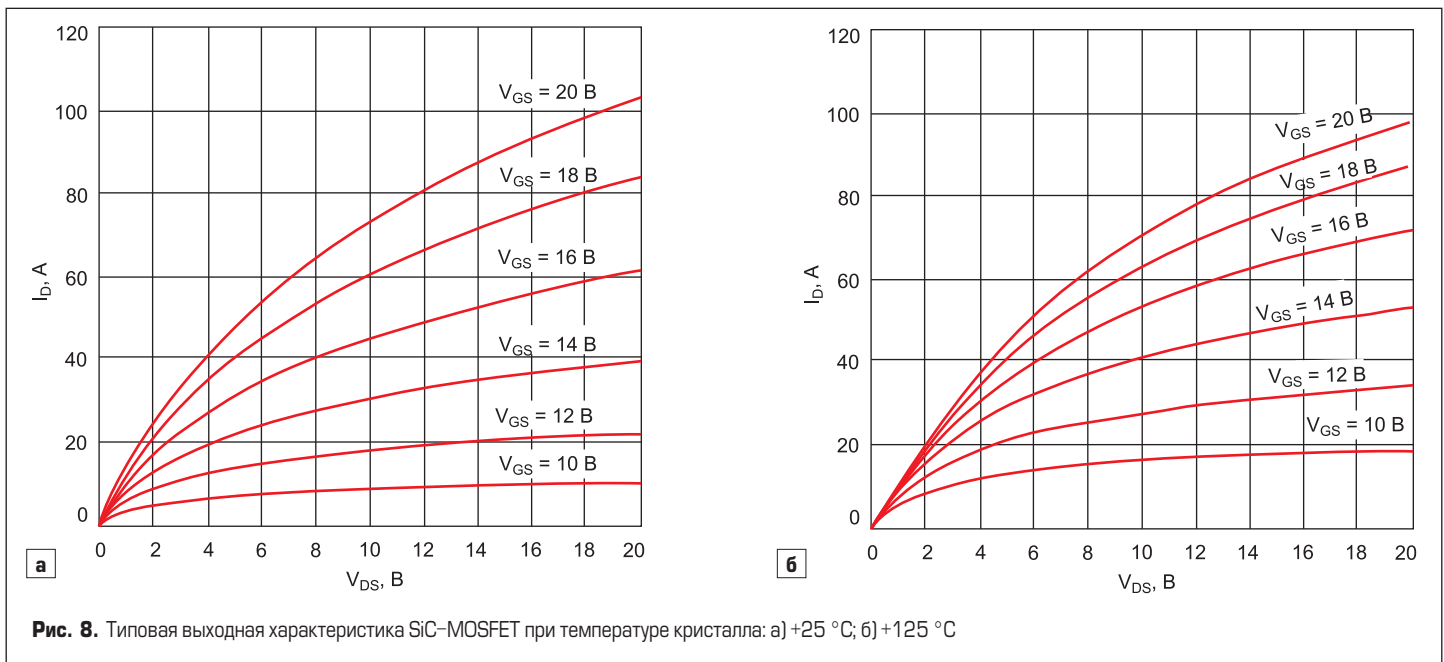


Рис. 8. Типовая выходная характеристика SiC-MOSFET при температуре кристалла: а) +25 °С; б) +125 °С

Управление SiC-MOSFET

При выборе стратегии управления SiC-MOSFET необходимо, в первую очередь, анализировать особенности передаточной характеристики транзистора и параметры цепи затвора. Оптимальные свойства ключей SiC обеспечиваются при напряжении управления $V_{GS} = 20$ В, что подтверждается кривыми, показанными на рис. 8 и 9. Это справедливо для режимов, где SiC-прибор ведет себя, как управляемое напряжением сопротивление или как управляемый напряжением источник тока, являющегося функцией V_{DS} . Переключение SiC-MOSFET происходит при более высоких значениях V_{DS} , чем Si-MOSFET и IGBT. Данный факт может повлиять на работу схем контроля выхода из насыщения, особенно если учесть свойство перехода транзисторов в режим стабилизации тока при низких значениях прямого напряжения.

Напряжение на затворе карбидокремниевых ключей V_{GS} должно изменяться в диапазоне не менее 22 В. Рекомендуемые значения ($V_{GS_on} = +20$ В, $V_{GS_off} = -(2-5)$ В) несколько отличаются от величин, традиционно используемых для контроля кремниевых MOSFET и IGBT; при этом суммарный заряд затвора (Q_{g_tot}) у SiC-MOSFET значительно меньше. Соответственно, энергия управления или произведение перепада напряжения V_{GS} на заряд Q_g у SiC-ключей также ниже, чем у кремниевых приборов. Однако это трудно назвать преимуществом SiC-ключей, которые ориентированы именно на высоко-

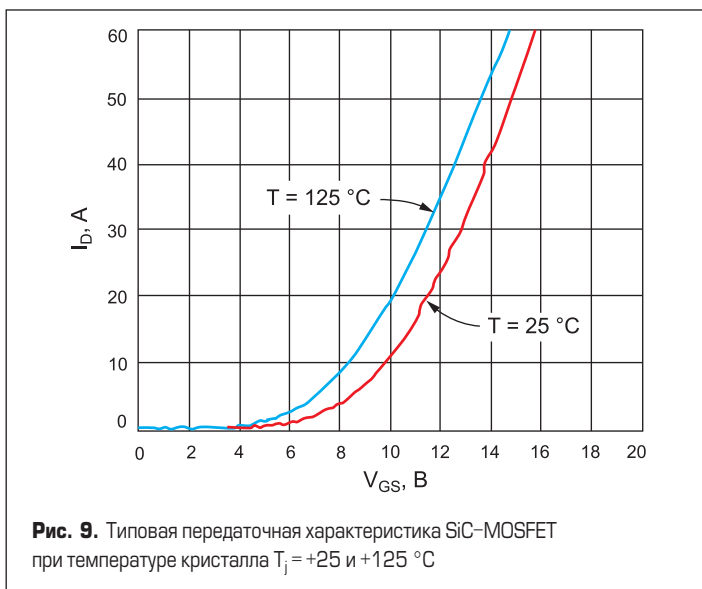


Рис. 9. Типовая передаточная характеристика SiC-MOSFET при температуре кристалла $T_j = +25$ и $+125$ °С

частотные применения. Импульсы на затворе должны иметь малое время нарастания и спада dV/dt для достижения высокой скорости переключения, что требует низкого импеданса драйвера.

Цепь управления затвором должна тщательно контролироваться. Номинальное пороговое напряжение составляет 2,5 В, но силовой ключ не может открыться полностью ($dV_{DS}/dt \approx 0$) до тех пор, пока величина V_{GS} менее 16 В. Таким образом, диапазон изменения напряжения на затворе SiC заметно шире, чем у кремниевых транзисторов MOSFET и IGBT. Следствием этого является меньшая стойкость SiC-ключей к «шумовым» сигналам. Любой заметный «дребезг», присутствующий на управляющем выводе, может привести к ложному включению или частичному выключению устройства. Сопротивление затвора следует выбирать таким образом, чтобы гарантировать адекватную реакцию на контрольные импульсы.

В первом приближении, эквивалентная схема затвора может быть представлена в виде простой RLC-цепи, управляемой импульсами напряжения. Как показано на рис. 10, минимизация индуктивности L_{loop} позволяет уменьшить значение резистора R_{loop} , необходимого для демпфирования контура. Кроме того, при этом снижается время нарастания/спада сигнала V_{GS} . Для сведения величины L_{loop} к минимуму драйвер должен находиться как можно ближе к выводам управления транзистора и, по возможности, соединение между ними следует выполнять витой парой.

Типовое значение внутреннего сопротивления затвора SiC-MOSFET — 5 Ом, выбранный номинал внешнего резистора $R_G = 6,8$ Ом. Эту величину можно снизить при условии, что напряжение управления затвором стабилизировано. В случае если внешнее сопротивление не установлено, требуется контроль тока затвора, позволяющий косвенно убедиться в отсутствии «дребезга» в цепи управления. Такая функция может быть реализована с помощью трансформатора тока (рекомендуемая схема показана на рис. 11). Первичная обмотка двухкаскадного трансформатора тока содержит 10 витков провода AWG30 на небольшом сердечнике с высокой проницаемостью (рекомендуемый материал сердечника — Ferroxcube 3E27). Вторым каскадом является

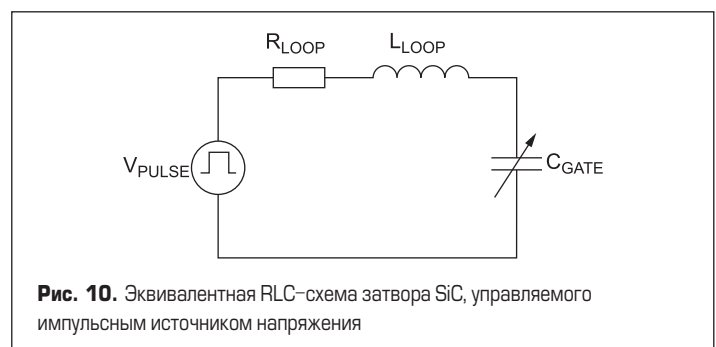


Рис. 10. Эквивалентная RLC-схема затвора SiC, управляемого импульсным источником напряжения

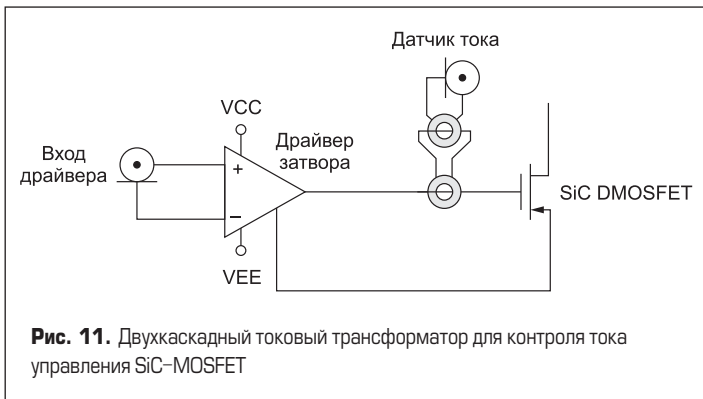


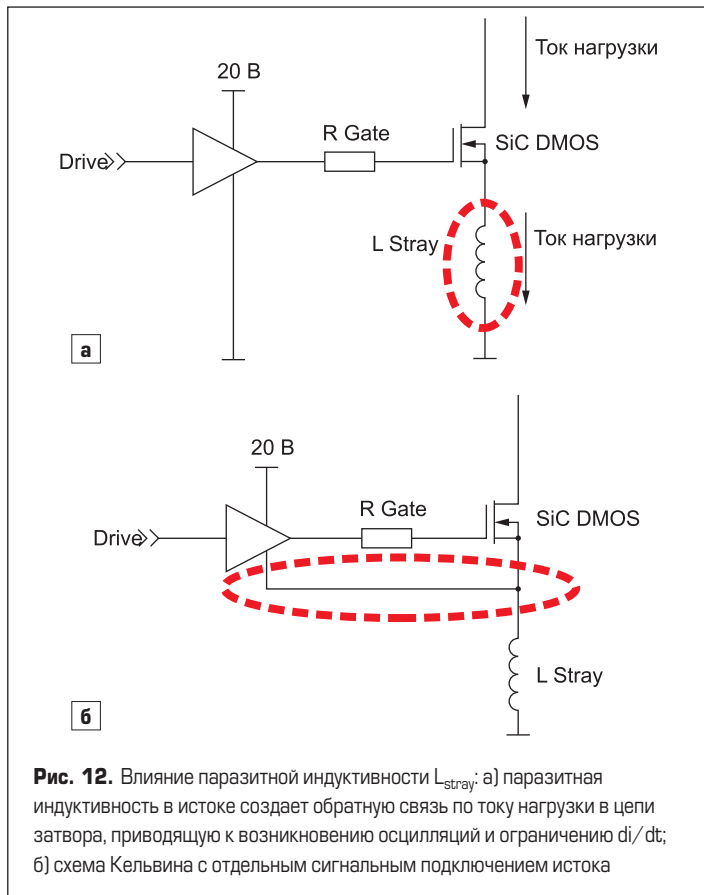
Таблица 2. Сравнительные динамические характеристики диодов: CAL HD, SiC-диоды Шоттки, Si-Fast (1200 В, 10 А)

Параметр	CAL HD	SiC-диоды Шоттки	Si-Fast
	$V_R = 300 \text{ В}, I_F = 10 \text{ А}, T_J = +150 \text{ }^\circ\text{С}$		
$di/dt, \text{ А/мкс}$	750	700	750
$I_{RRM}, \text{ А}$	14,9	5,0	8,2
$Q_{RR}, \text{ мкКл}$	1,36	0,098	0,226
$E_{off,D}, \text{ мДж}$	0,264	0,016	0,024

широкодиапазонный токовый трансформатор, например Tektronix CT-2. Кроме этого, для повышения уровня помехозащищенности рекомендуется использовать отдельное подключение сигнальной цепи истока (схема Кельвина), как показано на рис. 12.

Нормированию характеристик схемы управления должно уделяться особое внимание. Типичной ошибкой является выбор устройства по напряжению включения/выключения без учета выходного сопротивления и нагрузочной способности. Очевидно, что, кроме соответствующих значений $V_{GS_{on}}$ и $V_{GS_{off}}$ драйвер должен иметь высокий пиковый ток, низкое выходное сопротивление и мощность, достаточную для управления затвором на заданной частоте коммутации.

Одним из основных преимуществ SiC-MOSFET является отсутствие хвостового тока, свойственного IGBT-модулям. Однако отметим, что этот паразитный эффект биполярных структур обеспечивает определенную степень демпфирования переходного процесса при выключении. При замене кремниевых ключей на карбидокремниевые очень часто появляется дополнительный «дребезг» и большие всплески напряжения при переключении. Уровень коммутационных перенапряжений при этом может оказаться достаточным для пробоя полупроводникового прибора. Для решения этих проблем следует оптимизировать схему управления, минимизировать паразитные индуктивности в цепи коммутации и, в ряде случаев, использовать дополнительные снабберные цепи.



Заключение

Главным преимуществом SiC-структур является очень малый уровень динамических потерь (табл. 2), и это преимущество особенно наглядно проявляется на высоких частотах коммутации. По сравнению с аналогичными кремниевыми выпрямителями у SiC-диодов ток обратного восстановления I_{RRM} меньше на 50%, заряд обратного восстановления Q_{RR} — в 14 раз, а энергия выключения E_{off} — в 16 раз. У Si-Fast диодов динамические характеристики несколько лучше, однако они также существенно уступают карбиду кремния.

На рис. 13а представлена зависимость выходного тока от частоты коммутации для инвертора, построенного на трехфазном модуле IGBT (Trench IGBT + CAL-диод) и аналогичном гибридном SiC-модуле SKiM 93 (Fast IGBT + SiC Schottky) компании SEMIKRON. Как и ожидалось, преимущества SiC-структур позволяют заметно повысить мощность преобразователя на частотах коммутации свыше 10 кГц; так, в приведенном примере увеличение выходного тока составляет более 70% при $F_{sw} = 30 \text{ кГц}$.

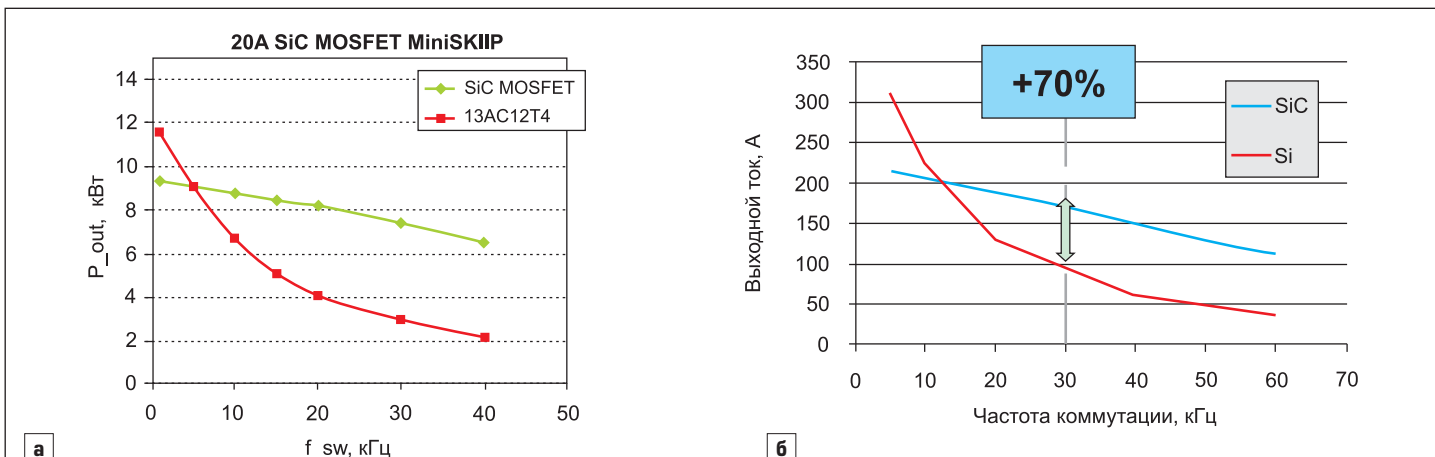


Таблица 3. Сравнение уровня статических и динамических потерь 25-А модуля IGBT 12 класса (Trench IGBT + CAL-диод) и 20-А 100% SiC-модуля (SiC MOSFET + SiC-диод Шоттки)

Параметр	Условия измерений	25-А IGBT MiniSiKiiP 13AC12T4	20-А 100% SiC MiniSiKiiP 13ACM12V15
$V_{CE(sat)}$, В	20 А, +150 °С	1,8	2,1
E_{on} , мДж	20 А, 600 В, +150 °С	2,7	0,9
E_{off} , мДж	20 А, 600 В, +150 °С	1,9	0,3

Сравнение зависимости выходной мощности P_{out} от частоты коммутации для 100% ключа SiC-MOSFET и IGBT-модуля представлено на рис. 136. При F_{sw} более 20 кГц мощность SiC-инвертора почти вдвое выше, чем у аналогичного IGBT. Кроме того, отметим, что максимальный ток SiC-модулей с ростом частоты падает в гораздо меньшей степени, чем у кремниевых компонентов. Например, при увеличении F_{sw} от 10 до 40 кГц, величина P_{out} снижается только на 28%.

В таблице 3 приведено сравнение уровня статических и динамических потерь 25-А трехфазного модуля IGBT с рабочим напряжением 1200 В и аналогичного 100% SiC-модуля. Его напряжение насыщения $V_{CE(sat)}$ на 17% больше, чем у кремниевых ключей, но потери включения и выключения при этом заметно меньше: E_{on} — примерно втрое, E_{off} — более, чем в шесть раз.

В отличие от IGBT, SiC-транзисторы имеют относительно высокое внутреннее сопротивление затвора (несколько Ом). Благодаря этому приемлемое распределение токов управления параллельных чипов может обеспечиваться без дополнительных резисторов R_g . Данное свойство SiC-MOSFET упрощает их соединение, снижает небаланс токов затвора и опасность возникновения теплового пробоя или паразитных резонансных колебаний.

Широкому применению SiC-компонентов на сегодня препятствует ограниченная нагрузочная способность и высокая цена. Основным путем расширения токового диапазона является увеличение размера чипов, однако это не лучший способ в отношении SiC-структур, поскольку он ведет к росту процента дефектных кристаллов и дальнейшему повышению стоимости готовых изделий. Цена таких компонентов (как гибридных, так и 100%-ных) по-прежнему остается очень высокой в сравнении с кремниевыми аналогами.

Экономические расчеты показывают, что для достижения конкурентоспособных показателей стоимость SiC-модулей должна быть снижена в среднем в два-три раза. Поэтому пока что их использование оправдано, прежде всего, в высокочастотных компактных преобразователях.

Совершенствование технологии 4H SiC-подложек и эпитаксии позволяет создавать силовые модули, предназначенные для применения в перспективных энергоэффективных приложениях. Текущий уровень плотности дефектов пластин обеспечивает приемлемые условия для серийного производства силовых ключей в диапазоне напряжений и токов 600–2000 В/5–50 А соответственно.

Однако отметим, что, благодаря меньшему значению потерь проводимости, модули IGBT еще долго будут иметь лучшие нагрузочные характеристики на частотах ниже 5–7 кГц, чаще всего используемых в приводах. Сказанное подтверждается кривыми, показанными на рис. 13а и 13б. Важно понимать, что если для работы изделия не требуется высокая частота коммутации, то применение SiC-ключей не дает никаких технических и тем более экономических преимуществ.

Литература

1. Demuth V. Silicon Carbide Boost Power Module Performance // Power Electronics EUROPE. June, 2013.
2. Majumdar G., Oomori T. Some key researches on SiC device technologies and their predicted advantages // EPE 2009. Conference Proceedings.
3. Loboda M.J., Chung G., Carlson E., Drachev R., Hansen D., Sanchez E., Wan J., Zhang J. Advances in SiC Substrates for Power and Energy Applications // CS MANTECH Conference Digest. May, 16th-19th, 2011. Palm Springs, California.
4. Wan J., Park S.-H., Chung G., and M.J. Loboda, J. Electronic Materials, Vol. 34 (10).
5. Zhang Z., Sudarshan T.S. Applied Physics Letters 87, 2005.
6. Chen W., Capano M. A. Journal of Applied Physics 98, 2005.
7. Ohno T. et al. J. Crystal Growth 260, 2004.
8. Chung G., Loboda M. J., Zhang J., Wan J. W., Carlson E. P., Toth T. J., Stahlbush R. E., Skowronski M., Berechman R., Sundaresan S. G. and Singh R. 4H SiC Epitaxy With Very Smooth Surface and Low Basal Plane Dislocation on 4 degree Off-axis Wafer.
9. Chung G., Loboda M. J., Sundaresan S. and Singh R. Correlation between carrier recombination lifetime and forward voltage drop in 4H SiC PiN diodes.
10. Chung G., Loboda M. J., MacMillan M. F., Wan J., Hansen D. M. // Materials Science Forum. 2007.
11. Chung G., Loboda M. J., MacMillan M. F., Wan J. W. // Mat. Sci. Forum. 2009.
12. Davis S. 1200 V SiC MOSFET Poised to Replace Si MOSFETs and IGBTs // Power Electronics Technology. February, 2011.