

Проблемы параллельного и последовательного соединения IGBT.

Часть 1. Параллельная работа IGBT

Статья посвящена проблеме увеличения мощности преобразования за счет параллельного и последовательного соединения силовых ключей и инверторных ячеек. Параллельная работа подобных элементов хорошо изучена и широко применяется на всех уровнях: от «микроскопического» (соединение элементарных ячеек в структуре IGBT) до «макроскопического» (соединение чипов в составе силового модуля и силовых ключей в преобразователях высокой мощности). Более сложной проблемой является обеспечение надежной работы мощных ключей при их последовательном соединении. Этот вопрос будет рассмотрен во второй части статьи.

Арендт Винтрих (Arendt Wintrich)

Ульрих Николаи (Ulrich Nicolai)

Вернер Турски (Werner Tursky)

Тобиас Рейманн (Tobias Reimann)

Перевод и комментарии: Андрей Колпаков, Евгений Карташов

Andrey.Kolpakov@semikron.com

Максимально полная реализация мощностных характеристик параллельно соединенных силовых ключей достигается при идеальной статической и динамической балансировке токов. Причин токового небаланса много: это может быть различие переходных характеристик ключей, разница выходных напряжений параллельно работающих фаз инверторов или асимметрия соединительных цепей (табл.).

При проектировании преобразователей с использованием параллельного соединения модулей необходимо анализировать следующие показатели:

- прямое падение напряжения в открытом состоянии;
- время и скорость коммутации;
- напряжение питания (DC-шины);
- условия отвода тепла (например, градиент температур при последовательном охлаждении радиаторов);
- импеданс AC-цепей (длина и геометрия кабелей);

- импеданс DC-цепей (топология звена постоянного тока).

Чем больше физический размер модулей и сборок, тем больше геометрическая асимметрия соединений. Рост мощности и увеличение пространства, необходимого для размещения элементов конвертора, являются причиной:

- асимметрии токовых путей;
- увеличения (абсолютного значения и разности) паразитных индуктивностей цепей коммутации;
- повышения уровня электромагнитных помех;
- увеличения крутизны фронтов (dv/dt и особенно di/dt);
- различия температур параллельно работающих силовых ключей.

Статическое распределение токов: влияние выходных характеристик

Прямое падение напряжения одинаково для всех параллельно включенных элементов, поэтому асимметрия токов в статике определяется разницей выходных характеристик ключей. На рис. 1 показано, как суммарный ток распределяется в двух параллельных модулях IGBT с разной зависимостью $I_C = f(V_{CE})$.

После включения преобразователя основная часть нагрузки приходится на транзистор с наименьшим прямым напряжением, соответственно, у него растут потери проводимости и температура кристаллов. В этой точке основное значение приобретает температурный коэффициент (ТКН) напряжения насыщения. Если ТКН положительный, то есть V_{CESat} увеличивается вместе с температурой, распределение статических токов происходит автоматически для параллельных кристаллов и модулей, имеющих

Таблица. Основные факторы, влияющие на распределение токов в параллельных цепях

	Статическая симметрия	Динамическая симметрия
Полупроводники		
Прямое падение напряжения $V_{CESat} = f(I_C, V_{GE}, T_j); V_F = f(I_F, T_j)$	X	
Переходная характеристика $I_C = f(V_{GE}, T_j) g_{tr}; V_{Geth}$		X
Токовый путь		
Импеданс выходной цепи	(X)	X
Паразитная индуктивность цепи коммутации L_S (внутри и вне модуля)		X
Напряжение DC-шины, $V_{out} = f(V_{CC})$	(X)	
Драйвер		
Выходной импеданс драйвера (включая сопротивление R_G)		X
Характеристика затвора $i_C = f(V_{GE}(t))$		X
Индуктивность цепи эмиттера L_E (общая с цепью управления)		X

Примечание. (X) = квазистатическое состояние

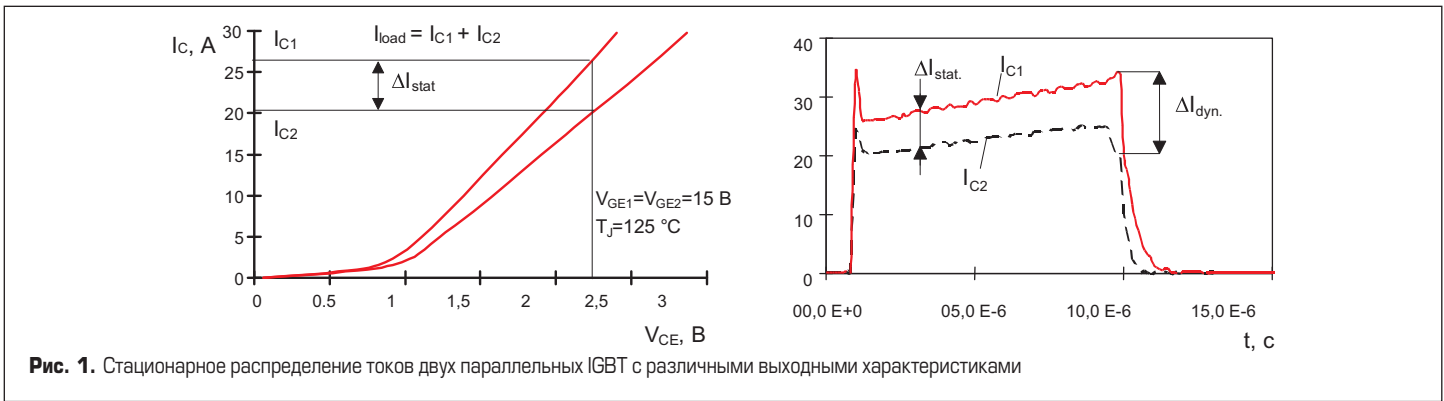


Рис. 1. Стационарное распределение токов двух параллельных IGBT с различными выходными характеристиками

хорошую тепловую связь. Практически все выпускаемые в настоящее время типы IGBT (NPT, SPT, Trench) и MOSFET имеют положительный ТКН при токах, превышающих номинальное значение на 10–15%.

Большинство диодов, используемых в силовых модулях в качестве оппозитных/антипараллельных, обладают отрицательным температурным коэффициентом (рис. 2). При высоком значении ТКН (>2 мВ/К) заметно возрастает риск перегрева одного или нескольких кристаллов в параллельной группе, поскольку их прямое напряжение всегда имеет технологический разброс. Поэтому в отдельных случаях перед установкой в модуль производится отбор чипов по значению V_f , величина допуска при этом ограничивается на уровне $\pm 5\%$ и даже меньше.

Статические характеристики силовых полупроводников всегда имеют некоторое отклонение относительно номинальных, нормированных значений. Наиболее серьезной проблемой является параллельное соединение одного компонента с параметрами на нижнем пределе справочных значений (Lower Specification Limit, LSL) с $(n-1)$ диодами, имеющими характеристики на верхнем пределе допуска (Upper Specification Limit, USL). Такое сочетание будет соответствовать сценарию «наихудшего случая», поскольку «хороший» элемент будет проводить большую часть тока, в то время как большое число «плохих» диодов оказывается ненагруженными.

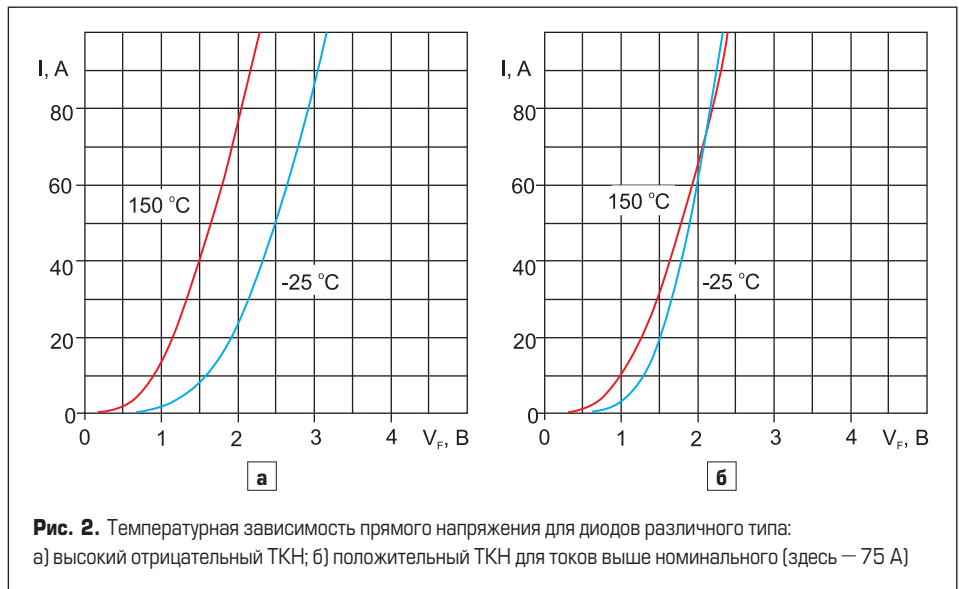


Рис. 2. Температурная зависимость прямого напряжения для диодов различного типа: а) высокий отрицательный ТКН; б) положительный ТКН для токов выше номинального (здесь — 75 А)

Очевидно, что на практике подобная ситуация должна быть исключена [2]. Чем больше параллельных элементов, тем меньше вероятность комбинации одного диода с минимальным значением прямого напряжения и $(n-1)$ кристаллов, имеющих верхний предел допуска. На рис. 3 показан пример статического распределения V_f для выборки из 125 тысяч чипов (рис. 3а) и вероятность сочетания диодов с предельными характеристиками (рис. 3б). Для комбинации всего из четырех компонентов она оказывается пренебрежимо малой (ниже 10^{-20}).

Таким образом, параллельное соединение не является очень серьезной технической проблемой, этот вопрос в большей степени касается статистики и экономики. При допустимой степени вероятности 1:1 (1 ppm) пределы допуска прямого падения напряжения находятся путем решения вопроса о том, какие комбинации диодов $1 \times \text{LSL}$ и $(n-1) \times \text{USL}$ в распределении V_f могут появиться с вероятностью 1 промилле. Для двух диодов из верхней группы разброс составляет 270 мВ, а для пяти он будет уже не более 130 мВ (рис. 3а). Таким образом, чтобы учесть перегрузку,

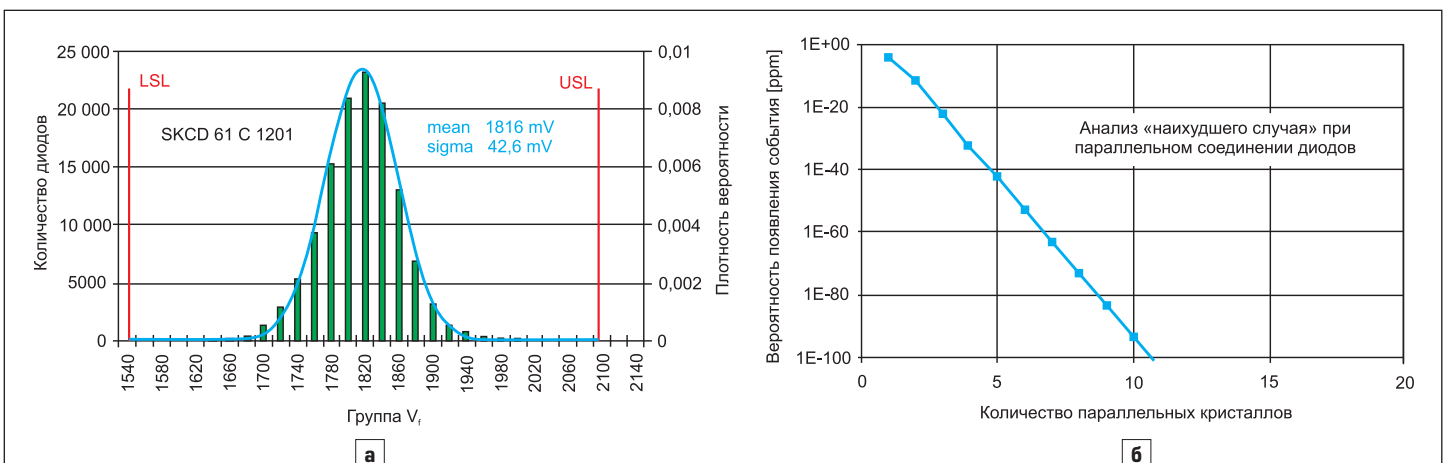
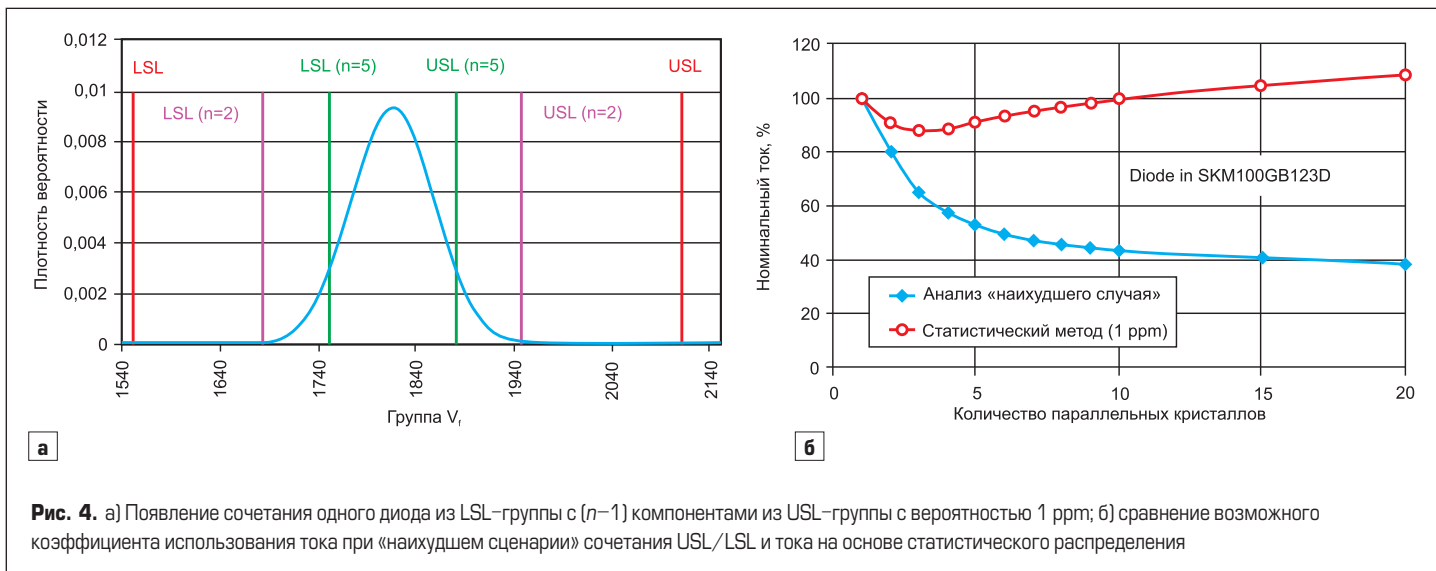


Рис. 3. а) Статическое распределение напряжения V_f при 50 А для 125 000 кристаллов диодов; б) вероятность сочетания $1 \times \text{LSL}$ и $(n-1) \times \text{USL}$ для n параллельных чипов



вызванную статическим небалансом токов полупроводников, достаточно использовать коэффициент снижения 10% (красная кривая на рис. 4б). При параллельном соединении большого количества диодов можно достичь значения тока, даже превышающего максимальную нагрузочную способность одиночного выпрямителя USL, поскольку величина прямого падения напряжения при этом будет все больше приближаться к статистическому среднему значению.

Динамическое распределение тока. Паразитные емкости и переходная характеристика

Для анализа влияния паразитных емкостей на небаланс токов в параллельных полупроводниках был проведен специальный тест. Распределение величины C_{ies} при случайном выборе компонентов показано на рис. 5а, максимальный разброс составляет $\pm 5\%$. Разница в динамических свойствах паразитных компонентов выявлена не была, поэтому испытания производились при установке внешнего конденсатора 4,7 нФ в цепи «затвор-эмиттер»

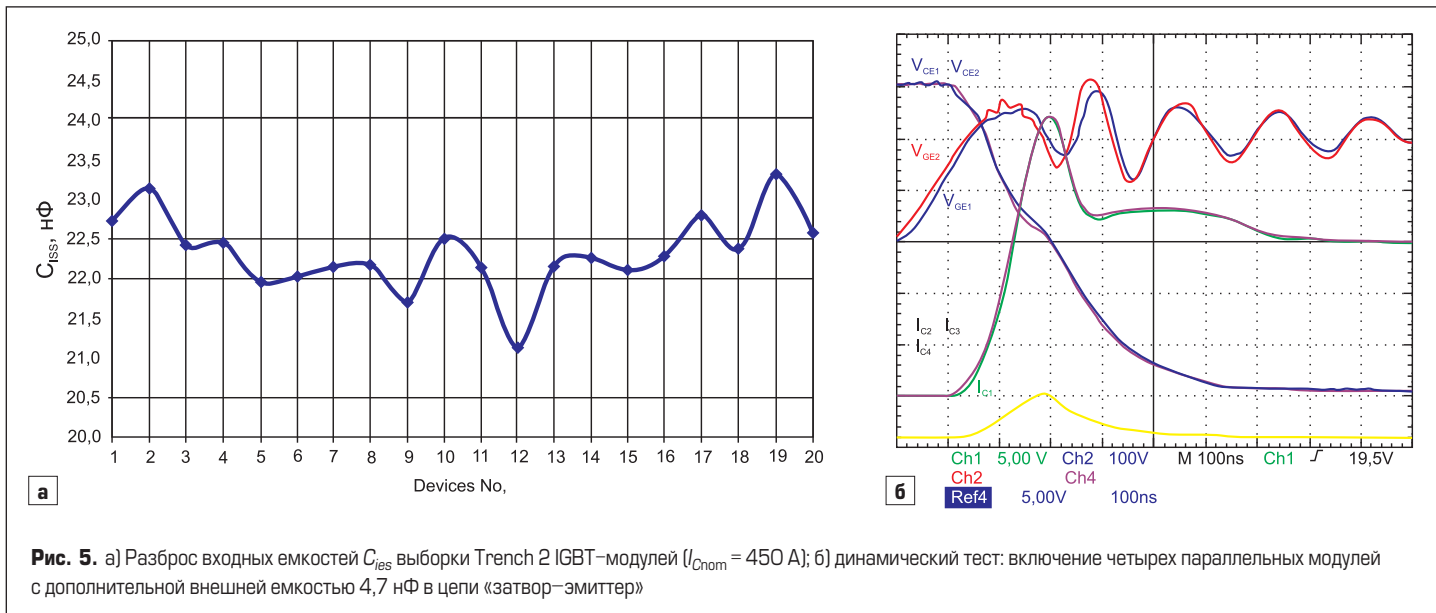
каждого из параллельных IGBT ($C_{GE} + 20\%$). Полученные результаты также не показали существенного различия в поведении ключей, то есть влияние разброса значений малосигнальных распределенных емкостей затвора на небаланс токов можно считать несущественным.

В противоположность этому отличие переходных характеристик транзисторов ведет к заметному небалансу динамических параметров и потерь переключения. Кристаллы IGBT последних поколений имеют относительно небольшую девиацию кривых $I_C = f(V_{GE})$ (рис. 6). Однако при «жестком» соединении затворов (без выравнивающих резисторов), после того как напряжение управления достигнет уровня «плато Миллера», транзистор с минимальным пороговым значением $V_{GE(th)}$ и самой крутой переходной характеристикой возьмет на себя практически всю нагрузку и будет иметь наибольшие коммутационные потери.

Напряжение включения $V_{GE(th)}$ имеет отрицательный температурный коэффициент, в то время как ТК наклона характеристики g_{fs} — положительный. В зависимости от ра-

бочей точки это приводит к образованию эффекта положительной или отрицательной обратной связи по температуре кристалла. Решающим фактором, определяющим в данном случае асимметрию токов при переключении, является уровень «плато Миллера» $V_{GE(pl)}$.

В ходе динамического теста инвертора с шестью параллельными модулями SEMiX [3] в фазе проверялось влияние их переходных характеристик на распределение токов коллекторов. С этой целью два ключа с наибольшей разностью значений $V_{GE(pl)} = \pm 100$ мВ были размещены по краям группы модулей (позиции 1 и 6 на рис. 7), а компоненты с типовым значением «плато Миллера» — в центре (позиции 2-5). Для управления параллельной группой использовался один мощный драйвер, в затворе и эмиттере каждого IGBT были установлены индивидуальные резисторы, что позволяет устранить влияние разности значений $V_{GE(pl)}$. Звено постоянного тока выполнено с помощью плоской копланарной шины, симметричной относительно каждого модуля. Выходные АС-терминалы соединены медной



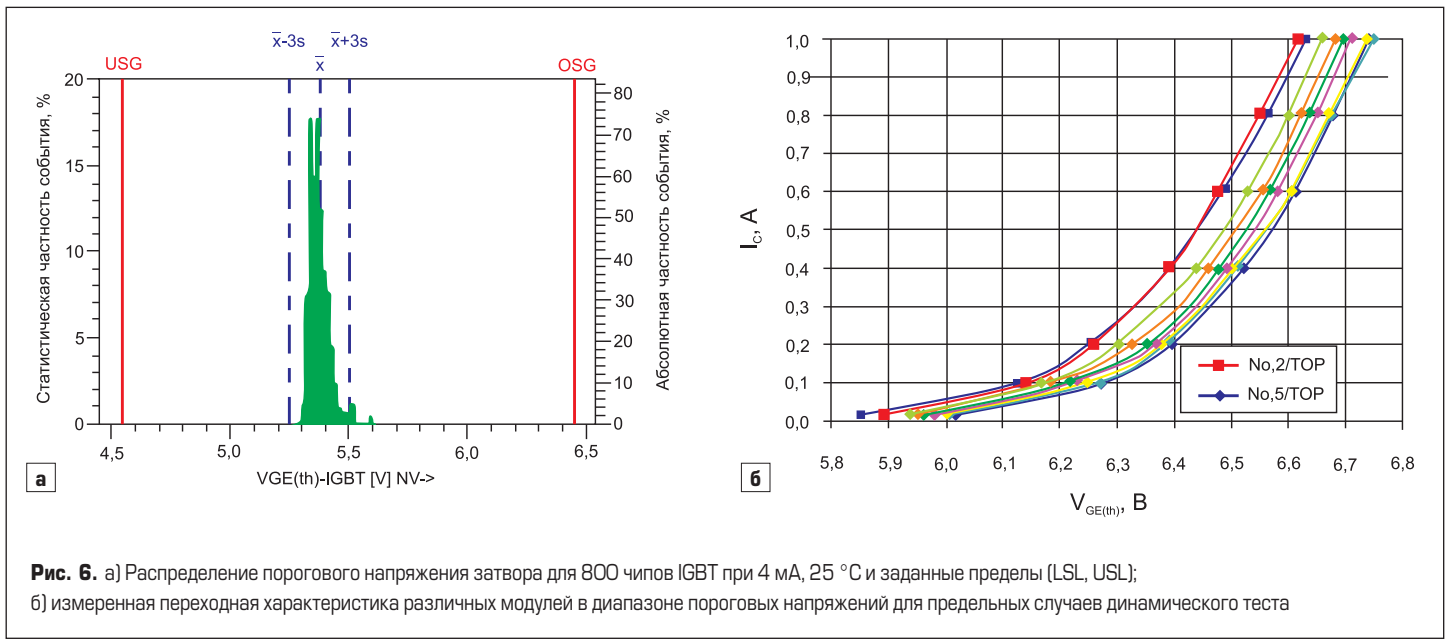


Рис. 6. а) Распределение порогового напряжения затвора для 800 чипов IGBT при 4 мА, 25 °С и заданные пределы (LSL, USL); б) измеренная переходная характеристика различных модулей в диапазоне пороговых напряжений для предельных случаев динамического теста

пластиной с отводом от средней и крайней точки. Влияние асимметрии подключения фазного вывода на распределение токов будет рассмотрено далее.

В ходе динамического теста производилось сравнение измеренных значений пикового тока при открывании модулей, что позволяет в процентном отношении сопоставить их потери включения (рис. 8). Теоретически максимальный ток должен быть у транзистора, имеющего минимальный импеданс АС-подключения. Однако в данном случае наибольшая нагрузка приходится на компонент (1) с наименьшим значением $V_{GE(pl)}$, максимальный разброс токов относительно среднего значения составляет +10... -12%. Аналогичная ситуация наблюдается и при выключении: IGBT с минимальным напряжением «плато Миллера» блокируется последним и берет на себя ток других элементов. Соответственно, его потери выключения также оказываются наибольшими.

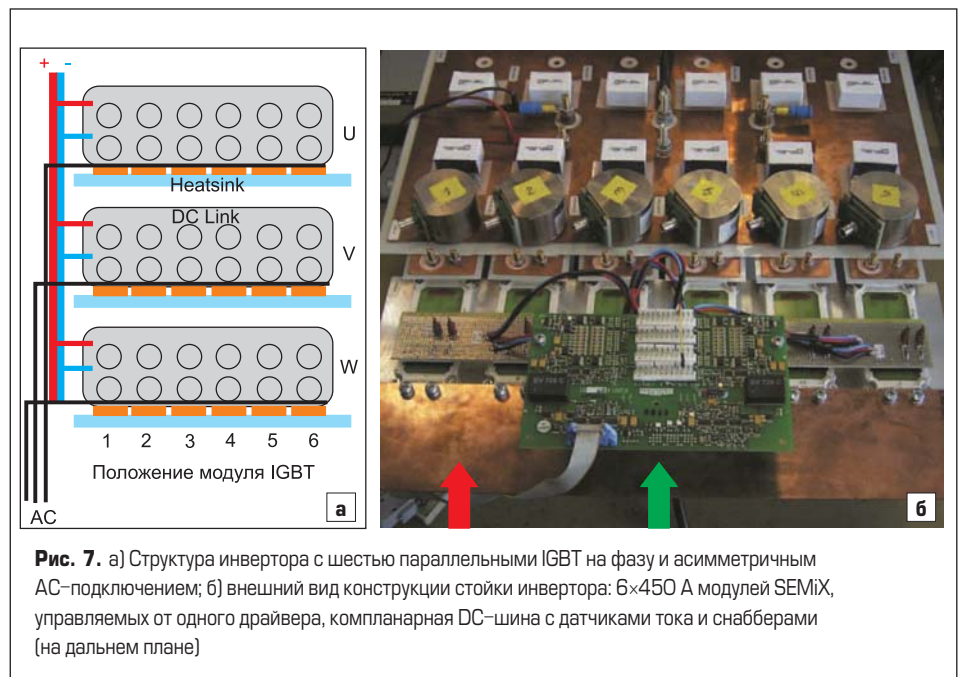


Рис. 7. а) Структура инвертора с шестью параллельными IGBT на фазу и асимметричным АС-подключением; б) внешний вид конструкции стойки инвертора: 6×450 А модулей SEMiX, управляемых от одного драйвера, компланарная DC-шина с датчиками тока и снабберами (на дальнем плане)

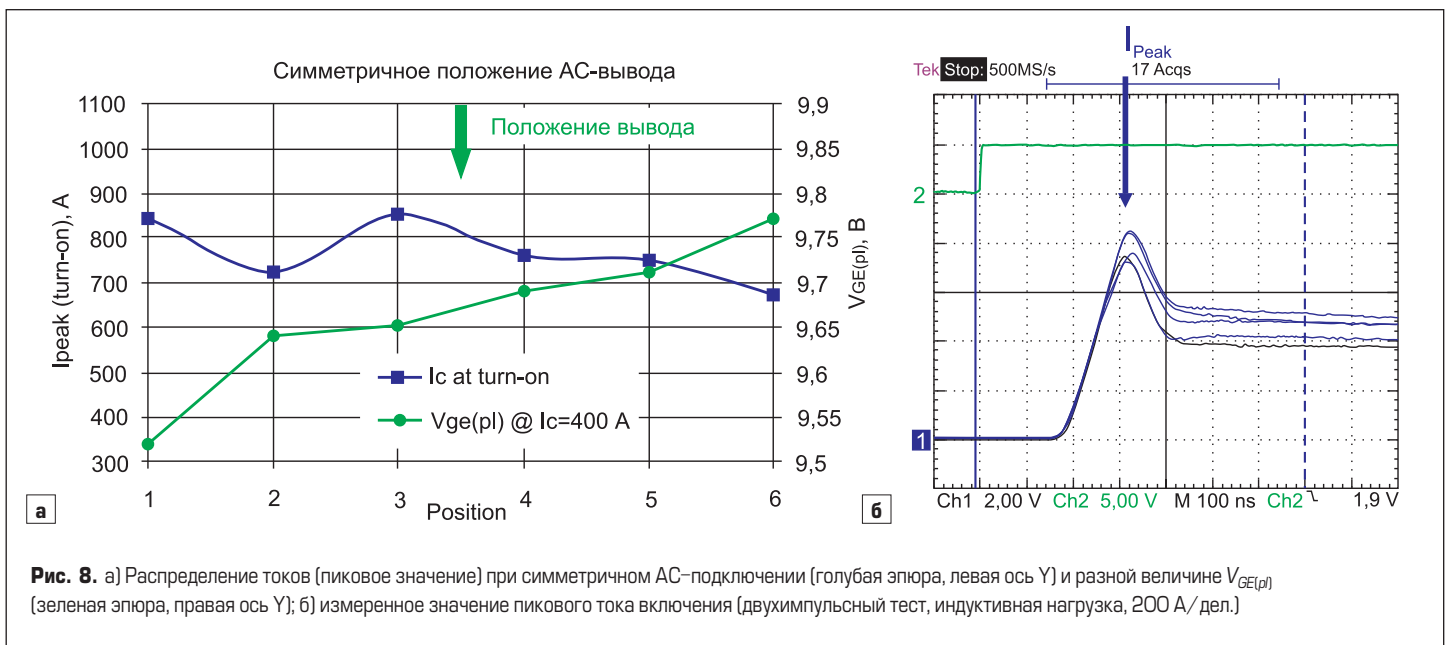
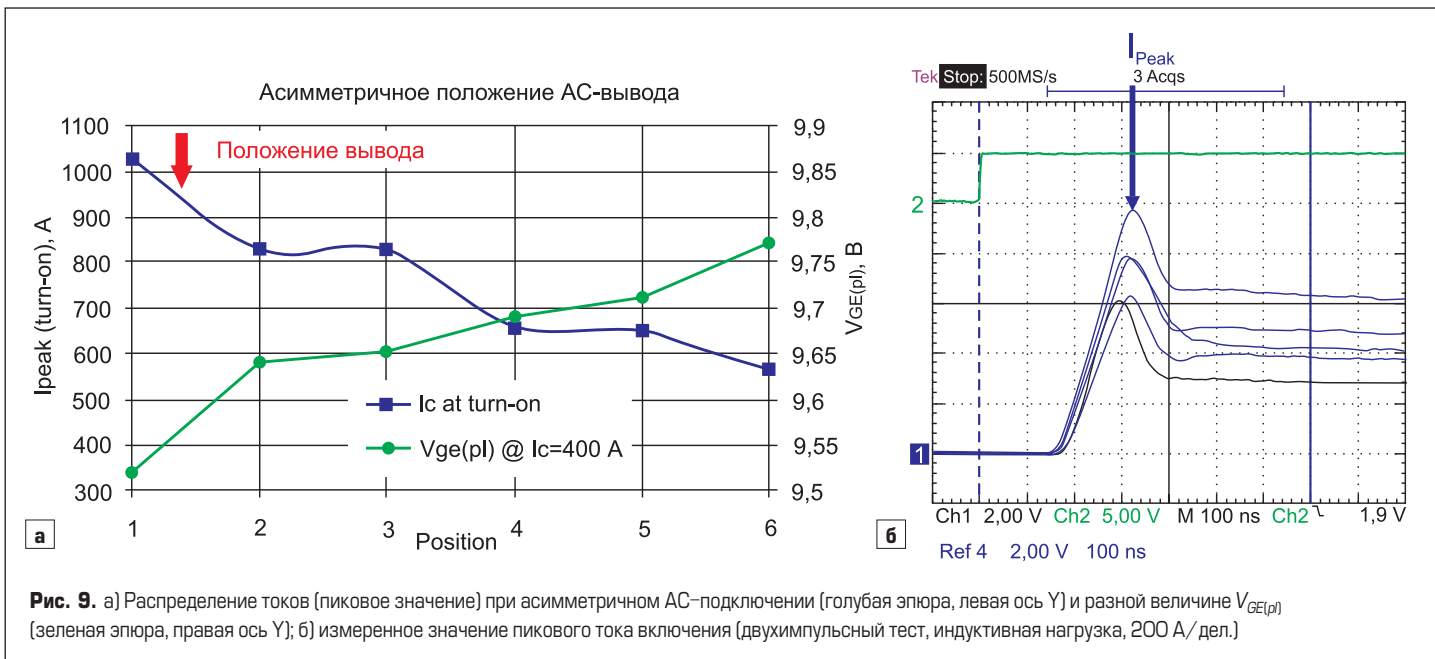


Рис. 8. а) Распределение токов (пиковое значение) при симметричном АС-подключении (голубая эпюра, левая ось Y) и разной величине $V_{GE(pl)}$ (зеленая эпюра, правая ось Y); б) измеренное значение пикового тока включения (двухимпульсный тест, индуктивная нагрузка, 200 А/дел.)



Динамическое распределение токов. Импеданс ветви AC-соединения

Для оценки влияния асимметрии AC-подключения фазный выход стойки инвертора размещается на краю объединительной пластины (синяя стрелка на рис. 9б). Небаланс токов включения при этом заметно возрастает и достигает +34...-24% относительно среднего значения, что примерно в три раза превышает разброс из-за разности переходных характеристик. При проектировании AC-вывода параллельной группы следует учесть, что даже если подводящий кабель подключен к центру соединительной шины, но уложен вдоль нее, то эффект будет таким же, как и при боковом подключении. Кабель фазного выхода должен

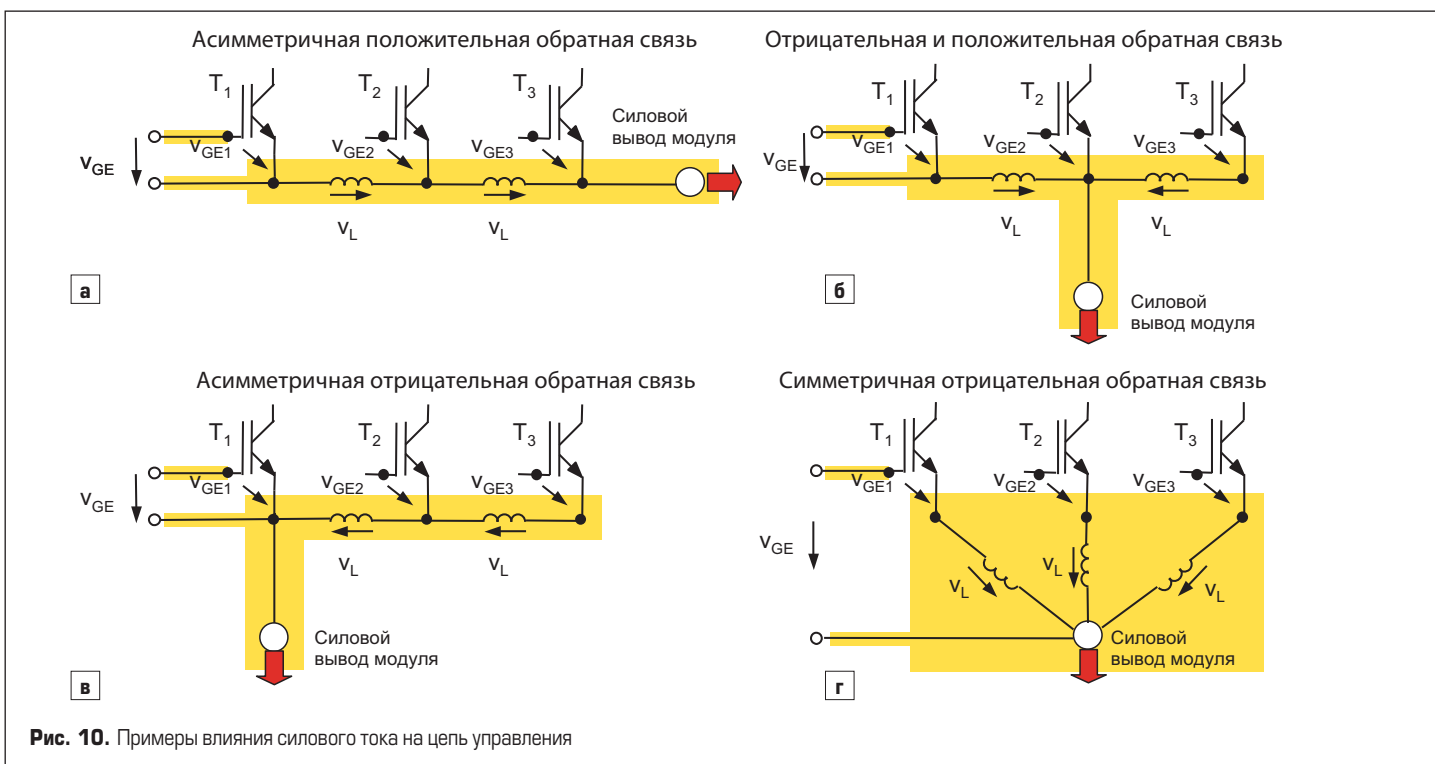
быть физически отнесен от всех остальных силовых цепей для исключения магнитного взаимодействия, что не всегда возможно конструктивно. Отметим также, что разница импедансов цепей подключения выводов стоек инвертора может привести к асимметрии фазных токов даже в квазистатическом состоянии.

Динамическое распределение токов. Импеданс цепи управления

Разница в импедансах цепей управления параллельными транзисторами приводит к одновременному включению и, соответственно, небалансу токов и динамических потерь. Входные емкости транзистора в сочетании с индуктивностью цепи управления образуют паразитный контур, провоцирующий возник-

новение осцилляций, которые могут распределяться между параллельными транзисторами. Быстрые изменения тока в цепи эмиттера, происходящие в момент переключения, создают падение напряжения на индуктивности цепи эмиттера L_{E1} , являющейся общей для силовой и сигнальной цепи. Этот процесс приводит к образованию отрицательной или положительной обратной связи, при этом емкости затвора, соответственно, заряжаются или разряжаются. Описанный эффект оказывает критическое влияние на динамическое распределение токов, например, паразитная индуктивность всего в 1 нГн создает перепад напряжения 1 В при $di/dt = 1$ кА/мкс.

Модули с дополнительным выводом эмиттера (например, SEMiX) имеют хорошую развязку силовых и сигнальных цепей.



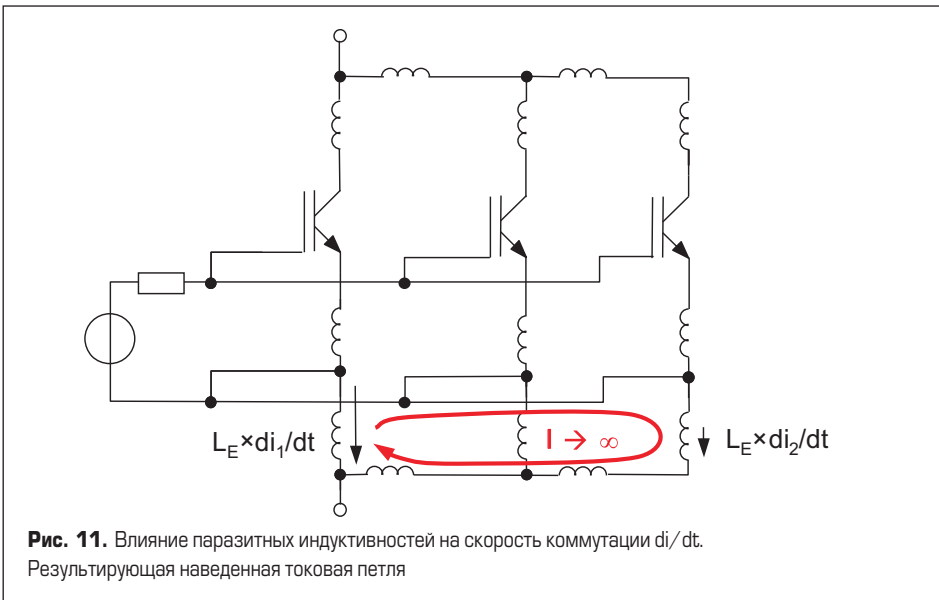


Рис. 11. Влияние паразитных индуктивностей на скорость коммутации di/dt. Результирующая наведенная токовая петля

У маломощных транзисторов без дополнительного вывода управления динамическая симметрия может быть улучшена за счет отрицательной обратной связи по току эмиттера, позволяющей сбалансировать скорость коммутации параллельных IGBT. Снижение скорости переключения приводит к некоторому увеличению динамических потерь, что необходимо учитывать при проведении теплового расчета. На рис. 10 показано влияние различных способов параллельного соединения на динамическую балансировку при включении.

На рис. 10а приведены примеры различного влияния положительной обратной связи, вызванной тем фактом, что транзистор T₃ включается быстрее, чем T₁:

$$v_{GE3} = v_{GE} + 2v_L > v_{GE1} = v_{GE}$$

В примере на рис. 10б T₂ имеет положительную, а T₃ — отрицательную обратную связь:

$$v_{GE2} = v_{GE} + v_L > v_{GE1} = v_{GE} > v_{GE3} = v_{GE} - v_L$$

В примере на рис. 10в показаны различные степени отрицательной обратной связи, вызванной тем фактом, что транзистор T₃ включается медленнее, чем T₁:

$$v_{GE3} = v_{GE} - 2v_L < v_{GE1} = v_{GE}$$

В примере на рис. 10г уровень отрицательной обратной связи всех транзисторов примерно одинаков, в результате чего включение происходит практически синхронно:

$$v_{GE1} = v_{GE2} = v_{GE3} = v_{GE} - v_L$$

Динамическое распределение токов. Индуктивность цепи коммутации

Индуктивность цепи коммутации L_S оказывает влияние на процесс включения (снижение динамических потерь) и выключения (возник-

новение коммутационных перенапряжений) (рис. 11). В первую очередь при анализе рассматриваются индуктивности, расположенные между полупроводниковыми ключами и конденсаторами DC-шины. Их наличие приводит к изменению скорости коммутации транзисторов и динамическому небалансу токов в параллельных цепях, причем влияние паразитных элементов при этом оказывается больше, чем влияние разброса характеристик полупроводниковых ключей. Даже небольшая разница L_S приводит к неравномерному распределению потерь переключения и возникновению осцилляций и уравнивающих токов между ключами. Для минимизации этих проблем топология соединений параллельных модулей должна быть максимально симметричной, чтобы токовые пути имели одинаковую длину и геометрию.

Различие в скоростях коммутации приводит к образованию токовых петель в цепях, соединяющих сигнальные и силовые выводы эмиттеров. Это приводит к быстрому изменению потенциалов эмиттеров отдельных ключей и в отдельных случаях может даже привести к повреждению слаботочного сигнального контакта.

Методы улучшения токовой симметрии. Цепи управления

На рис. 12 приведена схема параллельного включения нескольких модулей IGBT, управляемых от одного драйвера. В соответствии с общими рекомендациями соединение его выхода с сигнальными выводами транзисторов производится витыми парами одинаковой длины. Резисторы затвора с допуском не более 1% размещаются на печатных платах, расположенных в непосредственной близости от соответствующих модулей.

В дополнение к сопротивлениям затвора, интегрированным в драйвер и силовой модуль (в спецификациях они обычно обозначаются как R_{Gint}), каждый ключ должен иметь индивидуальные внешние резисторы R_{Gonx} и R_{Goffx} необходимые для подавления паразитных осцилляций в цепи «затвор-эмиттер». Кроме того, установка этих элементов позволяет устранить влияние разницы переходных характеристик и обеспечить синхронизацию моментов включения/выключения. Как показано на рис. 13, различие в положении «плато Миллера» в этом случае приведет к тому, что моменты включения

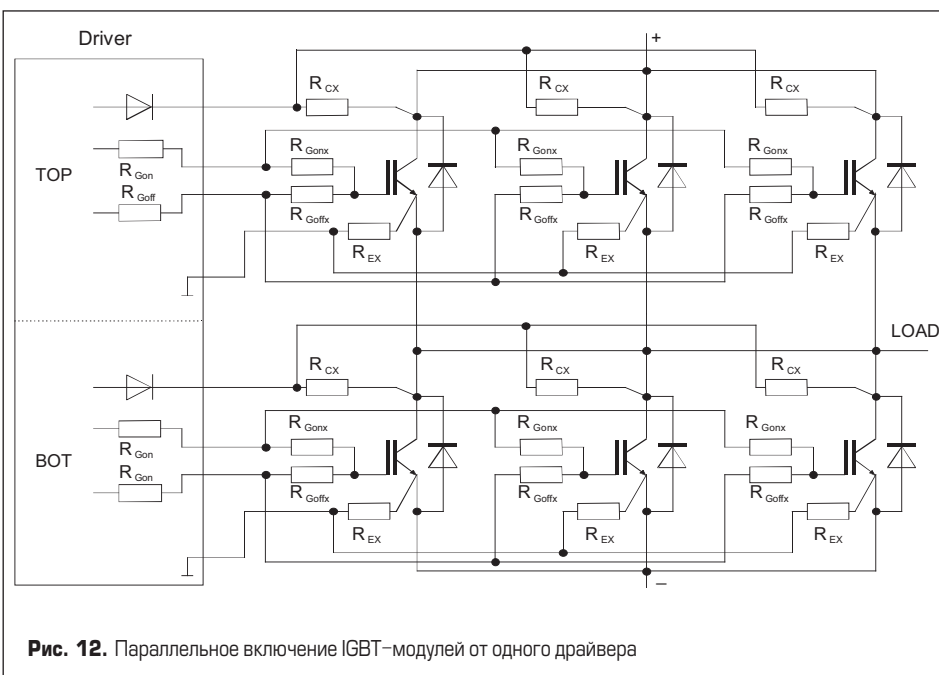


Рис. 12. Параллельное включение IGBT-модулей от одного драйвера

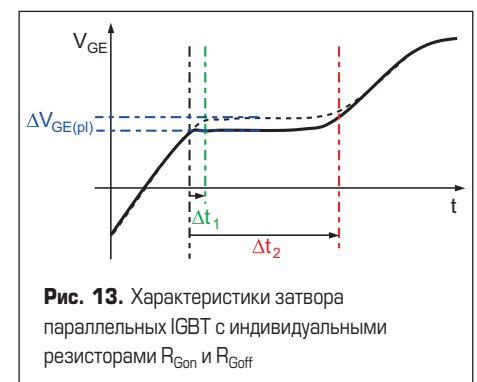


Рис. 13. Характеристики затвора параллельных IGBT с индивидуальными резисторами R_{Gon} и R_{Goff}

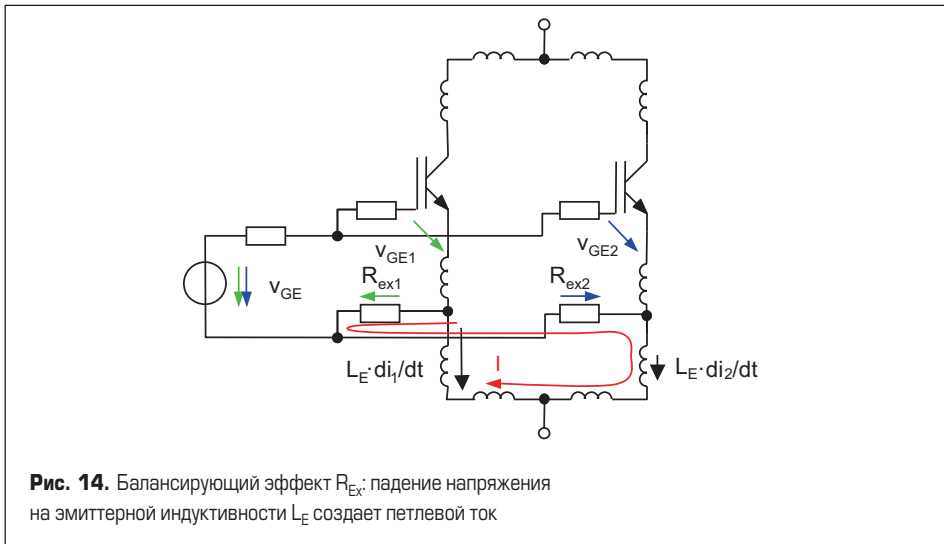


Рис. 14. Балансирующий эффект R_{Ex} : падение напряжения на эмиттерной индуктивности L_E создает петлевой ток

элементов с разным пороговым напряжением будут отличаться за пренебрежимо малый интервал времени Δt_1 . При «жестком», непосредственном соединении затворов транзистор с меньшим значением $V_{GE(th1)}$ откроется первым и возьмет на себя весь ток нагрузки. Включение следующего IGBT произойдет только по истечении времени Δt_2 , когда емкость Миллера первого транзистора зарядится, и напряжение затвора вырастет до порога отпирания $V_{GE(th2)}$, превышающего значение $V_{GE(th1)}$ на $\Delta V_{GE(pl)}$.

Величина R_{Gon} и R_{Goff} должна составлять не менее 50% от общего значения сопротивления в цепи затвора. Резисторы R_{Ex} (рекомендуемый номинал — 0,5 Ом) предназначены для подавления петлевых токов в сигнальных цепях эмиттеров. Как показано на рис. 14, падение напряжения на R_{Ex} компенсирует негативный эффект от разницы скоростей коммутации di/dt . Более высокое наведенное напряжение (черная стрелка) на эмиттерной индуктивности «быстрого» IGBT создает токовую петлю, проходящую по соединению сигнального и силового терминала. При включении падение напряжения V_{Req1} (зеленая стрелка) приводит к соответственному снижению напряжения на затворе «быстрого» IGBT: $v_{GE1} = V_{GE} - V_{Req1}$. В это же время сигнал управления «медленным» транзистором (голубая стрелка) увеличивается: $v_{GE2} = V_{GE} + V_{Req2}$, таким образом происходит выравнивание скоростей коммутации обоих ключей. Отметим, что схема позволяет осуществить симметрирование только на фронтах, выравнивания токов в фазе «плато Миллера» при этом не происходит.

Общее эффективное значение сопротивления затвора R_G для режима включения определяется следующим образом:

$$R_G = nR_{Gon} + R_{Gonx} + R_{Gint} + R_{Ex}$$

где n — количество параллельных элементов, R_{Gint} — внутренний резистор IGBT.

Из-за большого разброса временных характеристик устройств управления не рекомендуется параллельное соединение драйверов

по входу. Такое решение требует применения уравнивающих дросселей, устраняющих асимметрию выходных токов из-за разницы времени задержки драйверов. Эта проблема несколько упрощается при использовании цифровых схем с низким уровнем джиттера, к которым относится, например, драйвер SKYPER 42L, выпущенный компанией SEMIKRON в 2012 году [4]. Однако полностью свести джиттер и фазовую ошибку к нулю невозможно, так как свой вклад в задержку прохождения сигнала вносят даже кабели и изолирующие барьеры. Преимуществом решения с индивидуальными драйверами является разделение индуктивных петель в эмиттерах, при котором отпадает необходимость в установке R_{Ex} .

Выбор компонентов. Топология соединений

Развитие полупроводниковой техники и снижение технологических допусков в большинстве случаев исключают необходимость подбора силовых модулей по параметрам. Однако сочетание некоторых характеристик ключей, влияющих на токовую симметрию, может создать так называемый кумулятивный эффект, что требует детального анализа в каждом конкретном применении. Например, при объединении большого числа модулей в ряде случаев рекомендуется отбирать компоненты по прямому падению напряжения на диодах. Подобный критерий используется при сборке блоков SEMIKUBE [5], в самом мощном варианте которых используется по восемь модулей IGBT (номинальный ток 400 А) на фазу.

Необходимо обеспечить симметрию всех силовых и сигнальных связей в параллельных цепях, минимизировать значение распределенной индуктивности, исключить возможность образования токовых петель. Требование симметрии относится не только к фазным выходам, его необходимо соблюдать и по отношению к токовым путям между силовыми модулями и конденсаторами звена постоянного тока (ЗПТ). С этой точки зрения установка нескольких небольших одинако-

вых емкостей вблизи каждого силового ключа инвертора предпочтительней, чем одного большого конденсатора с подключением «звездой».

Условия охлаждения

Для получения статического токового баланса очень важна хорошая тепловая связь между параллельными ключами. В самом модуле она обеспечивается за счет высокой теплопроводности и малой тепловой инерции изолирующей керамической подложки и базовой платы. Тепловая связь параллельных ключей осуществляется через радиатор, на котором их следует устанавливать как можно ближе друг к другу.

В больших системах с несколькими радиаторами, особенно работающими в режиме воздушного охлаждения, необходимо обеспечить одинаковые условия отвода тепла. Разница температур радиаторов всего в 10 °C означает, что прямое падение напряжения параллельных диодов будет отличаться примерно на 20 мВ. При этом более нагретые компоненты окажутся и более нагруженными из-за отрицательного ТКН, что приведет к еще большему небалансу токов и температур.

Симметрия напряжений DC-шин

Отличие напряжений параллельно соединенных блоков конденсаторов ЗПТ приводит к небалансу выходных сигналов даже при идентичном времени коммутации. Для исключения этого эффекта банки емкостей должны соединяться короткими низкоимпедансными шинами. При этом следует уделять особое внимание демпфированию образующихся паразитных LC-контуров, провоцирующих осцилляции в момент переключения.

В системах высокой мощности (диапазон МВт) между блоками емкостей ЗПТ устанавливаются предохранители, необходимые для предотвращения аварийного сброса энергии, запасенной в конденсаторах, в короткозамкнутую цепь.

Коэффициент снижения тока

Достичь идеальной статической и динамической симметрии параллельных цепей невозможно, даже при оптимальном выборе компонентов, схемы управления и топологии соединений. Соответственно, не может быть и идеального выравнивания токов параллельных модулей, поэтому при определении максимально допустимой суммарной нагрузки следует устанавливать некоторый коэффициент снижения для одиночных ключей. На основании многолетнего опыта эксплуатации и испытаний рекомендуемое значение коэффициента запаса составляет 10%.

Наглядным примером параллельного соединения являются интеллектуальные силовые модули SKiP [6], состоящие из набора базовых полумостовых элементов с номинальным током 600 А и интегрированного драйвера.

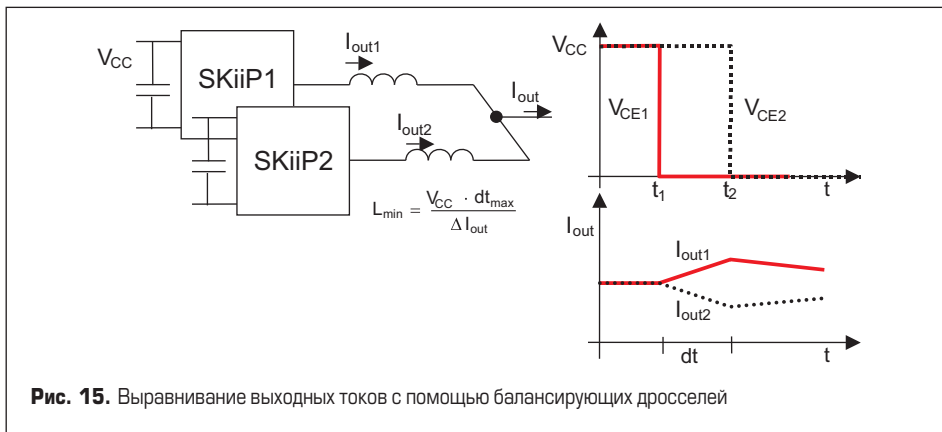


Рис. 15. Выравнивание выходных токов с помощью балансирующих дросселей

В состав одного ключа может входить от двух до шести параллельных элементов, соответственно, величина I_{Cnom} для разных компонентов семейства составляет от 1200 до 3600 А. Кроме того, для дальнейшего увеличения мощности сами модули SKiiP соединяются в параллель, такое решение использовано в новейших сборках SEMISTACK RE [7] мощностью до 4,5 МВт.

Даже при использовании единой схемы управления невозможно гарантировать, что все ключи будут коммутироваться абсолютно синхронно, поскольку время прохождения сигнала отличается. При параллельном включении SKiiP и объединении входов драйверов разброс временных характеристик еще больше.

Для обеспечения динамической симметрии схема управления должна обеспечивать:

- синхронизацию всех сигналов коммутации, включая внешнюю блокировку «мертвого времени»;
- мониторинг аварийных состояний по всем параллельным системам (в случае аварии драйвер формирует обобщенный сигнал неисправности и отключает все силовые секции системы);
- независимый мониторинг сигналов датчиков тока и температуры разных каналов.

Кроме того, питание всех низковольтных цепей драйверов рекомендуется осуществлять от единого источника.

Пользователь может влиять на работу параллельных цепей различными способами, в том числе путем изменения топологии связей и условий охлаждения. Наиболее эффективным методом балансировки то-

ков является активный контроль задержки фронтов управляющих импульсов. Чтобы исключить возможность локального перегрева одного из параллельных ключей из-за небаланса выходных токов, рекомендуется применять выравнивающие дроссели, как показано на рис. 15. В любом случае следует проводить мониторинг выходных токов и их сравнение, и если разница измеренных значений превышает 10%, контроллер должен воспринимать это как неисправность системы.

Временные характеристики

На рис. 15 показано, как проводится выравнивание выходных токов параллельных полумостовых каскадов с помощью индуктивностей. Небаланс токов может возникнуть из-за разности моментов коммутации, главным негативным его последствием является неравномерное распределение потерь переключения. Отметим, что в некоторых случаях выравнивания можно достичь и за счет индуктивности соединительных шин.

В момент включения одного из двух параллельных IGBT все напряжение DC-шины приложено ко второму ключу на время $(t_1 - t_2)$ до тех пор, пока он не откроется. Внешняя индуктивность предотвращает коммутацию тока I_{out} в «медленный» IGBT, а также возникновение паразитных осцилляций между выходами модулей. Считается, что за один период выходной частоты моменты переключения распределяются равномерно, то есть влиянием джиттера на эффективное значение выходного тока можно пренебречь.

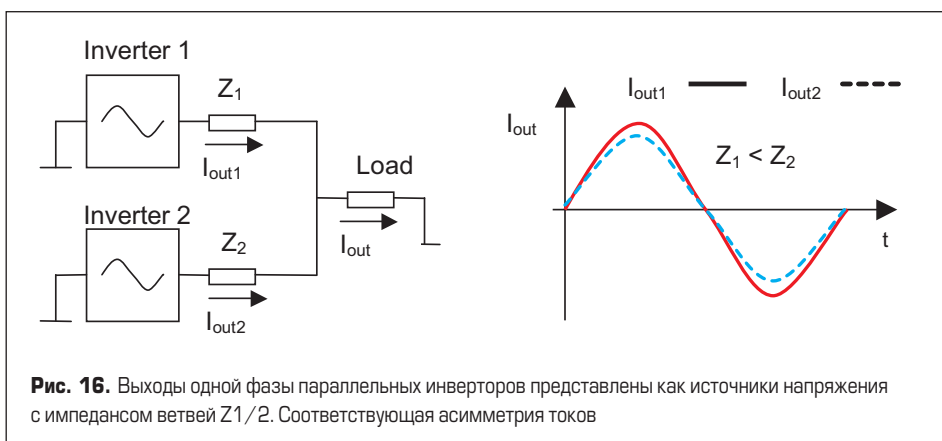


Рис. 16. Выходы одной фазы параллельных инверторов представлены как источники напряжения с импедансом ветвей \$Z_1/2\$. Соответствующая асимметрия токов

Петлевые токи возникают в результате смещения фронтов управляющих импульсов или изменения моментов коммутации ключей вследствие фазового сдвига выходного напряжения. Уравнивающие дроссели помогают справиться и с этой проблемой. Для ограничения дивергенции тока, например на уровне 50 А при джиттере 125 нс (номинальное значение для модуля SKiiP 3) и напряжении DC-шины 1200 В, необходима установка индуктивностей L_{min} номиналом:

$$2L_{min} = (1200 \times 125) / 50 = 3 \text{ мкГн}$$

(то есть 1,5 мкГн по каждому выходу).

Импеданс ветвей и прямое падение напряжения полупроводников

Разница эффективных значений тока в параллельных цепях вызывается, в основном, несовпадением их комплексных сопротивлений. Если выходные напряжения одинаковы, токи распределяются обратно пропорционально импедансам параллельных ветвей (рис. 16). При типовом сопротивлении открытого канала SKiiP, равном 1 мОм, и разнице выходных сопротивлений 100 мкОм дивергенция токов составляет 10%. Чипы IGBT, используемые в модулях SKiiP, обладают положительным температурным коэффициентом прямого напряжения. Благодаря этому выравнивание статических токов транзисторов происходит автоматически. В отличие от этого у диодов ТКН отрицательный, однако они имеют очень низкий технологический разброс, что позволяет обеспечить приемлемую токовую балансировку. Асимметрия, вызванная разницей временных характеристик драйверов, ограничивается уравнивающими индуктивностями и активным сопротивлением самих дросселей и соединительных кабелей.

Литература

1. Wintrich A., Nicolai U., Tursky W., Reimann T. Application Notes for IGBT and MOSFET modules. SEMIKRON International, 2010.
2. Scheuermann U. Paralleling of Chips — From the Classical “Worst Case” Consideration to a Statistical Approach. PCIM Europe 2005, Conference Proceedings.
3. Wintrich A., Nascimento L., Leipenat M. Influence of parameter distribution and mechanical construction on switching behaviour of parallel IGBT. PCIM Europe 2006, Conference Proceedings.
4. Колпаков А. SKYPER 42LJ — новый драйвер цифрового семейства SEMIKRON // Силовая электроника. 2013. № 1.
5. Колпаков А. Инверторная платформа SEMIKUBE // Силовая электроника. 2009. № 1.
6. Колпаков А. SKiiP 4 — ИМ для применений высокой мощности // Силовая электроника. 2009. № 4.
7. Колпаков А. WindSTACK — новая концепция преобразователей высокой мощности // Силовая электроника. 2011. № 3.