

# Основы устройства

## и применения силовых МОП-транзисторов (MOSFET)

Игорь Конюшенко

igorek1980@mail.ru

При изготовлении дискретных силовых МОП-транзисторов (metal oxide semiconductor field effect transistor, MOSFET) используются те же методы и технологии, что и при производстве современных СБИС, хотя геометрия устройств, значения напряжений и токов в значительной степени различаются.

Родоначальником современных MOSFET является полевой транзистор, изобретенный в 70-е годы. На рис. 1 показаны схема, характеристика и обозначение МОП-транзистора с горизонтальной структурой, первой получившей распространение на практике. На примере этой структуры можно уяснить основной принцип работы МОП-транзистора. Под влиянием электрического поля, создаваемого изолированным (при помощи слоя оксида) затвором (Gate), в области, находящейся под ним (области канала), происходит явление, называемое «инверсией проводимости» — часть *p*-области под затвором насыщается индуцированными (притянутыми полем) электронами, в результате становится областью с *n*-проводимостью. Таким образом,

между *n*-областью истока (Source) и *n*-областью стока (Drain) образуется *n*-канал, способный за счет электронной проводимости проводить ток от истока к стоку. На приведенной характеристике указан уровень напряжения  $V_T$ , при котором формируется канал. Концентрация носителей в канале зависит от величины поля, создаваемого затвором, то есть от напряжения на затворе, поэтому максимальный ток, проходящий через канал, является функцией этого напряжения. Этот факт определяет существование такой важной характеристики МОП-транзистора, как крутизна. Четвертый электрод на условном обозначении транзистора (рис. 1в) подключается к подложке (в случае горизонтальной структуры).

Изобретение силовых MOSFET было частично стимулировано недостатками биполярных (BJT) транзисторов, ограничивающих их применение в силовой технике, хотя до недавнего времени в качестве силовых ключей использовались именно биполярные транзисторы. Биполярный силовой транзистор — прибор, управляемый током. Для поддержания в открытом состоянии ему требуется значительный ток базы, достигающий иногда величины в пятую часть коллекторного. Для быстрого выключения транзистора требуется значительный импульс базового тока противоположной полярности. Несмотря на хорошо отлаженную технологию производства и более низкую, по сравнению с MOSFET, стоимость, эти ограничения приводят к усложнению, а следовательно, к удорожанию схем управления, так что результирующая стоимость использования биполярных транзисторов становится выше, чем полевых. Другим недостатком биполярных транзисторов является вклад в проводимость как электронов, так и дырок. Наличие дырочной проводимости, с учетом значительного времени жизни дырок, приводит к тому, что время переключения биполярного транзистора на несколько порядков больше, чем транзистора MOSFET с похожим значением максимального рабочего напряжения. Биполярные транзисторы отличаются температурной нестабильностью. Падение напряжения на транзисторе в открытом состоянии снижается с увеличением температуры. Это вызывает нестабильность токов отдельных транзисторов при их параллельном включении: чем выше температура отдельного прибора, тем меньше падение напряжения, выше ток, больше разогрев и выше температура.

В отличие от биполярного, в проводимости транзистора MOSFET участвуют только основные носители. MOSFET превосходят биполярные транзисторы при использовании в высокочастотных устройствах, где существенна мощность, выделяемая при переключении. Кроме того, в устройствах с высокими значениями как токов, так и напряжений применение MOSFET предпочтительнее ввиду отсутствия для них явления вторичного пробоя и связанного с ним отказа устрой-

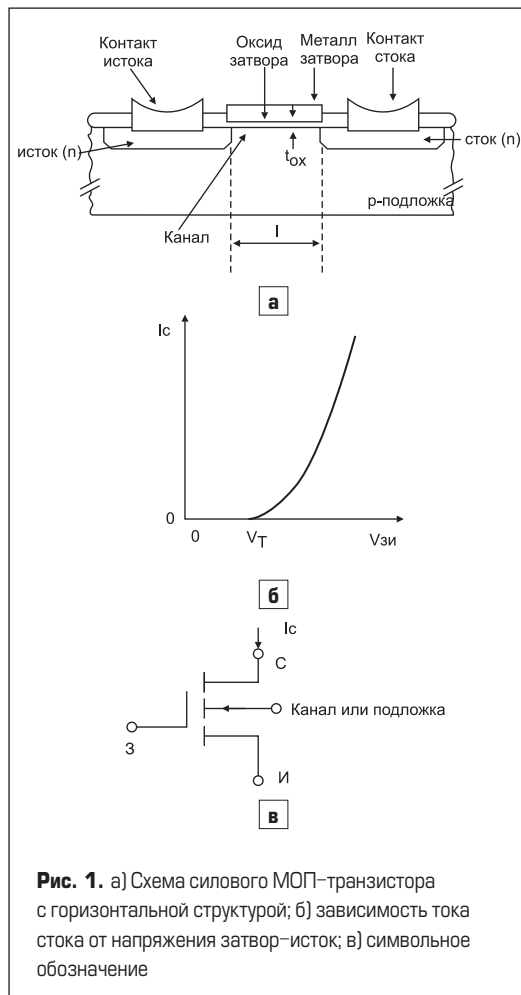
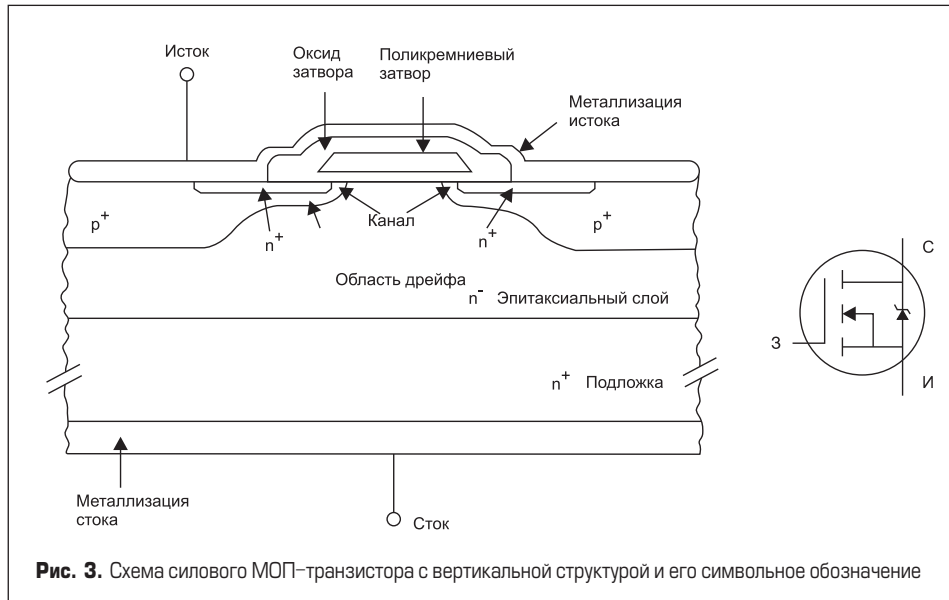
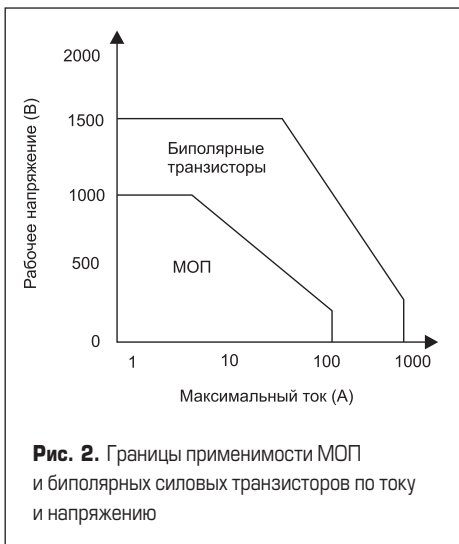


Рис. 1. а) Схема силового МОП-транзистора с горизонтальной структурой; б) зависимость тока стока от напряжения затвор-исток; в) символическое обозначение



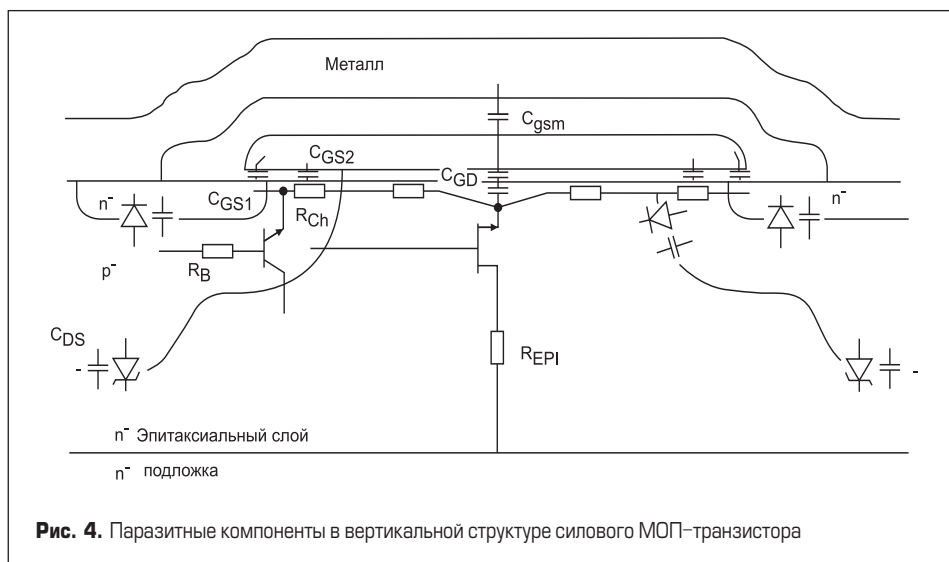
ства. Силовые MOSFET могут быть достаточно просто включены параллельно, так как падение напряжения на открытом транзисторе увеличивается с ростом температуры, что дает уверенность в равномерном распределении тока между транзисторами.

Применение биполярных транзисторов в силовых устройствах иногда может быть оправдано, хоть и за счет снижения рабочей частоты, при больших значениях пробивных напряжений (более 200 В). В этом случае при одинаковом токе падение напряжения на открытом биполярном транзисторе меньше, чем на полевом с таким же значением напряжения пробоя. На рис. 2 представлены диапазоны применения MOSFET и биполярных транзисторов. Применение новых материалов и технологий при производстве MOSFET в будущем приведет к расширению границ их применимости.

**Паразитные элементы в структуре МОП-транзистора**

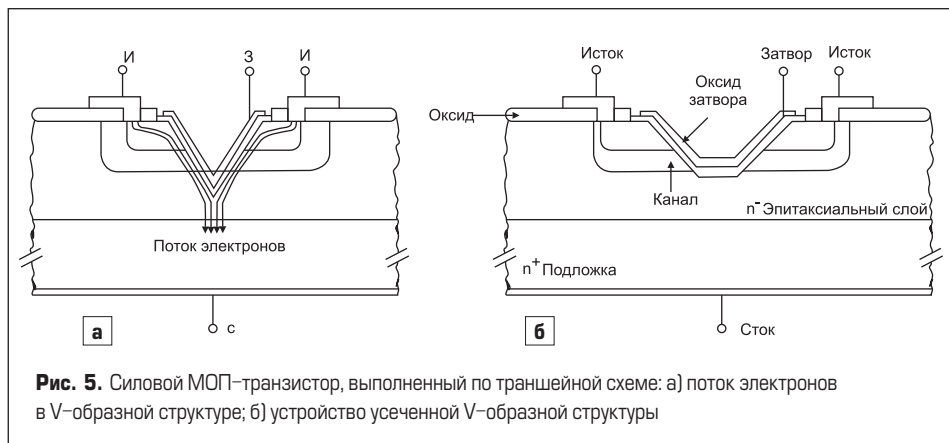
На рис. 3 изображена схема современного MOSFET с вертикальной структурой. Принцип действия такого транзистора практически не отличается от горизонтальной структуры, приведенной выше. Также существуют области истока ( $n^+$ ), области канала ( $p^+$ ) и области стока ( $n^+$ -подложка). Канал образуется в  $p^+$ -области под слоем оксида затвора. На рис. 4 проиллюстрированы физические причины возникновения паразитных компонентов в  $n$ -канальном MOSFET. Паразитный полевой транзистор с переходом ограничивает ток при расширении обедненной области  $p$ - в области дрейфа по мере увеличения напряжения на стоке. Паразитный биполярный транзистор может привести к нежелательному открытию структуры и пробую. Сопротивление в цепи базы паразитного биполярного транзистора  $R_B$  должно быть минимизировано за счет правильного легирования и соответствующего расположения под областью истока. Также в структуре MOSFET имеют место несколько паразитных емкостей, как показано на рис. 4.

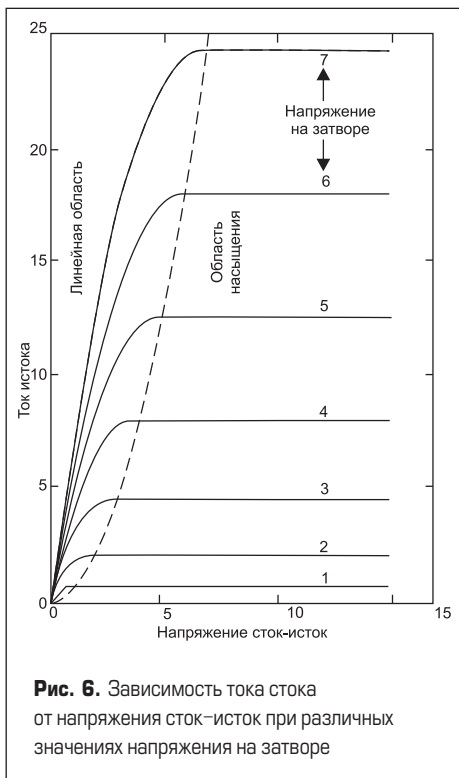
Емкость  $C_{GS}$  ( $C_{ЗИ}$ ) образуется при перекрытии области истока и области канала поликремниевым затвором и не зависит от вели-



чины приложенного напряжения.  $C_{GD}$  ( $C_{ЗС}$ ) состоит из двух частей. Первая — это емкость между поликремниевым затвором и кремнием в области паразитного полевого транзистора. Вторая часть — емкость, связанная с обедненной областью непосредственно под затвором. Емкость  $C_{ЗС}$  является нелинейной функцией приложенного напряжения.  $C_{DS}$  ( $C_{СД}$ ), связанная с емкостью внутреннего запятого  $p$ - $n$ -перехода, изменяется обратно квадратному корню из напряжения сток-исток.

На данный момент существуют две основные разновидности MOSFET с вертикальной структурой, называемые обычно планарной и траншейной. Планарная схема была уже рассмотрена на рис. 3. Две вариации траншейной структуры представлены на рис. 5. Ячейки, выполненные по траншейной технологии, могут быть более плотно упакованы, однако такая структура сложнее в производстве, чем планарная.

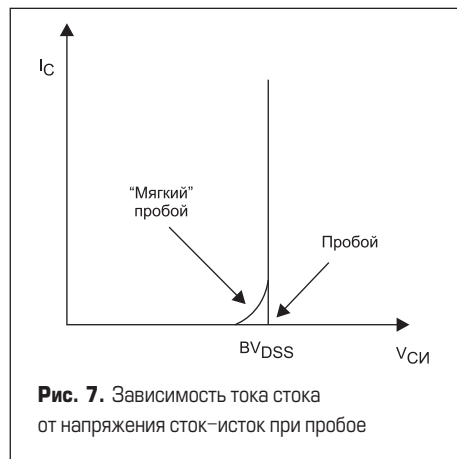




**Напряжение пробоя**

Напряжением пробоя (BV<sub>DSS</sub>) называется напряжение сток-исток, при котором обратномещенный внутренний *p-n*-переход между *p*-областью и областью дрейфа пробивается и за счет лавинного процесса увеличения носителей заряда через прибор начинает протекать значительный ток, даже если исток и затвор закорочены. Для напряжений ниже BV<sub>DSS</sub> и при отсутствии смещения на затворе канал не образуется, и все напряжение стока падает на закрытом внутреннем *p-n*-переходе. BV<sub>DSS</sub> обычно измеряется при токе стока 250 мкА.

Кроме пробоя за счет лавинообразного процесса, в неудачно разработанных или некачественно изготовленных приборах могут существовать два связанных по смыслу явления, приводящих к подобному результату. Оба этих эффекта вызываются «проколом» *p-n*-перехода. В первом случае область обеднения внутреннего *p-n*-перехода в области *p* (рис. 6) доходит до области истока при напряжениях, меньших, чем напряжение пробоя BV<sub>DSS</sub>. Область *p* в месте прокола фактически перестает существовать, что можно охарактеризовать как прокол базы паразитного биполярного транзистора. Для тока появляется путь в обход канала, что вызывает «мягкий» пробой, характеристика которого показана на рис. 7. Ток утечки между истоком и стоком обозначается как IDSS. Существует определенная дилемма — уменьшение сопротивления канала за счет его укорочения с одной стороны, и попытка избежать явления прокола за счет удлинения канала — с другой. Проколу также может быть подвержена область дрейфа, что имеет место при достижении подложки областью обеднения внутреннего *p-n*-перехода со стороны области дрейфа (*n*) при напряжениях ниже напряжений образования лавины



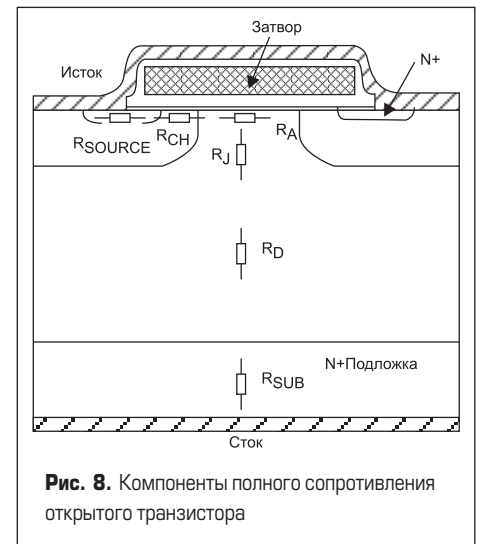
в эпитаксиальном слое. Как только область обеднения заходит в насыщенную носителями область подложки, дальнейшее повышение напряжения стока приводит к быстрому достижению критической величины напряженности поля в  $2 \times 10^5$  В/см, при котором начинается лавинообразный процесс.

**Сопротивление открытого транзистора**

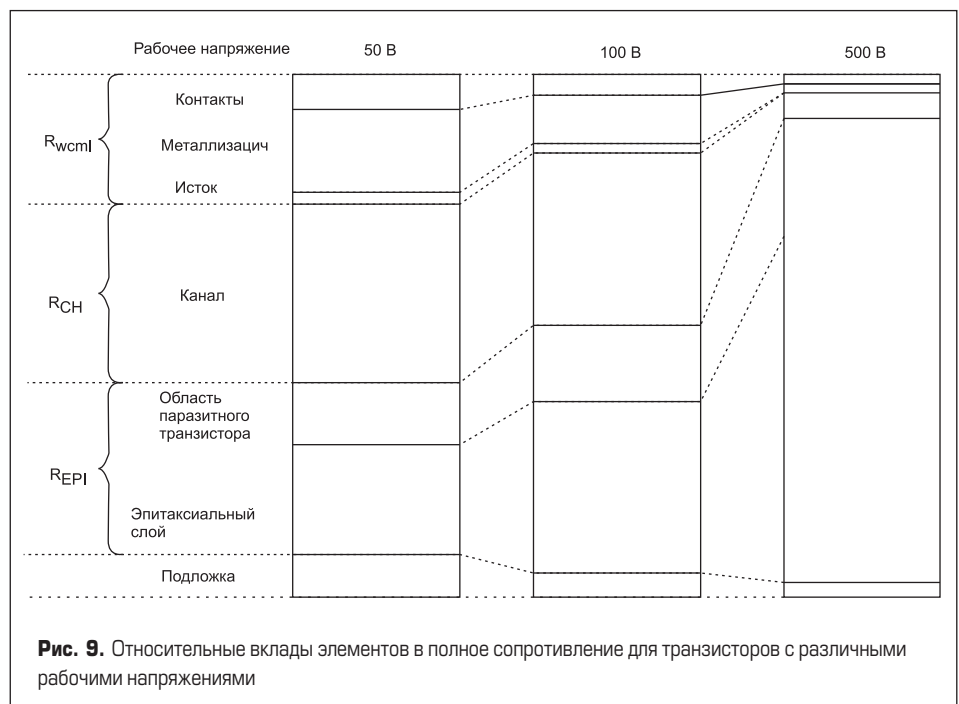
Сопротивление открытого MOSFET складывается из нескольких компонент, как показано на рис. 8.

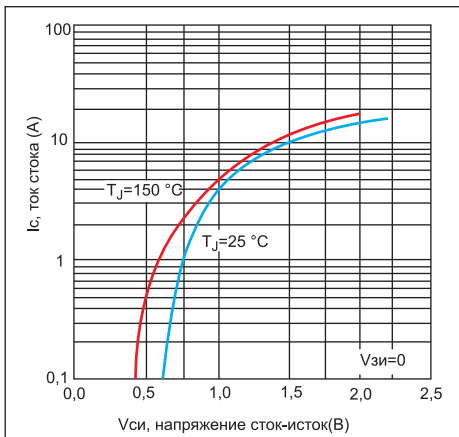
$$R_{DS(On)} = R_{SOURCE} + R_{CH} + R_A + R_f + R_D + R_{SUB} + R_{WCML}$$

где  $R_{SOURCE}$  — сопротивление области диффузии истока;  $R_{CH}$  — сопротивление канала;  $R_A$  — сопротивление области сбора тока;  $R_f$  — сопротивление области паразитного полевого транзистора между двумя внутренними областями *p*-типа;  $R_D$  — сопротивление области дрейфа;  $R_{SUB}$  — сопротивление подложки. Подложки с удельным сопротивлением до 20 мОм/см используются для высоко-



вольтных устройств, а с удельным сопротивлением менее 5 мОм/см — для низковольтных приборов.  $R_{WCML}$  — суммарное сопротивление связующих проводников: сопротивление контактов металлизаций стока и истока с кремнием, вклад сопротивления металлизации и внешних выводов.  $R_{WCML}$  можно, как правило, пренебречь при рассмотрении высоковольтных устройств, однако в низковольтных устройствах, ввиду малости остальных составляющих, его вклад значителен. Рис. 9 иллюстрирует относительный вклад всех составляющих полного сопротивления для различных рабочих напряжений. Как можно заметить, при больших напряжениях в полном значении  $R_{DS(On)}$  доминирует сопротивление эпитаксиального слоя и области паразитного полевого транзистора. Эти компоненты велики при больших напряжениях в силу малой проводимости (малой концентрации носителей) в эпитаксиальном слое. При низких рабочих напряжениях  $R_{DS(On)}$  определяется сопротивлением канала и вкладом контактов металл-полупроводник, металлизации, соеди-





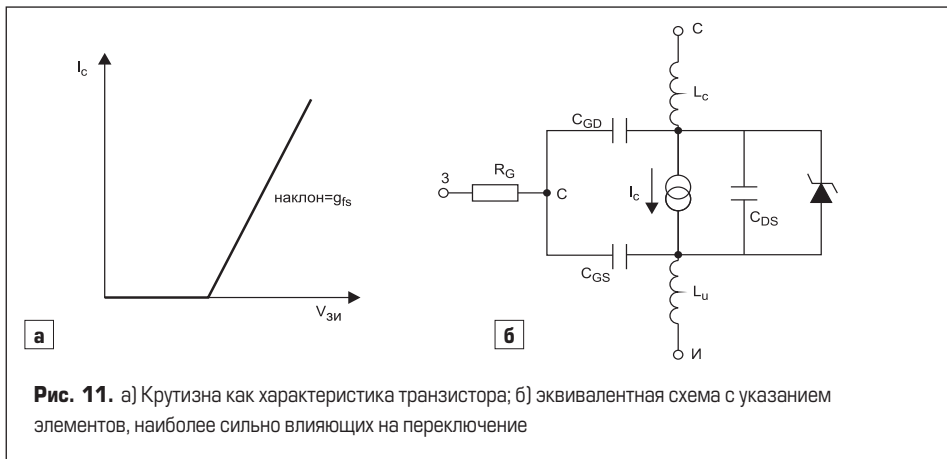
**Рис. 10.** Вольт-амперная характеристика открытого внутреннего диода

нител и выводов. Вклад подложки наиболее значителен в низковольтных устройствах.

**Крутизна**

Крутизна  $g_{FS}$  является мерой чувствительности тока стока к изменениям управляющего напряжения  $U_{зи}$ . Этот параметр обычно определяется в области значений напряжения  $U_{зи}$ , дающего половину максимального тока стока, и для области значений  $U_{си}$ , в которых ток стока постоянен по  $U_{си}$  (область насыщения). На крутизну влияет ширина затвора, которая увеличивается по отношению к активной области ячейки с увеличением плотности ячеек. Указанная плотность в исторической перспективе возросла от примерной цифры 80 тыс. ячеек на квадратный сантиметр в 1980 г. до значений в 1,2 млн (для планарных транзисторов) и 1,9 млн (для траншейных) в настоящее время. Ограничивающим фактором для дальнейшего роста являются сложности управления фотолитографическим процессом и сложности создания надежного контакта с металлизацией истока в центре ячейки.

На значение крутизны также оказывают влияние длина канала и толщина оксидного слоя затвора. Для роста крутизны и уменьшения сопротивления включенного транзистора нужно уменьшать длину канала, сдерживается же эта тенденция описанным выше явлением сквозного прокола.



**Рис. 11.** а) Крутизна как характеристика транзистора; б) эквивалентная схема с указанием элементов, наиболее сильно влияющих на переключение

**Пороговое напряжение**

Пороговое напряжение  $V_{th}$  определяется как минимальное открывающее напряжение на затворе, инвертирующее тип проводимости и создающее канал между областями истока и стока.  $V_{th}$  обычно измеряется при токе стока 250 мкА. Нормальные значения порогового напряжения 2–4 В для высоковольтных устройств с толстым оксидным слоем и 1–2 В для низковольтных устройств с тонким оксидным слоем, совместимых с логическими уровнями напряжений. С увеличением применяемости MOSFET в портативной и беспроводной электронике, где основным типом питания является батарейное, желательным является снижение порогового напряжения и сопротивления открытого транзистора.

**Падение напряжения на внутреннем диоде**

Внутренний  $p-n$ -переход закрыт при нормальной работе транзистора (при нормальной полярности напряжения сток-исток). Открывается этот переход при обратной полярности приложенного напряжения. Являясь паразитным элементом, он, вместе с тем, может быть схемотехнически использован как защитное устройство. Прямое падение на открытом внутреннем диоде определяется параметром  $V_F$ .  $V_F$  указывает на гарантированное максимальное значение этой характеристики при определенном значении тока истока. На рис. 10 показаны типичные ВАХ внутрен-

него диода при двух температурах. Ввиду большего сопротивления контакта металлизации и кремния  $p$ -типа  $p$ -канальные приборы имеют более высокое напряжение  $V_F$ , чем  $n$ -типа. Нормальными значениями  $V_F$  являются 1,6 В для высоковольтных приборов (>100 В) и 1,0 В для низковольтных (<100 В).

**Рассеиваемая мощность**

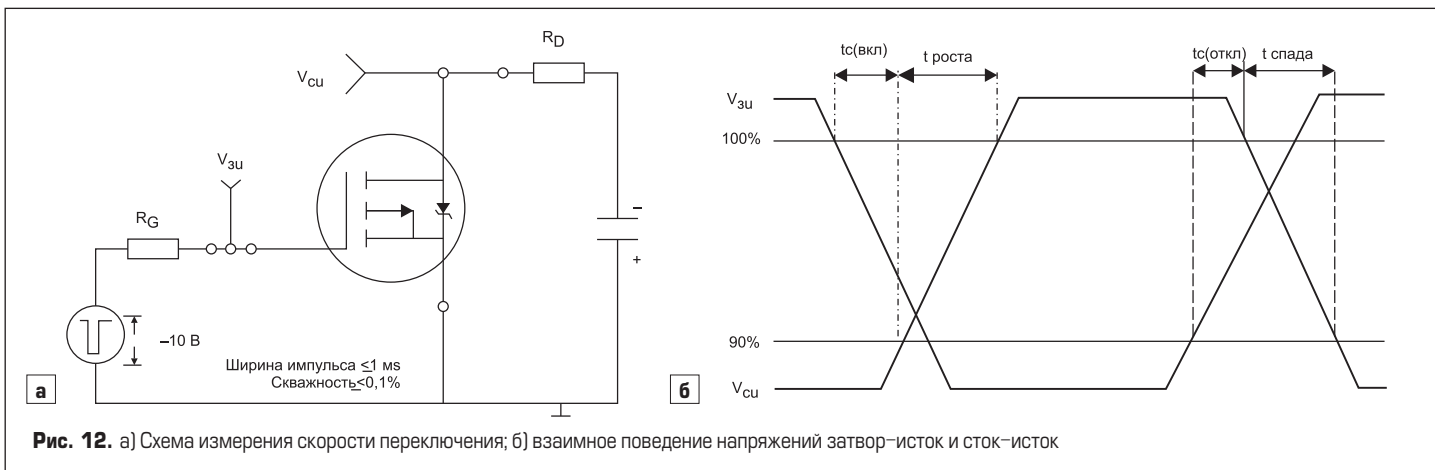
Максимально допустимая рассеиваемая мощность  $P_d$ , поднимающая температуру кристалла до максимально возможной при температуре корпуса +25 °С, является чрезвычайно важной характеристикой прибора. Рассчитать ее можно следующим образом:

$$P_d = (T_{jmax} - 25) / R_{thjC}$$

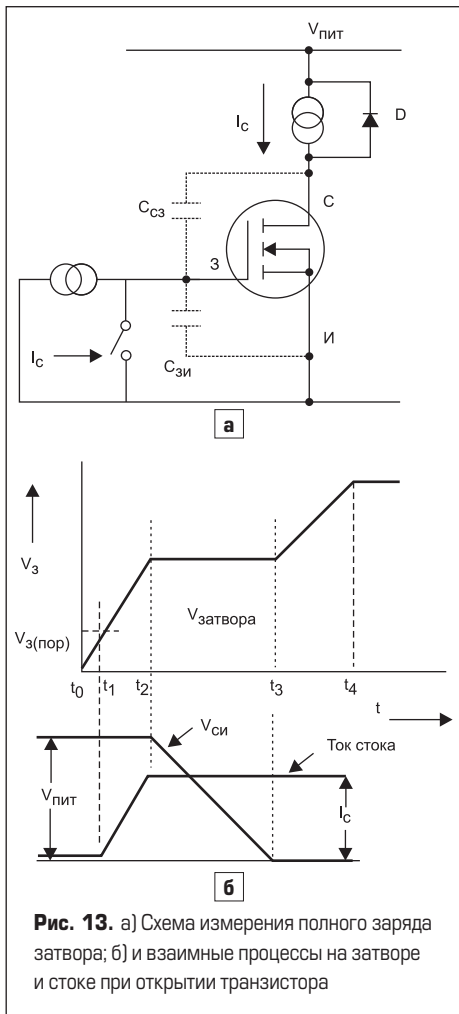
где  $T_{jmax}$  — максимально допустимая температура кристалла (обычно +150 °С или +175 °С);  $R_{thjC}$  — тепловое сопротивление кристалл-корпус.

**Динамические характеристики**

При использовании транзистора MOSFET в качестве силового ключа его основной функцией является включение/выключение тока стока по сигналу на затворе. Рис. 11а иллюстрирует характеристику  $I_c(U_{зи})$ , а рис. 11(б) — эквивалентную схему, часто используемую при анализе ключевых свойств MOSFET. Ключевые свойства определяются временем, необходимым для установления определенных напряжений на паразитных емкостях. Распределенное сопротивление



**Рис. 12.** а) Схема измерения скорости переключения; б) взаимное поведение напряжений затвор-исток и сток-исток



**Рис. 13.** а) Схема измерения полного заряда затвора; б) и взаимные процессы на затворе и стоке при открытии транзистора

затвора  $R_g$  приблизительно обратно пропорционально площади ячейки. Индуктивности выводов истока  $L_s$  и стока  $L_d$  имеют порядок десятков нГн. Типичные значения входной ( $C_{iss}$ ) и выходной ( $C_{oss}$ ) емкостей, а также емкости обратной связи  $C_{rss}$  приведены в описаниях транзисторов и используются разработчиками для определения номиналов компонентов, входящих в схему. Эти емкости определяются через емкости эквивалентной схемы следующим образом:

$$C_{iss} = C_{GS} + C_{GD} \text{ при замкнутой } C_{DS};$$

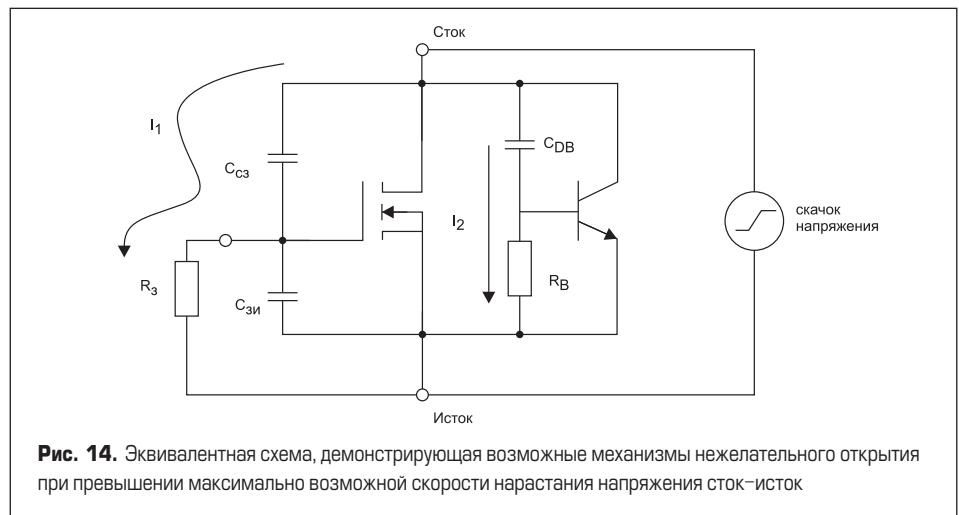
$$C_{rss} = C_{GD};$$

$$C_{oss} = C_{DS} + C_{GD}.$$

Емкость затвор-сток  $C_{GD}$  является нелинейной функцией напряжения и представляет собой наиболее важный параметр, так как образует петлю обратной связи между входом и выходом транзистора. Она также именуется емкостью Миллера, поскольку приводит к эффекту увеличения входной емкости в динамическом режиме, когда она уже не равна простой сумме емкостей. На рис. 12 приведена типичная схема измерения времени переключения, а также показаны промежутки нарастания и спада  $U_{зи}$  и  $U_{си}$ .

### Заряд затвора

Хотя значение входной емкости — довольно полезная величина, даже зная ее, довольно сложно сравнить ключевые характеристики



**Рис. 14.** Эквивалентная схема, демонстрирующая возможные механизмы нежелательного открытия при превышении максимально возможной скорости нарастания напряжения сток-исток

двух MOSFET различных производителей. Эффекты, связанные с различными размерами устройств, а также крутизна характеристики делают такое сопоставление весьма непростым. Более точные результаты можно получить, используя при рассмотрении не входную емкость, а полный заряд, который необходимо подать/извлечь из затвора для изменения состояния транзистора. Большинство производителей указывают в инструкции и емкость, и полный заряд. Рис. 13 демонстрирует схему измерения полного заряда затвора.

Преимущество использования полного заряда затвора как характеристики транзистора состоит в том, что разработчик может достаточно просто рассчитать примерный ток затвора, необходимый для переключения транзистора за определенное время, по формуле  $I = Q/\Delta t$ . Например, прибор с зарядом затвора 20 нКл может быть включен/выключен за 20 мкс током затвора 1 мА или за 20 нс током затвора 1 А.

### Скорость изменения напряжения сток-исток

Важным параметром MOSFET является максимально допустимая скорость изменения напряжения сток-исток —  $dV/dt$ . При превышении указанного значения напряжение затвор-исток может оказаться выше значения порогового напряжения  $V_{пор}$ , вызвав самопроизвольное открытие транзистора с возможными катастрофическими последствиями. Существует два механизма развития этого нежелательного явления. На рис. 14 приведена эквивалентная схема MOSFET, включающая паразитный биполярный транзистор. Первый механизм самопроизвольного открытия активизируется емкостью  $C_{зс}$  ( $C_{gd}$ ). При закрытии транзистора напряжение на стоке растет, скорость роста определяется значением  $dU_{си}/dt$ . Если считать сопротивление  $R_3$  на рис. 14 достаточно малым (так, что оно шунтирует  $C_{gs}$ ), то значение напряжения на затворе, вызванного изменением напряжения на стоке, можно приблизительно оценить по формуле:

$$V_{gs} = I_1 R_g = R_g C_{gs} \times dV/dt.$$

Даже из такой приблизительной оценки понятно, что при превышении скоростью нарастания напряжения на стоке некоторого критического значения транзистор может самопроизвольно открыться, несмотря на то, что вы пытаетесь его закрыть.

Очевидно, что транзисторы с низким пороговым напряжением (логически совместимые) более подвержены случайному открытию по описанному механизму. Важно также учитывать отрицательный температурный коэффициент порогового напряжения, особенно в условиях высокой температуры окружающей среды. Для предотвращения случайного открытия транзистора необходимо тщательно выбирать импеданс цепей управления затвором и, возможно, применять специальные меры по ограничению скорости нарастания напряжения стока.

Второй механизм самопроизвольного открытия MOSFET действует посредством паразитного биполярного транзистора. Емкость, образованная закрытым внутренним  $p-n$ -переходом транзистора ( $C_{db}$ ), включена между базой паразитного биполярного транзистора и стоком MOSFET. Эта емкость совместно с базовым сопротивлением  $R_b$  образует дифференцирующую цепь, выход которой соединен с базой транзистора. При больших значениях  $dU_{си}/dt$  напряжение на базе может достичь соответствующих значений и паразитный транзистор откроется. По аналогии с уже рассмотренным механизмом:

$$V_{be} = R_b C_{db} \times dV/dt.$$

Если падение напряжения на  $R_b$  достигнет значений более 0,7 В, переход база-эмиттер окажется смещенным в прямом направлении, и паразитный транзистор откроется с соответствующими последствиями. Повышение устойчивости MOSFET к нежелательному открытию по такому пути требует уменьшения базового сопротивления паразитного транзистора, что может обеспечиваться повышенным легированием  $p$ -области и уменьшением длины дистанции для базового тока  $I_2$ . Та же как и в первом случае, этот механизм усугубляется при повышении температуры, поскольку базовое сопротивление растет, а напряжение открытия паразитного транзистора уменьшается.