

Применение интегральных силовых модулей DIP-IPM

серий Ver. 3, Ver. 3,5 фирмы Mitsubishi Electric

Юрий Петропавловский

В предыдущей статье были рассмотрены номенклатура и основные параметры интегральных силовых модулей серий Ver. 3, Ver. 3,5, Ver. 4, 1200 В фирмы Mitsubishi Electric [1]. Номенклатура модулей в каталогах фирмы 2010 г. не претерпела существенных изменений. Предметом рассмотрения настоящей статьи являются особенности применения интегральных модулей третьей серии, руководство по применению которых было выпущено фирмой в конце 2009 г. [2]. Это руководство может быть полезным не только при разработке новой аппаратуры, но и в качестве пособия при ремонте действующих электроприводов. В состав серии Ver. 3 входят следующие модули: PS21562-P, PS21563-P, PS21564-P — корпус Mini DIP-IPM (35 выводов); PS21562-SP, PS21563-SP, PS21564-SP — корпус Mini DIP-IPM (37 выводов); PS21869-P, PS21869AP (длинные выводы) — корпус DIP-IPM (41 вывод).

Внешний вид модулей снизу показан на рис. 1; на их лицевые стороны наносится лазерная марки-



Рис. 1. Внешний вид модулей DIP-IPM, Mini DIP-IPM

ровка, параметры которой выдерживаются с большой точностью; виды обратной стороны модулей DIP-IPM и Mini DIP-IPM с маркировкой приведены на рис. 2. На рисунке отмечены: зона маркировки;

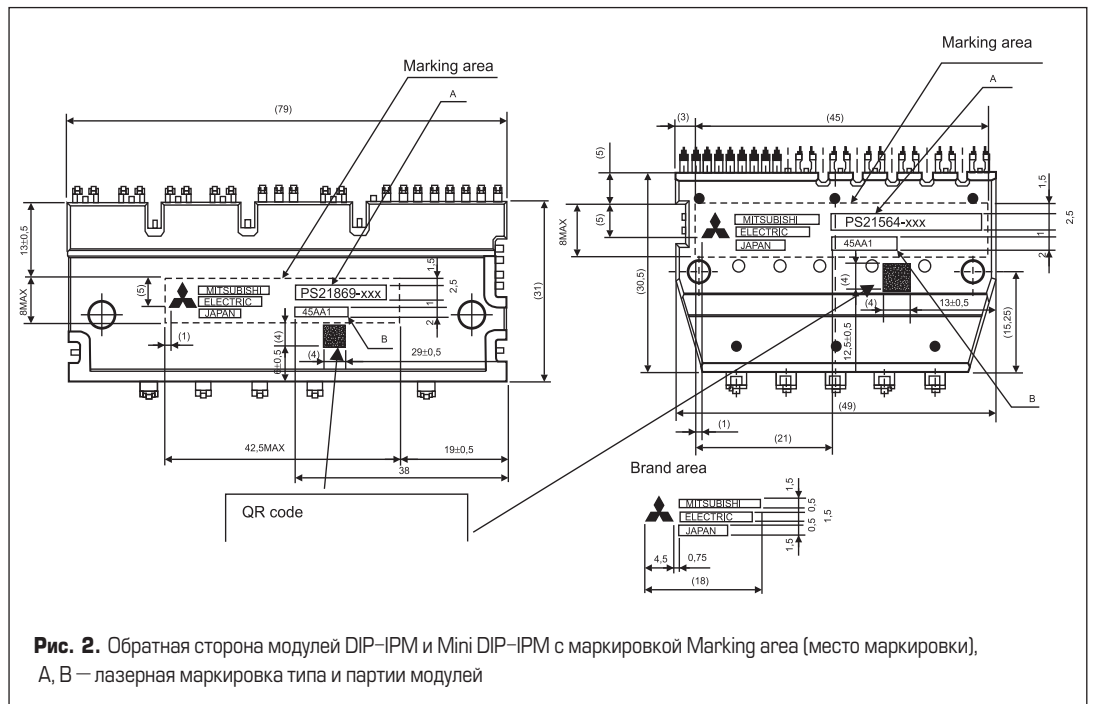


Рис. 2. Обратная сторона модулей DIP-IPM и Mini DIP-IPM с маркировкой Marking area (место маркировки), А, В — лазерная маркировка типа и партии модулей

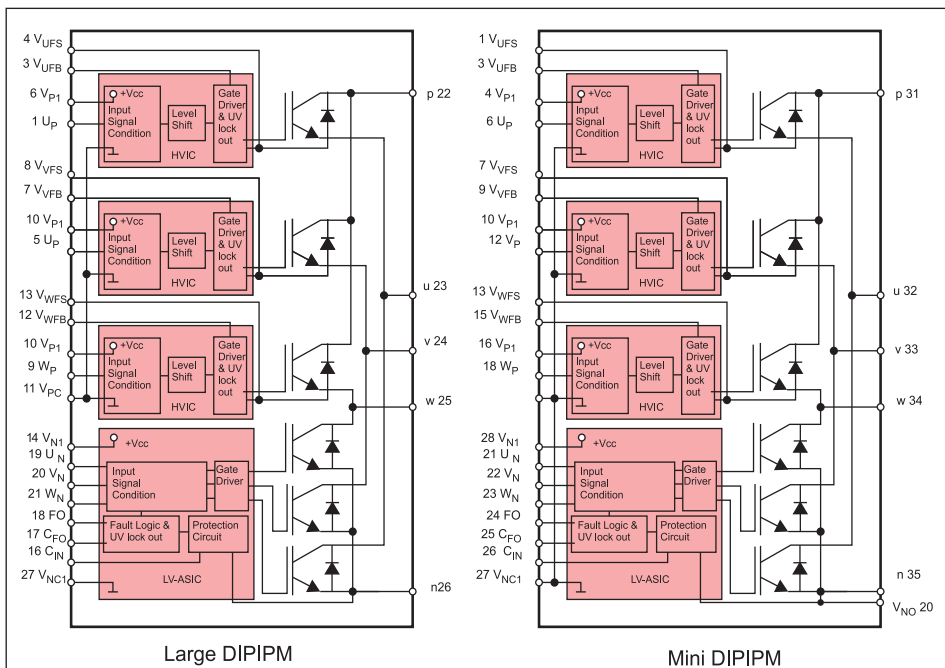


Рис. 3. Структура модулей DIP-IPM, Mini DIP-IPM: HVIC — схемы управления верхними IGBT; LVIC — схема управления нижними ключами; Input Signal Condition — согласующие схемы; Level Shift — схемы сдвига уровней; Gate Drive & UV lock out — драйверы затворов IGBT и схемы защиты; Fault Logic & UV lock out — схема формирования сигнала тревоги и схемы защиты от низкого напряжения; Protection Circuit — схема защиты от коротких замыканий

зона производителя (Mitsubishi Electric); A — тип модуля, B — номер партии; QR-код (код продуктовой линейки) — зарегистрированная торговая марка компании Denso Wave Inc. в Японии и других странах (возможно наличие партий модулей без QR-кода). Структуры и нумерация выводов модулей DIP-IPM и Mini DIP-IPM приведены на рис. 3, в их состав входят: схемы управления верхними каналами U, V, W — HVIC, нижними ключами — LV-ASIC (LVIC), выходные IGBT с антипараллельными диодами.

Каждая схема управления HVIC содержит согласующую схему (Input Signal Condition), схему сдвига уровня (Level Shift) и драйвер затвора IGBT со схемами защиты от пониженного напряжения питания (Gate Drive & UV lock out). В состав специализированной микросхемы LV-ASIC входят: согласующая схема, драйвер затворов нижних IGBT, схемы защиты от короткого замыкания и низкого напряжения питания (Protection Circuit) и схема формирования сигнала тревоги (fault Logic & UV lock out).

Назначение выводов модулей

- $(V_{UFB}-V_{UFS}), (V_{VFB}-V_{VFS}), (W_{WFB}-W_{WFS})$ — напряжения питания драйверов схем управления верхними IGBT. При использовании бутстрепных схем не требуется отдельных источников питания для каждого канала HVIC. Периодический заряд бутстрепных конденсаторов осуществляется через соответствующие открытые нижние IGBT. Для устойчивой работы систем электропривода напряжение на бутстрепных конденсаторах должно быть стабильным и не содержать шумов и помех, для этого подключать

их следует непосредственно вблизи соответствующих выводов модулей. Для предотвращения выхода из строя модулей в аварийных ситуациях между каждой парой выводов питания HVIC рекомендуется устанавливать защитные стабилитроны (24 В/1 Вт).

- V_{P1}, V_{N1} — напряжение питания VD схем управления HVIC и LVIC. Для повышения устойчивости работы схемы выводы необходимо шунтировать керамическими или пленочными конденсаторами, а также защитными стабилитронами (24 В/1 Вт).
- V_{NC} (V_{PC}) — корпус схем управления верхними и нижними IGBT. Разработку конструкции (печатной платы) схем электро-

привода следует проводить таким образом, чтобы предотвратить прохождение через этот вывод выходных токов IGBT.

- $U_P, V_P, W_P, U_N, V_N, W_N$ — входы управления HVIC и LVIC. Внутри модулей выводы подключены к триггерам Шмидта, совместимым с +5 В комплементарной МОП-логикой. Уровню логической единицы сигнала управления соответствует открытое состояние управляемого IGBT, а логическому нулю — закрытое. Длина соединительных (печатных) проводников, соединяющих выводы с выходами управляющих схем, не должна превышать 20 мм. Для предотвращения самовозбуждения схем на входах желательно устанавливать антипаразитные RC-цепи.
- C_{IN} — вход для подключения датчика тока (резистора обратной связи) схемы защиты от коротких замыканий. Сигнал обратной связи подается на этот вывод с датчика тока через RC-цепь, обеспечивающую подавление высокочастотных шумов выходного тока IGBT; сопротивление входа — около 600 кОм.
- F_O — выход сигнала тревоги (Fault signal), выход каскада с открытым коллектором. Обычно подключается к источнику питания +5 В через резистор 10 кОм.
- C_{FO} — вывод для подключения внешнего конденсатора схемы детектора «тревоги», подключается между этим выводом и выводом V_{NC} . От величины емкости конденсатора зависит длительность импульса «тревоги» (при $C = 0,022$ пФ $t_{FAULT} = 1,8$ мс).
- P, N — положительный и отрицательный выводы питания инверторов. Для эффективного подавления выбросов напряжения (Surge voltage) блокирующий (снабберный) конденсатор следует устанавливать непосредственно между ними.

Помимо перечисленного выше, имеются еще вспомогательные выводы (Dummy-pin), соединенные с различными внутренними элементами модулей. Их нельзя подключать к каким-либо другим выводам модулей и к печатным проводникам платы. К ним мож-

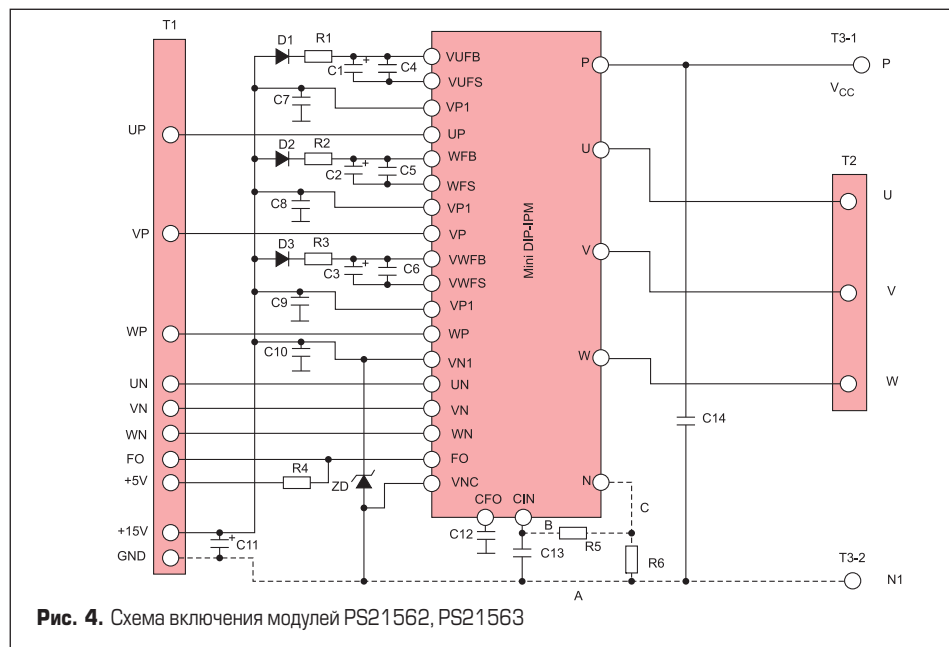


Рис. 4. Схема включения модулей PS21562, PS21563

но подключать измерительные приборы при проведении диагностики неисправностей и испытаниях систем электроприводов.

Вспомогательные выводы модулей в корпусах DIP-IPM: 27 — V_{PC} , 28 — U_{PG} , 29 — P, 30 — V_{PC} , 31 — V_{PG} , 32 — U, 33 — W_{PG} , 34 — V, 35 — U_{NG} , 36 — V_{NC} , 37 — V_{NO} , 38 — W_{NG} , 39 — V_{NG} , 40 — W, 41 — P.

Вспомогательные выводы модулей в корпусах Mini DIP-IPM (35 выводов): 2 — U_{PG} , 5 — COM, 8 — V_{PG} , 11 — COM, 14 — W_{PG} , 17 — COM, 19 — U_{NG} , 29 — V_{NG} , 30 — W_{NG} .

В модулях PS21562-P и PS21563-P вывод 20 (V_{NO}) соединен с выводом 35 (N), а в модулях PS21564-P этого соединения нет. В исполнениях SP (Mini DIP-IPM в 37-выводных корпусах) выводы эмиттеров нижних IGBT разделены: 35 — NU, 36 — NV, 37 — NW, вывод 20 не соединен с какими-либо другими выводами.

Типовая схема включения модулей без гальванической развязки с микропроцессорами управления рассмотрена в [1]. На рис. 4 приведена схема включения модулей PS21562, PS21563 в корпусах Mini DIP-IPM, рекомендованная фирмой Powerex (демонстрационная плата — mini DIP-IPM basic demonstration board). Пунктиром на схеме обозначены проводники, длина которых должна быть минимальна. В качестве бутстрепных диодов D1–D3 фирмой Powerex рекомендованы быстрые диоды 10DRA60 (1 A/600 В), конденсаторов C1–C3 — UFP1H220МЕН (22 мкФ/50 В) фирмы Nichikon, C4–C10 — высококачественные керамические ВЧ-конденсаторы GRM39R102M50P5 фирмы Murata, резистора обратной связи R6 — SL2TTE68LF 0,068 Ом $\pm 5\%/2$ Вт фирмы Japan KOA (номинал для данной демонстрационной платы). Расположение элементов на демонстрационной плате и ее внешний вид со стороны элементов и с торца приведены на сайте журнала.

Перейдем к особенностям функционирования и расчета элементов схем электропривода на базе рассматриваемых силовых модулей.

Входные цепи

Структура входных цепей модулей приведена на рис. 5, на всех входах управления HVIC и LVIC установлены нагрузочные резисторы (Pull-down resistors) сопротивле-

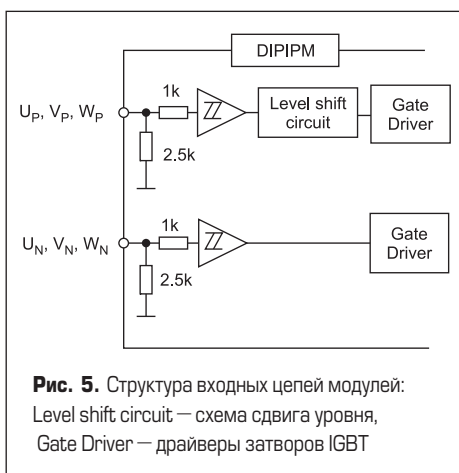


Рис. 5. Структура входных цепей модулей: Level shift circuit — схема сдвига уровня, Gate Driver — драйверы затворов IGBT

нием 2,5 кОм, поэтому внешние резисторы во входных цепях не требуются. Для работы с более низковольтной логикой (при напряжении питания V_{pl} , $V_{nl} = +15$ В и температуре выводов 25 °С) следует ориентироваться на следующие пороги срабатывания встроенных триггеров Шмидта: логический «0» — не более 0,8 В (типичное значение 1,4 В), логическая «1» — не менее 2,6 В (типичное значение 2,3 В). Входные цепи модулей рассчитаны на работу и с более высоковольтной логикой, максимально допустимые напряжения на входах не должны выходить за пределы диапазона от $-0,5$ В до $+(V_{pl}+0,5)$ В. Минимальная длительность входных ШИМ-импульсов включения (уровень лог. «1») — 0,3 мкс для всех типов модулей; минимальная длительность входных импульсов выключения (уровень лог. «0») при номинальном выходном токе модулей — 0,5 мкс для PS21562/563/564, 3 мкс для PS21869; при выходном токе, равном половине номинального: 0,5 для PS21562, 0,7 для PS21563, 2,6 для PS21564 и 5,9 мкс для PS21869.

Источник питания схем управления верхних IGBT

Питание схем управления HVIC-модулей осуществляется от последовательно соединенных источников питания LVIC (V_D) и напряжения V_{DB} на бутстрепных конденсаторах соответствующих каналов модулей. Схема заряда бутстрепных конденсаторов HVIC и соответствующие временные диаграммы сигналов приведены на рис. 6. Перед запуском схемы бутстрепные конденсаторы должны быть заряжены, что обеспечивается подачей импульсов запуска на вход управления, открывающего нижние IGBT. Длительность или

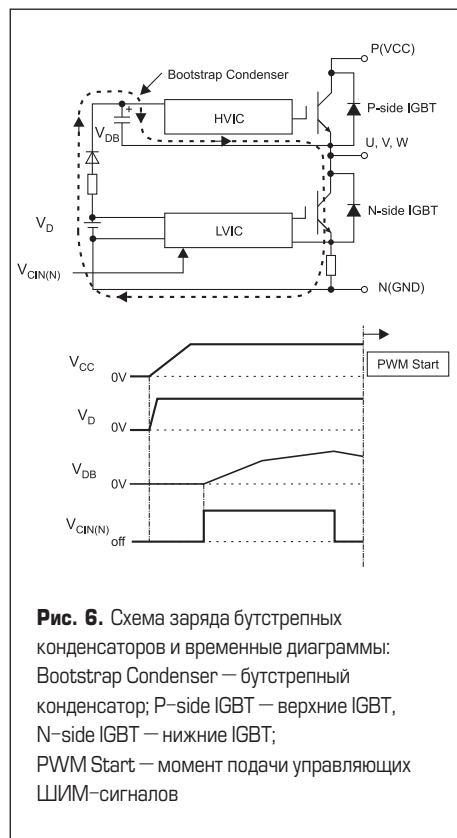


Рис. 6. Схема заряда бутстрепных конденсаторов и временные диаграммы: Bootstrap Condenser — бутстрепный конденсатор; P-side IGBT — верхние IGBT, N-side IGBT — нижние IGBT; PWM Start — момент подачи управляющих ШИМ-сигналов

количество импульсов в пакете запуска выбирается несколько большим, чем требуется для полного заряда.

Напряжение на бутстрепных конденсаторах в процессе работы электропривода не постоянно и зависит от состояния верхних и нижних IGBT. При закрытых верхних и открытых нижних IGBT оно определяется формулой:

$$V_{c1} = V_{pl} - V_F - V_{sat} - I_D R, \quad (1)$$

где V_{c1} — напряжение источника питания HVIC (выводы V_{pl} модулей), V_F — падение напряжения на бутстрепных диодах (D1–D3, рис. 4), V_{sat} — напряжение насыщения нижних IGBT, I_D — ток заряда, R — сопротивление ограничительных резисторов (R1–R3, рис. 4). При закрытых нижних IGBT через их антипараллельные диоды протекают токи индукции, а напряжение на бутстрепных конденсаторах определяется формулой

$$V_{c2} = V_{pl} - V_F + V_{ec}$$

где V_{ec} — падение напряжения на антипараллельных диодах нижних IGBT.

Емкость бутстрепных конденсаторов определяется формулой:

$$C = I_{DB} \times T / \Delta V_{DB} \quad (2)$$

где I_{DB} — ток в цепях питания модулей (по выводам VUFB, VVFB, VWFB на рис. 4, зависит от температуры и частоты), T — максимальная длительность импульсов (ШИМ), $\Delta V_{DB} = V_D - V_{DB}$ — допустимое падение напряжения на конденсаторах при разряде. В качестве примера в руководстве [2] приведены следующие значения параметров: $I_{DB} = 0,4$ мА, $T = 5$ мс, $\Delta V_{DB} = 1$ В, при этом емкость бутстрепных конденсаторов, рассчитанная по формуле (2), равна 2 мкФ (T и ΔV_{DB} выбираются разработчиками).

Сопротивление ограничительных резисторов определяется из соотношения: $R = (\Delta V_{DB} \cdot t_0) / (C \cdot \Delta V_{DB})$, где t_0 — минимальная длительность открывающих импульсов нижних IGBT. Например, при $t_0 = 20$ мкс, $\Delta V_{DB} = 1$ В, $C = 5$ мкФ номиналы ограничительных резисторов R1–R3 (рис. 4) равны 4 Ом. Время восстановления обратного сопротивления бутстрепных диодов должно находиться в пределах 100–150 нс и менее, максимальное обратное напряжение диодов при напряжении питания 450 В должно быть не менее 600 В; в соответствии с рекомендацией Powerex подойдет, например, быстрый диод 10DRA60 (600 В, 1 А, t_{rr} не более 120 нс при $dI/dt = 50$ А/мкс) фирмы NIEC (Nihon Inter Electronics Corporation, фирма выпускает обширную номенклатуру быстрых диодов).

Особенности подключения внешних элементов

В качестве снабберных конденсаторов в цепях питания IGBT, необходимых для снижения уровня переходных перенапряжений, возникающих при коммутации, рекомендуется

использовать пленочные или керамические конденсаторы емкостью 0,22–2,3 мкФ с минимальными потерями на высоких частотах. В схеме на рис. 4 использованы малогабаритные полиэфировые конденсаторы серии MDDSA фирмы Hitachi AIC на напряжение 630 В (рис. 7), имеющие фактор диэлектрических потерь (DF) не более 0,8%. Однако конденсаторы такого типа нежелательно использовать в схемах электропривода на более мощных модулях PS21564 и особенно PS21869, для них рекомендуется применять специализированные снабберные конденсаторы, например фирмы HK Film Capacitor (рис. 8). Источник питания следует разрабатывать таким образом, чтобы уровень шумовых флюктуаций напряжения питания был менее ± 1 В/мкс, а пульсации (ripple voltage) — менее ± 2 В. Важное значение имеет выбор точек подключения снабберного конденсатора, имеется три возможных варианта подключения (рис. 9):

- Степень подавления выбросов (Surge) определяется длиной проводников на участке A: чем меньше длина, тем более эффективно подавление.
- Обеспечивается эффективное подавление выбросов, однако при заряде/разряде конденсатора ток, генерируемый индуктивностями соединительных проводников, протекает через резистор обратной связи, что может вызвать ошибки в работе схемы защиты от коротких замыканий SC.
- Оптимальный вариант подключения, обеспечивающий приемлемую эффективность подавления выбросов.

Большое значение для устойчивой работы модулей имеет правильное подключение резистора обратной связи (датчика выходного тока). На рис. 10 показаны особенности подключения резистора. Индуктивность проводника на участке A не должна превышать 10 нГн, этому условию удовлетворяет медный печатный проводник длиной 17 мм, шириной 3 мм и толщиной 0,1 мм (к точке N1 подключен отрицательный вывод снабберного конденсатора по варианту 3). Проводник на участке B должен быть окружен общей корпусной шиной печатной платы. Внешнее соединение выводов N и V_{NO} необходимо только для модулей PS21562, PS21563 (пример разводки печатной платы схемы электропривода приведен на сайте журнала).

Схема защиты от коротких замыканий

Временные диаграммы сигналов в характерных точках LVIC и нижних IGBT, поясняющие работу схемы защиты от коротких замыканий (SC), приведены на рис. 11. Буквами обозначены: a1, a7 — нормальная работа, IGBT открыты; a2 — выходной ток превышает порог срабатывания SC; a3 — срабатывание схемы защиты и резкое блокирование затворов IGBT; a4, a6 — IGBT закрыты; a5 — на выходе F_0 формируется импульс «тревоги»; a8 — IGBT принудительно закрыты выходным сигналом SC независимо от уровня сигналов

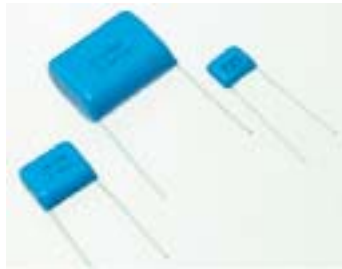


Рис. 7. Внешний вид конденсаторов MDDSA Hitachi AIC



Рис. 8. Внешний вид снабберных конденсаторов HK Film Capacitor

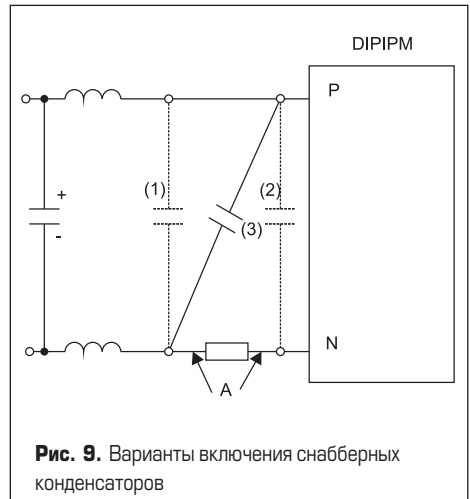


Рис. 9. Варианты включения снабберных конденсаторов

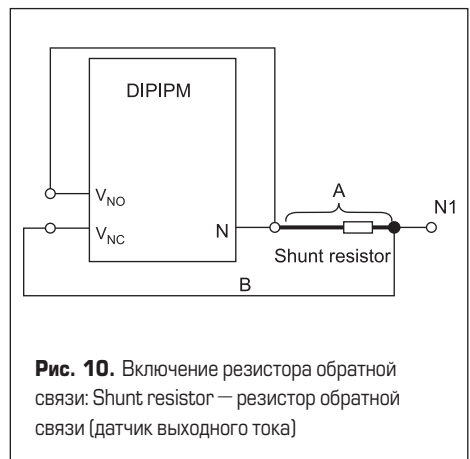


Рис. 10. Включение резистора обратной связи: Shunt resistor — резистор обратной связи (датчик выходного тока)

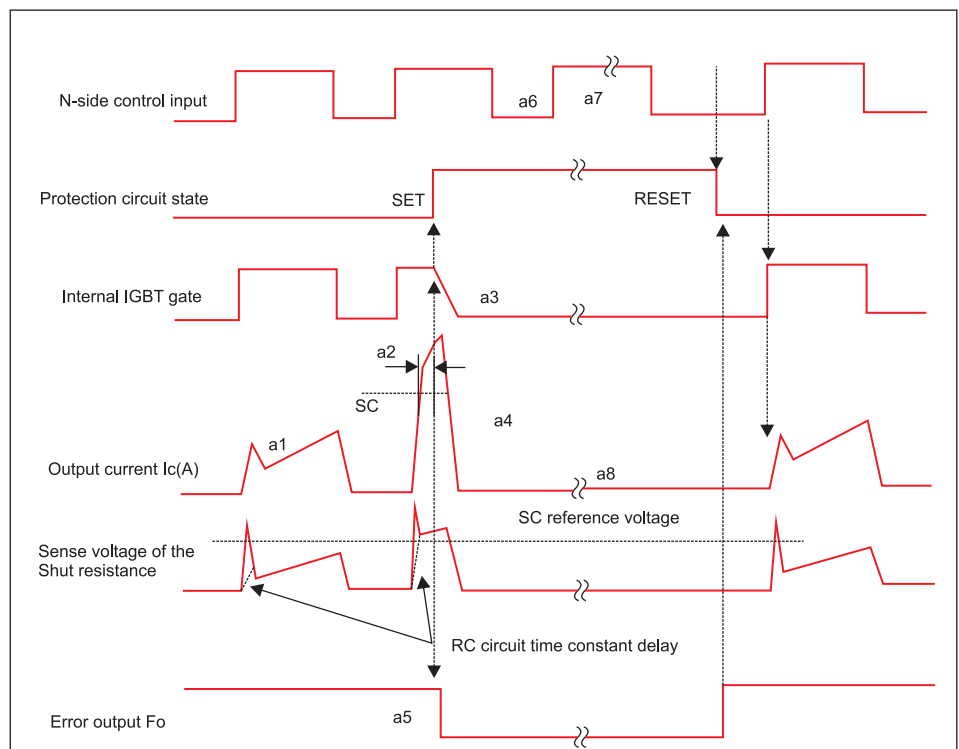


Рис. 11. Временные диаграммы сигналов в схеме защиты от коротких замыканий: N-side control input — сигналы на входе LVIC; Protection circuit state — состояние схемы защиты от коротких замыканий; SET — защита включена; RESET — защита выключена; Internal IGBT gate — сигналы на затворах IGBT; Output current I_0 — выходной ток IGBT; Sense voltage of the Shunt Resistance — сигналы на резисторе обратной связи; SC reference voltage — порог срабатывания схемы защиты от коротких замыканий; Error output F_0 — сигнал тревоги; RC circuit time constant delay — задержка RC-цепи

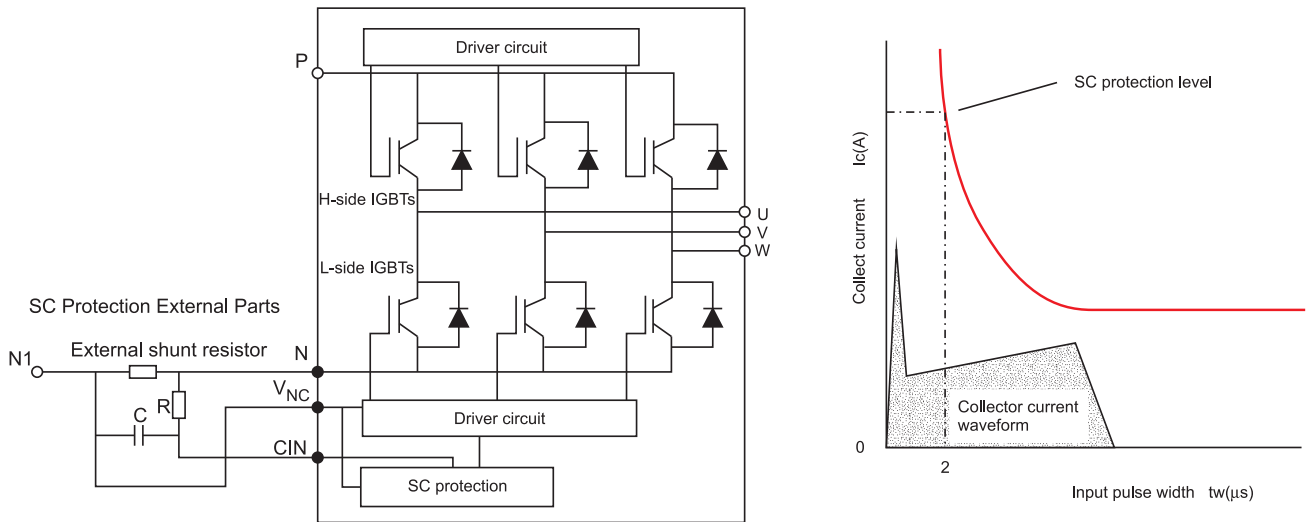


Рис. 12. Включение внешних элементов: SC Protection External Parts — внешние элементы схемы защиты от КЗ; External shunt resistor — резистор обратной связи; Drive circuit — драйверы затворов IGBT; SC protection — схема защиты от КЗ; Collector current waveform — форма импульса тока коллектора; SC protection level — ток срабатывания схемы защиты от КЗ; Input pulse width — длительность импульсов коллектора IGBT (мкс); Collect current I_C (A) — ток коллектора IGBT

управления; SET — момент включения SC; RESET — момент выключения SC.

Расчет внешних элементов схемы защиты производят, ориентируясь на рис. 12. Сигнал обратной связи подается на схему защиты через RC-фильтр, обеспечивающий подавление шумовых высокочастотных составляющих выходного тока. Сопротивление резистора обратной связи определяется выражением $R = V_{sc(ref)} / SC$, где $V_{sc(ref)}$ — номинальное напряжение срабатывания схемы SC (trip level), SC protection level — выходной ток, при котором срабатывает схема защиты, выбирается примерно равным двукратно максимально допустимому току модулей. $V_{sc(ref)}$ — напряжение на резисторе обратной связи, при котором срабатывает схема защиты, находится в пределах 0,45–0,52 В для всех типов рассматриваемых модулей. $SC = I_{kmax}$ для PS21562

составляет $5 \times 2 = 10$ А, для PS21563 — 20 А, PS21564 — 30 А, PS21869 — 100 А. При допуске на сопротивление резистора обратной связи $\pm 5\%$ его номинал для PS21562 выбирают равным 45–52 мОм (типичное 48,5 мОм), для PS21563 — 24,25 мОм, PS21564 — 16,15 мОм, PS21869 — 2,425 мОм. Постоянная времени интегрирующей RC-цепи по рекомендациям листов данных (Data sheet) всех рассматриваемых модулей выбирается в пределах 1,5–2 мкс (в схеме на рис. 4 $\tau = 2$ мкс, $C_{13} = 1000$ пФ, $R_3 = 2$ кОм).

Важным параметром, влияющим на надежность модулей при длительной эксплуатации, является допустимое количество циклов нагрева/остывания в процессе эксплуатации систем электропривода (гарантированное количество термоциклов). При большом числе термоциклов паяные соединения внутри мо-

дулей разрушаются (растрескиваются), что в конечном итоге приводит к выходу их из строя. На рис. 13 приведена зависимость гарантированного количества термоциклов от средней температуры выводов модулей при разнице температур нагрева/остывания 46, 88, 98 К, что соответствует плотностям отказов модулей (Failure rate) 0,1; 1; 10% (ГОСТ 27.002-89).

В ряде случаев управление электроприводом должно быть изолировано от питающей сети, поэтому схема включения модулей, приведенная на рис. 4, будет неприемлема. На рис. 14 приведена типовая схема включения модулей с использованием быстродействующих оптронов (High CMR), в ее состав кроме собственно оптронов входят шесть логических инверторов, эмиттерный повторитель для сигнала F_0 и 5-вольтовый источник питания (для питания микропроцессора управления используется отдельный источник питания на +5 В). В качестве оптронов могут использоваться, например, широко распространенные телекоммуникационные быстродействующие оптроны с напряжением изоляции 2500 В — 6N137, выпускаемые многими фирмами (Toshiba, Sharp, Fairchild, Vishay и др.).

Интегральные модули серии Ver. 3,5 отличаются от рассмотренных, в основном, величиной максимального выходного тока и выполнены в корпусах DIP-IPM с меньшим числом выводов. Все приведенные выше материалы вкпе с рекомендациями из руководства [2] можно использовать при разработке модулей этой серии. В каталоге фирмы 2010 г. имеются следующие модули серии Ver. 3,5: PS21265-P, PS21267-P (корпус DIP-IPM, 26 выводов); PS21265-AP, PS21267-AP (корпус DIP-IPM, 26 длинных выводов). Основные параметры модулей приведены в [1]. Структура модулей соответствует структуре DIP-IPM, приведенной на рис. 3.

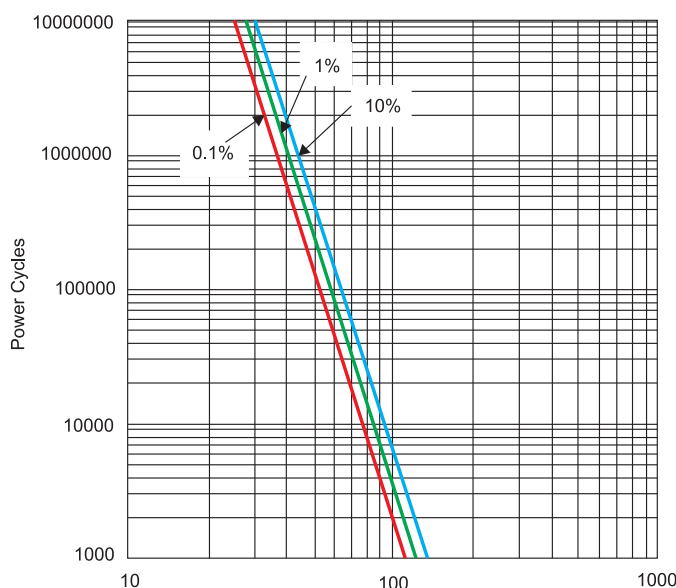


Рис. 13. Зависимость количества термоциклов от средней температуры выводов модулей

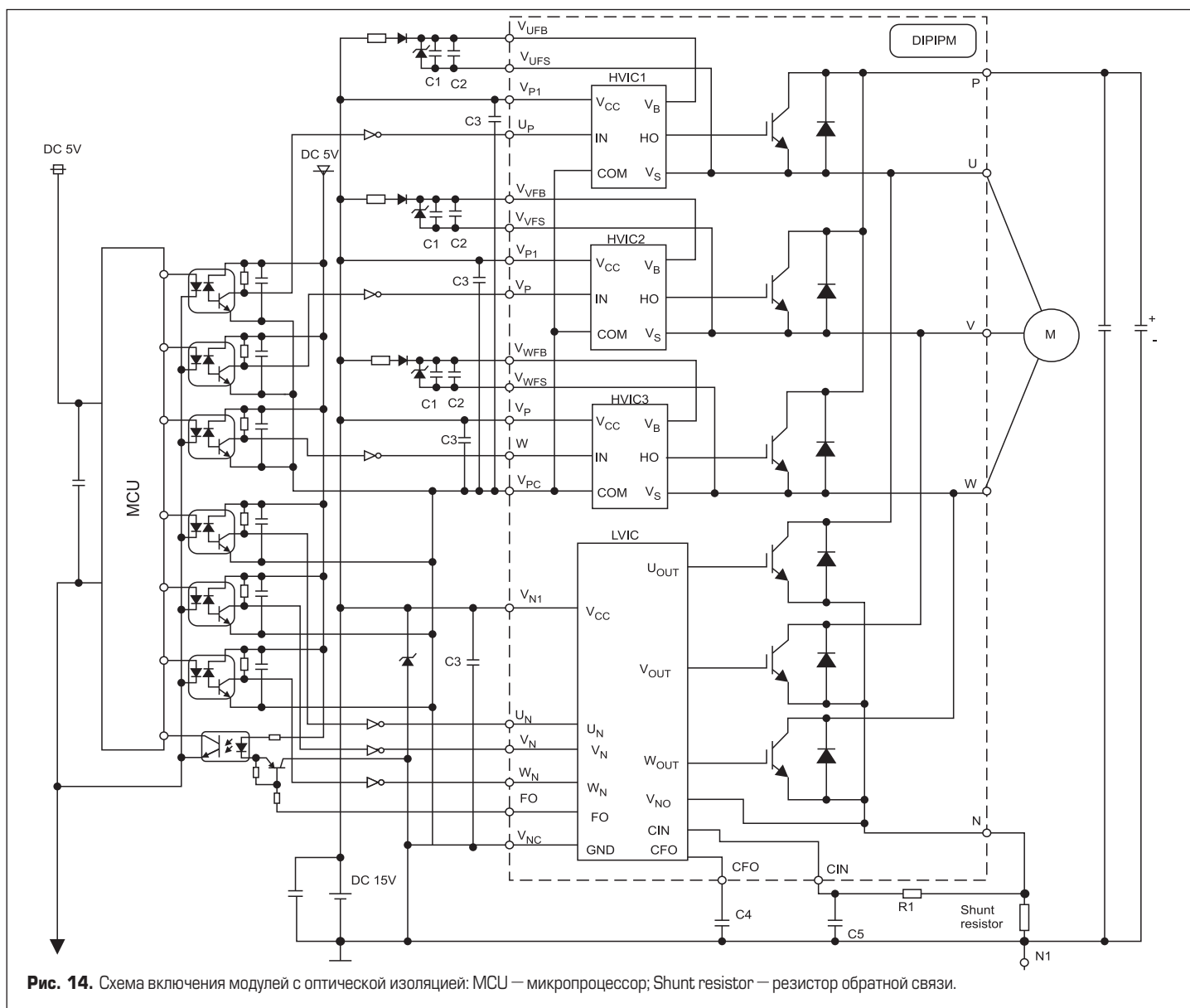


Рис. 14. Схема включения модулей с оптической изоляцией: MCU – микропроцессор; Shunt resistor – резистор обратной связи.

Назначения выводов модулей: 1 — U_p , 2 — V_{P1} , 3 — V_{UFB} , 4 — V_{UFS} , 5 — V_p , 6 — V_{P1} , 7 — V_{WFB} , 8 — V_{WFS} , 9 — W_p , 10 — V_{P1} , 11 — V_{PC} , 12 — V_{WFB} , 13 — V_{WFS} , 14 — V_{N1} , 15 — V_{NC} , 16 — C_{IN} , 17 — C_{FO} , 18 — F_O , 19 — U_N , 20 — V_N , 21 — W_N , 22 — P, 23 — U, 24 — V, 25 — W, 26 — N (вспомогательные выво-

ды Dummy-pin отсутствуют). Каких-либо существенных особенностей применения модулей в сравнении с вышеприведенными материалами и руководством [2] нет.

Внешний вид, разводка и расположение элементов на демо-плате приведены на сайте журнала <http://power-e.ru/files/Demoplata.zip>.

Литература

- Петропавловский Ю. Современные интеллектуальные силовые модули DIP-IPM фирм Mitsubishi и Powerex // Силовая Электроника. 2009. № 4.
- DIP-IPM Ver. 3. Application Note. 2009. <http://www.mitsubishichips.com/Global/products/powermod/note/index.html>