

Mini-IPM

ИНТЕЛЛЕКТ И КОМПАКТНОСТЬ

Серия миниатюрных модулей MiniSKiiP, разработанных компанией SEMIKRON и предназначенных для использования в приводах мощностью до 30 кВт, необычайно популярна среди производителей силовой электроники. Об этом свидетельствует тот факт, что доля SEMIKRON на европейском рынке компонентов данного диапазона мощности составляет 46%. Особенности конструкции модулей MiniSKiiP посвящены, например, статьи [1, 2]. В 2008 году на ежегодной выставке PCIM в Нюрнберге было представлено новое поколение интеллектуальных силовых модулей MiniIPM с интегральным драйвером на основе технологии SOI, полностью исключающей возможность защелкивания.

Андрей Колпаков

Andrey.Kolpakov@semikron.com

Введение

Термином «интеллектуальный силовой модуль» (или IPM) в электронике обозначают устройство высокой степени интеграции, объединяющее в одном корпусе или на одном кристалле силовой каскад и схему управления затворами. Драйвер при этом может быть построен на дискретных компонентах или на однокристальной интегральной схеме. Примером первого решения является серия мощных модулей SKiiP компании SEMIKRON с выходным током до 2400 А, имеющих встроенную плату управления, подключаемую с помощью пружинных контактов.

Второй вариант используется в серийных мало-мощных IPM с током, не превышающим 30 А, и рабочим напряжением 600 или 1200 В. Подобные компоненты производят многие фирмы, и рынок мало-мощных применений достаточно хорошо освоен, чего нельзя сказать о диапазоне средних мощностей (ток 30–100 А), где выбор интеллектуальных силовых модулей, особенно для промышленных условий эксплуатации, крайне ограничен. Именно на этот рынок ориентирована новая разработка компании SEMIKRON — миниатюрный индустриальный IPM в приводной конфигурации CIB (выпрямитель – инвертор – тормозной каскад) с интегральным высоковольтным драйвером на основе технологии SOI [3].

По мере развития технологий силовой электроники интегральные высоковольтные микросхемы (HVIC) постепенно вытесняют гибридные драйверы в низковольтных интеллектуальных модулях, рассчитанных на ток до 20 А. Преимущества интегральных схем для таких применений очевидны: они надежнее, дешевле и компактнее.

Кроме того, использование HVIC высокой степени интеграции позволяет реализовать больше функций без увеличения стоимости изделия.

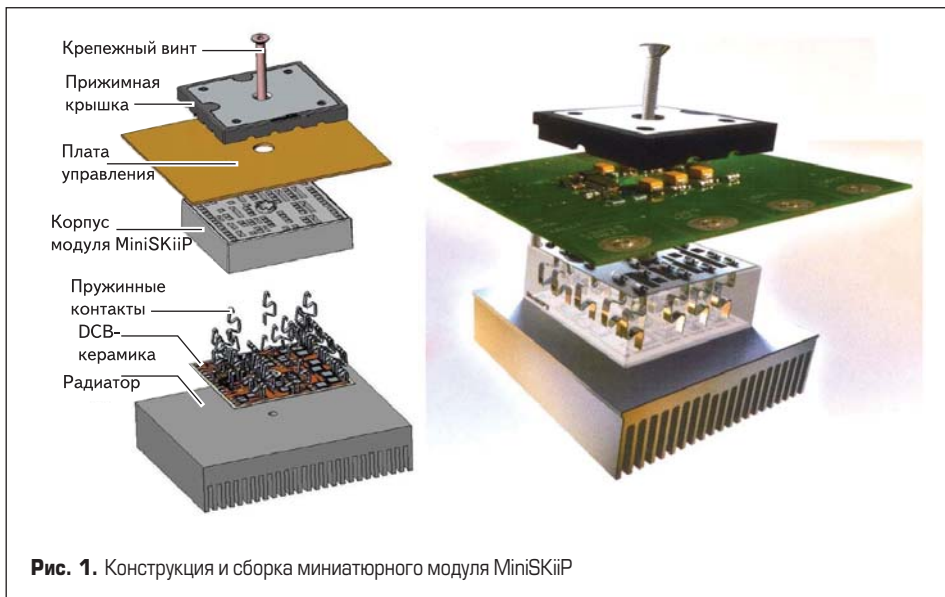
Новый IPM был разработан на основе одного из самых популярных продуктов SEMIKRON — миниатюрного «безбазового» силового модуля MiniSKiiP.



В компонентах этого семейства реализованы основные конструкторские инновации SEMIKRON: прижимная технология сборки “pressure contact” и пружинные выводы оригинальной конструкции. В модулях использована керамическая подложка из оксида алюминия Al_2O_3 , обеспечивающая напряжение изоляции 2,5 кВ.

Подключение сигнальных и силовых цепей MiniSKiiP осуществляется с помощью пружинных контактов. Допустимый ток одного терминала составляет 20 А, для повышения токовой нагрузки применяется параллельное включение от 2 до 8 пружин. Высокая надежность подобных соединений в условиях механических и климатических воздействий подтверждена многочисленными испытаниями и многолетним опытом эксплуатации [4].

Основное преимущество прижимной технологии SKiiP — это высокая стойкость к термоциклированию благодаря отсутствию паяного слоя большой площади, соединяющего медную базовую плату с керамической подложкой. Монтаж всей сборки производится в одном направлении с помощью одного крепежного винта, что позволяет удешевить и упростить процесс производства, особенно в автоматическом режиме.



па, отличаются высокой плотностью мощности при очень низких массо-габаритных показателях.

MiniIPM — принципиальная схема и топология платы

Упрощенная принципиальная схема нового IPM и расположение элементов на изолирующей подложке показаны на рис. 2а и 2б. Модуль имеет стандартную приводную конфигурацию: входной диодный выпрямитель, 3-фазный IGBT-инвертор и тормозной чоппер. 7-канальный HVIC-драйвер вырабатывает управляющие импульсы для транзисторов инвертора и чоппера и осуществляет их защиту от токовой перегрузки. Кроме того, на плате расположен термодатчик (терморезистор с характеристикой NTC) для тепловой защиты модуля.

Установка чипов драйвера и резисторов затворов на керамическую подложку осуществляется с помощью теплопроводящего клея. Кристаллы IGBT и диодов имеют паяное соединение с DCB-платой, толщина которой составляет 0,38 мм без учета двухсторонней медной металлизации (+0,2 мм). На верхнем слое расположены токонесущие шины (шаг трассировки 0,8 мм), нижний слой выполняет функции экрана. Топология силовых цепей разработана с учетом обеспечения минимальной распределенной индуктивности для снижения уровня переходных перенапряжений.

Алюминиевые выводы силовых кристаллов соединяются с шинами посредством диффузионной сварки. Этот же метод применен для подключения контактных площадок HVIC, для чего используются тонкие проводники толщиной 25 мкм (рис. 3а). Выводы микросхемы вместе с проводниками защищаются от воздействия окружающей среды с помощью специального эпоксидного покрытия. Внутренний объем модуля заполнен эластичным силиконовым гелем, что обеспечивает герметичность конструкции и улучшает распределение тепла.

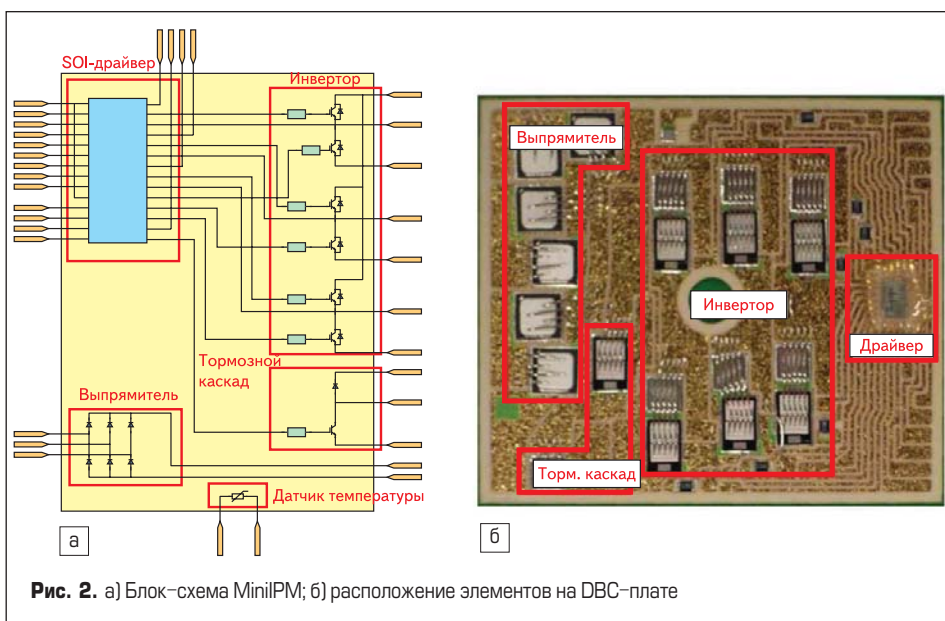


Рис. 2. а) Блок-схема MiniIPM; б) расположение элементов на DCB-плате

На рис. 1 показана конструкция модуля и внешний вид сборки MiniSKiiP с платой управления на основе smd дискретных элементов, размещенных под прижимной крышкой. При-

жимной способ соединения обеспечивает равномерный отвод тепла, высокую стойкость к ударам и вибрациям. Преобразователи, созданные с применением модулей данного ти-

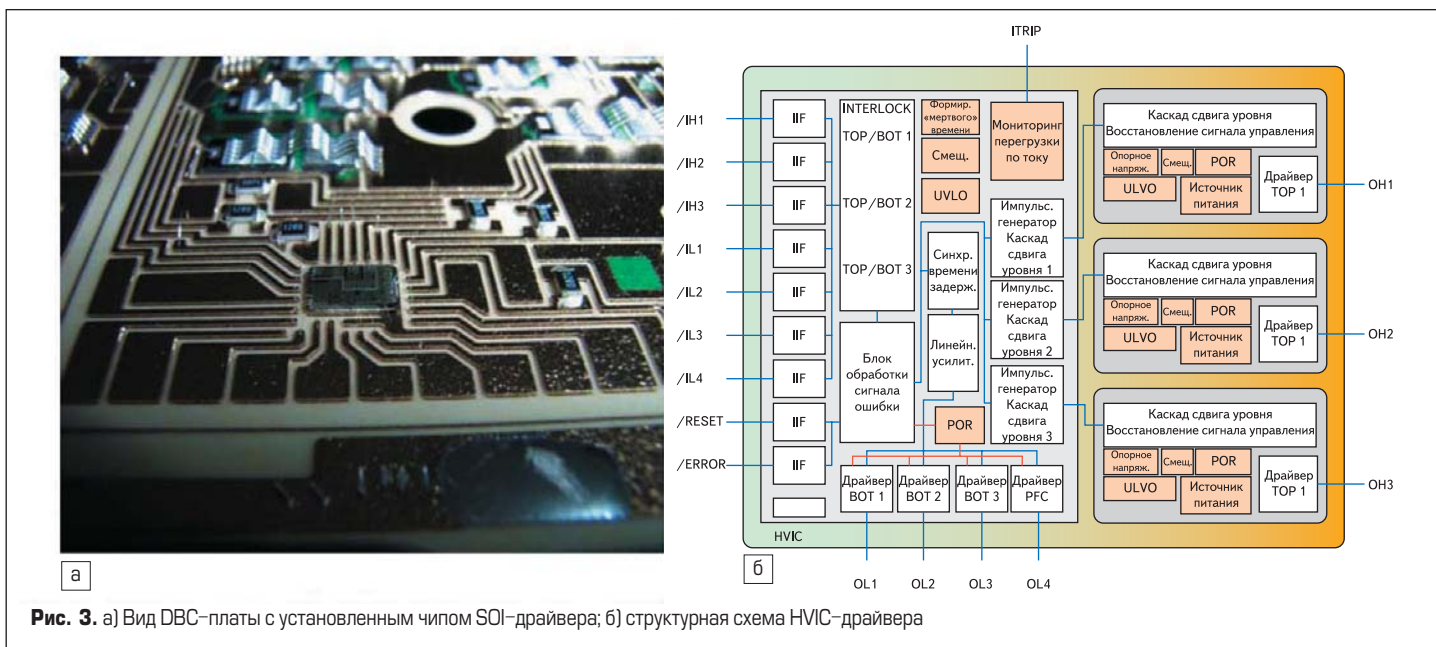


Рис. 3. а) Вид DCB-платы с установленным чипом SOI-драйвера; б) структурная схема HVIC-драйвера

7-канальный интегральный драйвер IGBT

На рис. 36 представлена блок-схема интегрального HVIC-драйвера, имеющего 7 каналов управления затвором, а структура чипа показана на рис. 4. Устройство содержит узлы, необходимые для работы 3-фазного инвертора привода. Четыре независимых канала нижнего уровня BOT способны выполнять функцию корректора коэффициента мощности (PFC) и тормозного каскада, все логические входы драйвера совместимы с TTL и 3,3-В CMOS-сигналами.

Схема содержит узел обработки сигнала неисправности, отключающий выходные транзисторы при падении напряжения питания драйвера (защита UVLO — Under Voltage LockOut), при возникновении перегрузки по току, определяемой по сигналу токового шунта на входе ITRIP (уровень срабатывания — 430 мВ), а также при подаче внешнего сигнала на вход /IN_ERR. Опорные напряжения для работы схемы мониторинга UVLO и схемы сброса интегрированы в выходные и выходные каскады каждого канала верхнего уровня (TOP).

Двухнаправленный вывод /RESET формирует статусный сигнал о готовности модуля к работе после включения питания и инициализации. Он же может быть использован контроллером для сброса и перезапуска HVIC-драйвера, входы управления которого совместимы с TTL и 3,3-В КМОП-логикой.

Выходы управления затворами обеспечивают ток включения/выключения 500/660 мА при напряжении 15 В, что достаточно для управления MOSFET/IGBT-транзисторами с током коллектора до нескольких десятков ампер. Драйвер может работать при напряжении питания в диапазоне 10–17 В, время задержки сигнала составляет около 300 нс.

Каждый из каналов TOP имеет отдельную схему сдвига потенциала и формирования «мертвого времени», а также узел UVLO для мониторинга рабочих напряжений верхнего плеча. Такая возможность особенно полезна в том случае, когда питание производится с помощью бутстрепных конденсаторов.

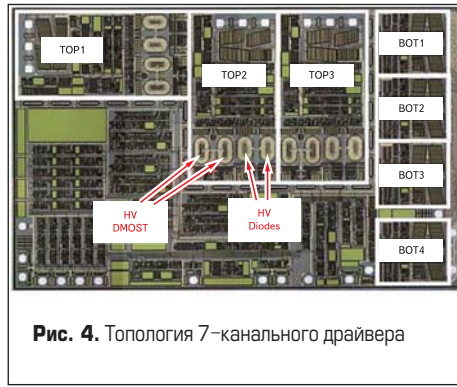


Рис. 4. Топология 7-канального драйвера

На рис. 4 представлена топология чипа 7-канального SOI-драйвера. Площадь кристалла составляет около 15 мм². На рисунке выделены высоковольтные элементы каскадов сдвига уровня каналов TOP (HV DMOST-транзисторы и HV-диоды) и выходные каскады схемы управления затворами.

Концепция усовершенствованного каскада сдвига уровня

В широко применяемых в настоящее время интегральных драйверах с напряжением 600 и 1200 В для разделения входных и выходных каскадов используются схемы сдвига уровня, построенные на базе высоковольтных *p-n*-структур. Необходимо отметить, что возможности сдвига потенциалов с помощью полупроводниковых переходов крайне ограничены. Отрицательные переходные перенапряжения, наводимые при коммутации токов в паразитных индуктивностях силовых цепей, приводят к защелкиванию паразитных триггерных структур, неизбежно присутствующих в выходных каскадах однокристалльных драйверов. Этот вопрос полностью не решен до сих пор, в первую очередь, из-за низкой устойчивости каскадов сдвига уровня.

Производители интегральных схем управления затворами MOSFET/IGBT пытаются частично решить проблему, используя так называемые структуры с подавлением не основных носителей, однако даже они не позволяют полностью исключить защелкивание, возможность которого сохраняется при высокой ско-

рости коммутации. Кроме того, диапазон рабочих температур HVIC-микросхем ограничен на уровне 150 °С из-за резкого возрастания токов утечки смещающих *p-n*-переходов при нагреве, в то время как современные силовые ключи способны работать при температурах до 175 °С и выше.

Высоковольтная базовая технология SOI-CMOS [6] обеспечивает абсолютное подавление эффекта защелкивания, поскольку все активные элементы структуры SOI имеют диэлектрическую изоляцию. CMOS-каскады нижнего и верхнего уровня, построенные на базе квазимонолитных транзисторных ячеек, расположены на изолированных кремниевых «островках», разделенных зонами LOCOS (local oxidation of silicon) — защитными слоями оксида кремния. Еще одним важным достоинством SOI-структур являются крайне низкие токи утечки, в результате рабочая температура интегральных схем, построенных на основе такой топологии, может достигать 200 °С.

Схема сдвига канала BOT

Упрощенная принципиальная схема каскада сдвига уровня (канал управления транзистором нижнего плеча) показана на рис. 5а. Она состоит из двух независимых комплементарных цепей передачи сигнала, позволяющих осуществлять сдвиг в область положительных и отрицательных напряжений. В отличие от обычного статического CMOS-каскада, схема дополнена высоковольтными диодами в каждом из каналов. В понижающем/повышающем тракте используется две перекрестных параллельных ветви, способных работать в триггерном режиме.

Благодаря полной диэлектрической изоляции каждого компонента схемы эффект защелкивания в данном устройстве полностью исключен. Вследствие этого, а также за счет очень высокой степени защищенности затворных цепей от внешних влияний, присущей технологии SOI, каждый из узлов цепи может работать практически при любом потенциале. Максимально допустимое напряжение смещения в данном случае ограничено только напряжением пробоя MOSFET-транзисторов.

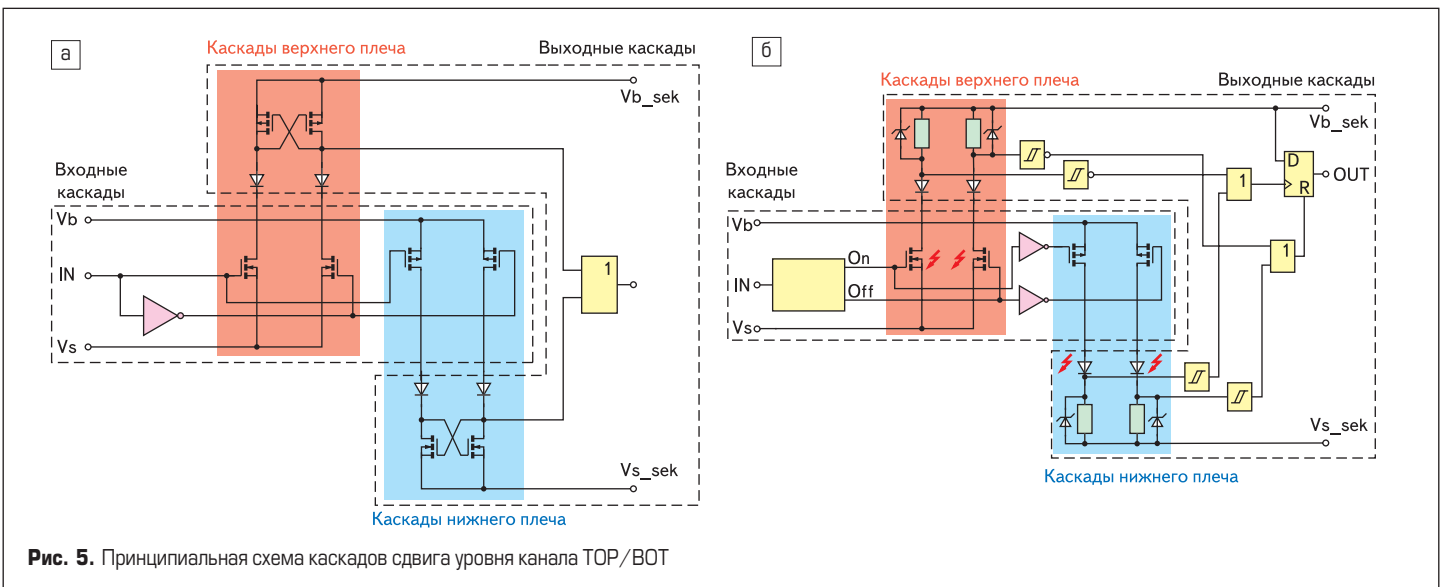


Рис. 5. Принципиальная схема каскадов сдвига уровня канала TOP/BOT

В зависимости от перепада напряжения между входными и выходными цепями драйвера ($V_{\text{offset}} = V_{\text{vs_sek}} - V_{\text{s}}$) схема сдвига верхнего ($V_{\text{offset}} \geq 0V$) или нижнего уровня ($V_{\text{offset}} \leq 0V$) передает входной сигнал на выходные каскады и далее на управляемые затворы. Неактивная цепь блокируется с помощью обратносмещенных диодов.

Схема сдвига канала TOP

Упрощенная принципиальная схема каскада сдвига уровня в тракте управления транзистором TOP показана на рис. 5б. Как и в предыдущем случае, она состоит из двух комплементарных каналов верхнего и нижнего уровня. Проблема заключается в том, что не существует достаточно хороших *p*-MOS транзисторов с напряжением пробоя, превышающим 600 В. В приведенной схеме для передачи импульсного сигнала используется высоковольтный *n*-DMOS транзистор и два высоковольтных диода (HV diodes), блокирующих обратное напряжение в канале сдвига нижнего уровня. Передача сигнала осуществляется в импульсном режиме, что позволяет минимизировать уравнивающие токи и мощность рассеяния. Однако для практической реализации в этом случае требуются более сложные каскады формирования и восстановления сигнала, чем в канале BOT. Дифференциальная схема, содержащая две цепи в одном канале сдвига уровня, обеспечивает максимальную надежность трансформации и хорошее качество восстановления импульсов управления, а также высокий иммунитет к наводкам со стороны силовых цепей.

Моделирование тепловых режимов

Одним из наиболее интересных конструкторских решений, использованных в новых модулях серии MiniIPM, является прямое подключение чипа драйвера на керамическую подложку. Это позволяет обеспечить его эффективное охлаждение и повысить рабочую частоту устройства управления. Для анализа процесса отвода тепла, выделяемого чипом, была создана 3D-модель, включающая SOI-структуру, слой теплопроводящего клея, керамическую DBC-плату и радиатор.

На рис. 6 показано распределение тепла в эле NVIC-драйвера при мощности рассеяния 1 Вт. Как видно на рисунке, основные зоны

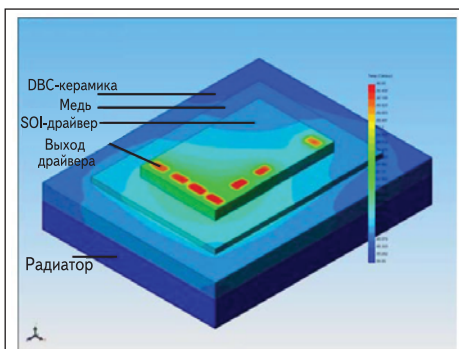


Рис. 6. Моделирование тепловых режимов 7-канального NVIC-драйвера

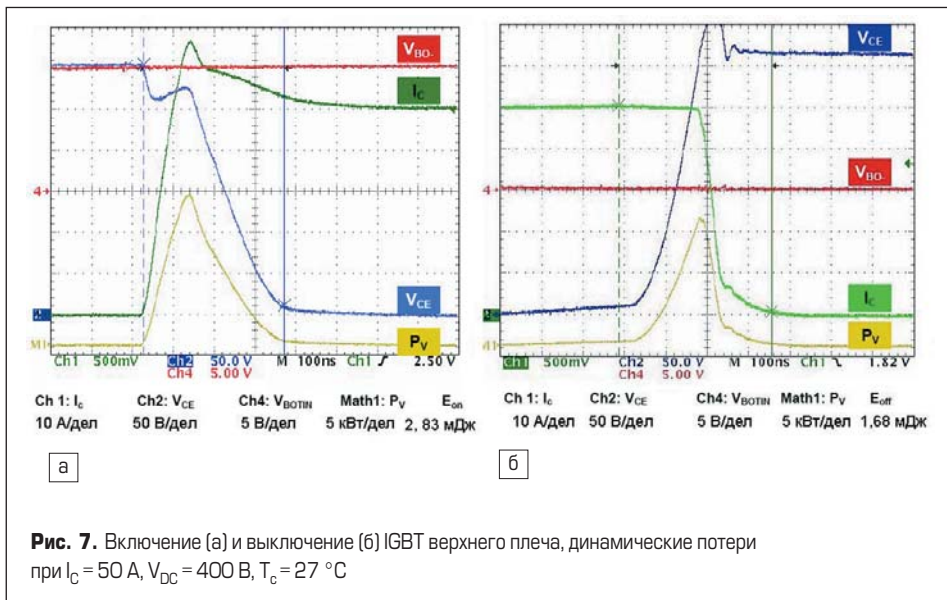


Рис. 7. Включение (а) и выключение (б) IGBT верхнего плеча, динамические потери при $I_c = 50 \text{ A}$, $V_{DC} = 400 \text{ В}$, $T_c = 27 \text{ }^\circ\text{C}$

нагрева создаются выходными каскадами драйвера. Граничное условие моделирования — это поддержание температуры радиатора на уровне 85 °C. Анализ показал, что максимальная температура чипа (выход драйвера в нижнем правом углу) достигает значения $T_{\text{jmax}} = 89 \text{ }^\circ\text{C}$. Таким образом, тепловое сопротивление «кристалл – радиатор» для данной конструкции составляет $R_{\text{th(j-s)}} \approx 4 \text{ }^\circ\text{C/Вт}$. Столь низкое значение $R_{\text{th(j-s)}}$ достигнуто благодаря хорошей тепловой связи NVIC-кристалла и радиатора, которую обеспечивает керамическая подложка.

Результаты измерений

Для анализа динамических характеристик MiniIPM были проведены испытания модуля, содержащего кристаллы 3-го поколения IGBT Trench 3 (600 В/50 А) и диоды CAL 3. Эпюры режима переключения, полученные при напряжении питания $V_{DC} = 400 \text{ В}$, представлены на рис. 7.

Суммарное значение коммутационных потерь $E_{\text{tot}} = E_{\text{on}} + E_{\text{off}} = 4,5 \text{ мДж}$ оказалось несколько выше справочного значения для базового модуля MiniSKiiP (3,2 мДж @ 150 °C), которое было получено при использовании внешней дискретной схемы управления. При

чина этого — в меньшем выходном токе интегральной схемы NVIC (500 мА/650 мА для режима включения/выключения). Для снижения уровня потерь драйвер следующего поколения будет модифицирован для повышения выходного тока до 1 А, что может быть достигнуто без существенного увеличения размера чипа.

На рис. 8б приведены эпюры, полученные в ходе стандартного 2-импульсного теста, проведенного при двойном номинальном токе коллектора IGBT нижнего плеча. Подача двойного импульса регулируемой длительности на транзистор, нагруженный на цепь КЗ с нормированной индуктивностью L_{SC} , позволяет контролировать все основные динамические характеристики ключа и антипараллельного диода, включая устойчивость к электромагнитным помехам, поэтому данный вид испытаний используют практически все производители силовых модулей.

Испытания проводятся в такой последовательности: во время подачи первого отпирающего импульса энергия запасается в индуктивности L_{SC} . После запираания транзистора ток протекает через оппозитный диод, что приводит к появлению отрицательного переходного сигнала на выходе драйвера. Второй

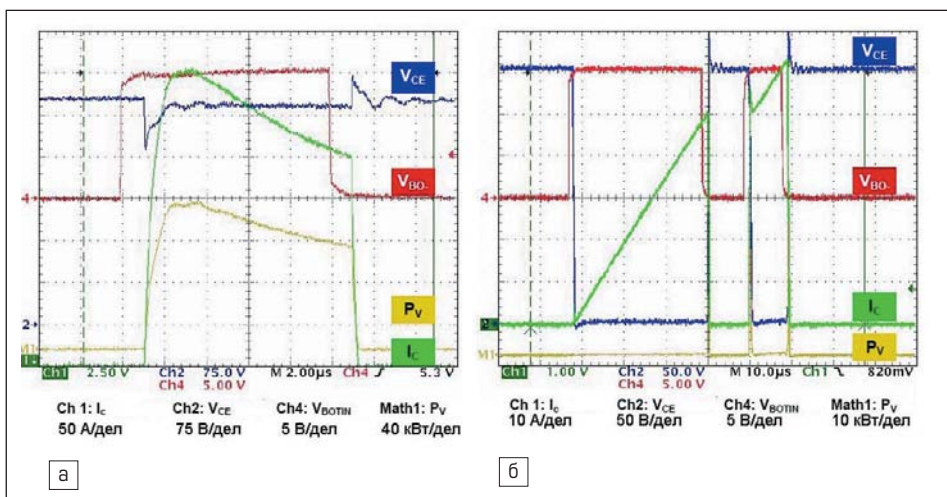


Рис. 8. а) Выключение IGBT нижнего плеча при коротком замыкании (КЗ тип 1, $V_{DC} = 400$); б) 2-импульсный тест IGBT нижнего плеча ($I_c = 100 \text{ A}$, $V_{DC} = 300 \text{ В}$, $T_c = 27 \text{ }^\circ\text{C}$)

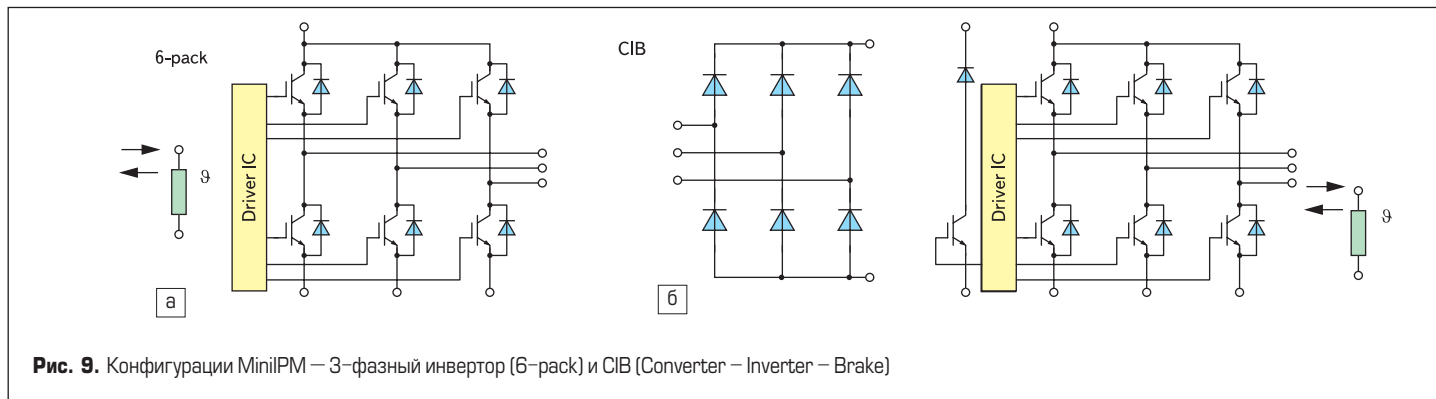


Рис. 9. Конфигурации MiniIPM — 3-фазный инвертор (6-pack) и CIB (Converter – Inverter – Brake)

импульс включения подается на вход драйвера сразу после первого, при этом опорное напряжение выходного каскада схемы управления имеет минимальное значение. Критерии надежности работы в этом случае — неискаженная передача сигнала включения затвора и отсутствие задержек.

Наиболее важным косвенным параметром, позволяющим определить стойкость к EMI, является длительность фронта второго импульса, поскольку его положение соответствует максимальному уровню генерируемых шумов. Очень интересен вопрос о возможности сбоя в работе каскада сдвига нижнего уровня канала управления TOP при большом значении dV/dt. Проведенные испытания показывают стабильную работу схемы передачи сигнала при всех тестовых условиях эксплуатации: не было выявлено ложных срабатываний ни при возмущениях входного сигнала, вызываемых двойным импульсом, ни сбоев, обусловленных нестабильной работой каскадов сдвига уровня.

Результаты испытаний схемы в режиме КЗ типа I (включение на короткозамкнутую нагрузку нормированной индуктивности) представлены на рис. 8а. Как показывают графики, IGBT безопасно выключается с тока самоограничения 350 А, при этом уровень перенапряжения на коллекторе не превышает 50 В ($V_{CEmax} = 447$ В).

Таблица. Основные характеристики MiniIPM

Тип	P, кВт	V _{CEsat} , В	Схема	IGBT				Выпрямитель
				I _c , А	I _{ном1} , А	V _{CEsat} , В	R _{th(j-c)} , К/Вт	
SKiiP 25NAB1066V1	4	600	CIP	39	30	1,45	1,35	370
SKiiP 26NAB1066V1	5,5	600	CIP	59	50	1,45	0,95	370
SKiiP 37NAB1066V1	7,5	600	CIP	79	75	1,45	0,75	700
SKiiP 25AC112T4V1	15	1200	6-pack	72	50	1,85	0,65	-

Заключение

В предлагаемой статье представлены результаты разработки интеллектуального силового модуля с интегрированным драйвером затворов, проведенной компанией SEMIKRON. Новый IPM в конфигурациях 6-pack и CIB (рис. 9), рассчитанный на использование в приводах средней мощности, создан на базе одного из самых успешных продуктов SEMIKRON — миниатюрного модуля MiniSKiiP.

В интегральной схеме управления затворами, созданной на основе технологии SOI и новой концепции сдвига уровня, полностью исключена возможность защелкивания и существенно повышена стойкость к наведенным фронтам напряжения обеих полярностей. Эксперименты, проведенные с опытным 7-канальным 600-вольтовым драйвером, показали, что он сохраняет полную работоспособность при смещении до -45 В в канале управления транзистором верхнего плеча и до -20 В в канале управления транзистором нижнего плеча.

Благодаря высокой стойкости к термоциклированию, хорошим тепловым и механическим характеристикам, а также простоте монтажа новый IPM является одним из самых надежных в своем классе компонентов,

пригодным для применения в самых тяжелых условиях эксплуатации.

В настоящее время к выпуску готовятся 4 типа модулей MiniIPM с рабочим напряжением 600 и 1200 В, основные параметры которых представлены в таблице. Инженерные образцы и технические характеристики новых компонентов должны быть доступны в IV квартале 2008 года.

Литература

1. Колпаков А. MiniSKiiP II — миниатюрные модули для привода // Электронные компоненты. 2004. № 7.
2. Колпаков А. MiniSKiiP II — миниатюрные модули для привода. Часть 2 // Силовая электроника. 2005. № 4.
3. Vogler B., Roßberg M., Herzer R., Reusser L., Wurm T. 600V Converter/Inverter/Brake (CIB) — Module with integrated SOI Gate Driver IC for Medium Power Applications. SEMIKRON Elektronik GmbH & Co KG Germany, TU Ilmenau Germany.
4. Колпаков А. Надежность пружинных контактов в условиях промышленных сред // Силовая электроника. 2006. № 4.
5. Herzer R., Popp R., Koenig B., Haeupl K. MiniSKiiP II — Benchmark for 600V CIB modules. Proceedings ISPSD 2004, pp. 297–300.
6. Россберг М., Воглер Б., Херцер Р. Драйверы MOSFET/IGBT технологии SOI с усовершенствованными каскадами сдвига уровня // Компоненты и технологии. 2007. № 12.
7. Ruething H., Umbach F., Hellmund O., Kanschat P., Schmidt G. 600V-IGBT³: Trench Field Stop Technology in 70µm Ultra Thin Wafer Technology. ISPSD 2003 Proceedings, pp. 63–66.