

Управление последовательностью включения источников питания

Texas Instruments с двумя выходами

Для уменьшения энергопотребления и повышения производительности элементы топологии процессорных ядер имеют меньшие размеры и требуют меньших напряжений питания, чем напряжения системной шины. Управление питанием в таких системах требует особого внимания. Микросхемы управления питанием предыдущих поколений и литература по их применению не предлагают адекватных решений проблем соотношения из надежности, производительности и стоимости, с которыми сталкиваются разработчики. В статье предлагаются решения по управлению последовательностью включения выходных напряжений и применению новых микросхем управления питанием для повышения надежности систем и уменьшения их стоимости.

**Дэвид Дэниелс,
Том Фоулер**

**Перевод:
Сергей Федоров,
Владимир Чернов**

vladimir.chernov@ebv.com

Введение

В системах с двумя напряжениями питания необходимо координированное управление источниками питания во избежание потенциальных проблем и обеспечения надежного функционирования. Разработчики источников питания должны учитывать разницу напряжений и временных характеристик источников питания ядра и ввода-вывода во время включения и выключения. Термин «управление последовательностью» относится к последовательности, временным характеристикам и разнице напряжений, с которыми осуществляется включение и выключение двух шин питания. Система, разработанная без должного управления последовательностью, подвержена двум типам сбоев. Первый тип может негативно влиять на долговременную надежность устройства с двумя напряжениями питания, тогда как второй представляет непосредственный риск повреждения интерфейсных схем в процессоре или в таких компонентах системы, как память, логика и микросхемы преобразователей данных.

Угроза долговременной надежности устройства с двумя напряжениями питания исходит от нагрузки, приходившейся на внутренние схемы, соединяющие части чипа с разными напряжениями питания. Этот тип воздействия представляет малую опасность и имеет место, когда питание присутствует на одной шине и отсутствует на другой. Эта ситуация не представляет опасности за исключением тех случаев, когда она имеет место в течение длительных периодов времени. Длительными считаются периоды времени, обычно не рассматриваемые при проектировании, то есть часы, дни или месяцы. Один или даже несколько плохо контролируемых циклов включения и выключения не могут повредить процессор. Однако суммарное воздействие неконтролируемых циклов включения и выключения может снизить на-

дежность устройств с двумя напряжениями питания в системах, которые включаются и выключаются много раз в день.

Однако проблема надежности интерфейсных схем может проявиться мгновенно и привести к катастрофическим последствиям. В случае, когда интерфейс ввода-вывода процессора и интерфейс ввода-вывода периферийного устройства, такого, как память, ПЛИС или преобразователь данных, питаются от разных источников, возможно возникновение эффекта тиристорного защелкивания (latch-up). Защелкивание возникает тогда, когда возникает ток через подложку КМОП-устройства, который запускает самоподдерживающийся проводящий путь во встречно-параллельных паразитных биполярных транзисторах. Возникновение этих паразитных транзисторов неизбежно в большинстве КМОП-технологий, при этом возникает структура, сходная с кремниевым управляемым диодом (тиристором), включенным между источником питания и землей. В случае возникновения ток продолжает течь, если не будет прерван. Ток защелкивания может возникнуть, если на интерфейсы, подключенные к общей шине ввода-вывода, питание подается не одновременно. Защелкивание также может произойти, если на вход подается напряжение вне диапазона напряжений питания, даже в случае, когда оба устройства уже включены. Состояние защелкивания может привести к значительным повреждениям, которые проявятся сразу или повлияют на надежность в течение более длительного периода времени. Для решения этой проблемы важно подавать питание на периферийные устройства, соединенные с процессором и системными микросхемами от того же источника, который формирует питание элементов ввода-вывода процессора.

Другой потенциальной проблемой от неправильной последовательности включения является конфликтная ситуация на шине. Конфликтной ситуа-

цией на шине называется состояние, при котором процессор и другое устройство пытаются одновременно управлять двунаправленной шиной во время включения. Конфликт на шине может также влиять на надежность элементов ввода-вывода. Разработчики источников питания должны проверять характеристики, имеющие отношение к возникновению конфликтных ситуаций на шине, для всех устройств.

Методы управления последовательностью

Разработчики могут использовать три общих подхода к управлению последовательностью включения питания во избежание потенциальных проблем с процессором и системными микросхемами: последовательный, пропорциональный или одновременный [1].

При последовательном включении в соответствии с названием напряжение подается на две шины по очереди. Обычно напряжение на второй шине начинает нарастать после того, как напряжение на первой шине стабилизируется. Также применяется подход, при котором включение второй шины осуществляется с фиксированной задержкой относительно первой шины. В обоих случаях необходимо выполнить ограничения производителя процессора либо по минимальному и максимальному времени, в течение которого одно из напряжений питания не подается, либо по величине, на которую напряжение на одном источнике превосходит напряжение на другом, и длительности этого состояния.

При использовании второго, пропорционального подхода, напряжения на обеих шинах начинают нарастать и стабилизируются одновременно. Это требует более высокой скорости нарастания для шины с более высоким напряжением в установившемся режиме. При использовании такого подхода максимальная разница напряжений достигается в установившемся режиме. Однако некоторые процессоры могут быть нетолерантны к кратковременной разнице напряжений, которые возникают до стабилизации напряжений питания, а некоторые в это время могут потреблять большой ток от одного из источников.

Третий подход (одновременный) позволяет избежать кратковременной разницы напряжений и уменьшает величину и продолжительность нагрузок. Общепринятым способом реализации этого метода является синхронное включение питания, при котором напряжения на шинах нарастают одновременно с одинаковой скоростью, причем напряжение на шине питания элементов ввода-вывода продолжает нарастать после того, как более низкое напряжение на шине питания ядра уже установилось. Рассмотренные подходы управления питанием проиллюстрированы на рис. 1.

Производители микропроцессоров обычно приводят ограничения по времени и разнице напряжений при включении, но не оговаривают, какой метод управления последовательностью должен использовать разработчик источника питания. Наиболее строгие ограничения определены для процессоров Power PC

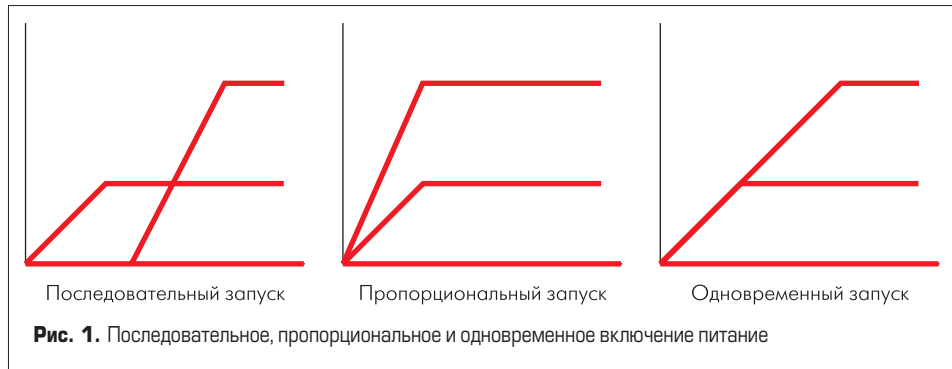


Рис. 1. Последовательное, пропорциональное и одновременное включение питания

фирмы Motorola. Спецификации Power PC допускают выход за диапазон допустимой разницы напряжений в течение не более чем 50 мкс. Документация на Power PC рекомендует использовать диоды, установленные в обоих направлениях между шинами питания ядра и ввода-вывода, во избежание недопустимых значений при отсутствии согласованного нарастания напряжения питания на шинах ядра и ввода-вывода. Этот метод применим в тех случаях, когда разница между напряжениями питания ядра и элементов ввода-вывода мала. Однако с ростом разницы между напряжениями питания ядра и элементов ввода-вывода применение метода «антипараллельного» диода может стать невозможным. Разброс характеристик прямого падения напряжения на диодах не позволяет получить точные и предсказуемые результаты. Для других процессоров ограничения определены менее точно. Несмотря на то, что порядок включения шин питания обычно не определен, при неуправляемом включении питания могут возникать высокие токи потребления или конфликты на шине. Идеальным решением является использование контроллеров источника питания с двумя выходами или контроллера источника питания в комбинации с контроллером на основе линейного регулятора со встроенными функциями управления последовательностью включения. Такие устройства присутствуют на рынке, однако имеют ограничения по комбинациям выходных напряжений или их уровней. Недавно выпущенный продукт фирмы Texas Instruments TPS54610 обладает гибкостью, достаточной для реализации последовательного, пропорционального и одновременного запуска, и может реализовать практически любую последовательность включения питания.

TPS54610 — это монолитный синхронный понижающий (buck) регулятор, работающий при входных напряжениях от 3 до 6 В [2]. Устройство является контроллером источника питания с интегрированным силовым МОП-транзистором в корпусе TSSOP с максимальным выходным током, превышающим 6 А, и нижней границей выходного напряжения 0,891 В. Корпус устройства имеет паяемую термопластину в нижней части, которая создает путь рассеивания тепла с очень низким тепловым сопротивлением, что дает возможность рассеивать около 2 Вт при температуре окружающей среды 70 °С. Рабочий диапазон входных напряжений позволяет использовать устройство в системах ЦОС, которые должны функционировать на шинах с питанием 5 или

3,3 В. Такие функции устройства, как power good, slow start и синхронизация особенно полезны в системах на основе ЦСП и специализированных СБИС, которые требуют управления последовательностью включения двух и более источников питания.

Последовательный запуск и функция power good

Функция мониторинга уровня выходного напряжения (power good) реализуется выходом PG с открытым стоком, который переходит в низкий уровень, когда напряжение на входе Vsense, определяемое выходным напряжением, становится меньше 90% от уровня, заданного внутренним источником опорного напряжения. Выход PG переходит в высокоимпедансное состояние, когда напряжение на входе Vsense становится больше 93% от внутреннего опорного напряжения. Выход PG может быть соединен с входом разрешения другого источника питания для реализации последовательного запуска (рис. 2). В случае, когда одновременно используются два устройства TPS54610, не требуется устанавливать подтягивающий резистор на входе разрешения, так как вход разрешения этих устройств включает встроенный подтягивающий резистор (pullup). На рис. 3 приведены временные диаграммы напряжений — ядра, элементов ввода-вывода, входного и на выводе PG (на каналах 1, 2, 3 и 4 соответственно) — для случая последовательного запуска. Обратите внимание на кратковременный выброс на графике PG. Он возникает до начала нарастания напряжений питания ядра и элементов ввода-вывода и не вызывает проблем в системе. Когда входное напряжение достигает порога внутреннего регулятора напряжения смещения (приблизительно 2 В), выход PG становится активным и переходит в низкий уровень. После того как входное напряжение превысит порог отключения по низкому уровню входного напряжения, источник питания ядра включается и его выходное напряжение начинает линейно нарастать до напряжения регулирования 1,8 В. Когда напряжение ядра стабилизируется, выход PG переходит в высокоимпедансное состояние (открытый сток). При этом вход разрешения источника питания элементов ввода-вывода, соединенный с выходом PG источника питания ядра, переходит в единицу, что разрешает источнику питания элементов ввода-вывода начать медленный запуск (slow start) и регулирование. На рис. 2 и 3 демонстрируется простота rea-

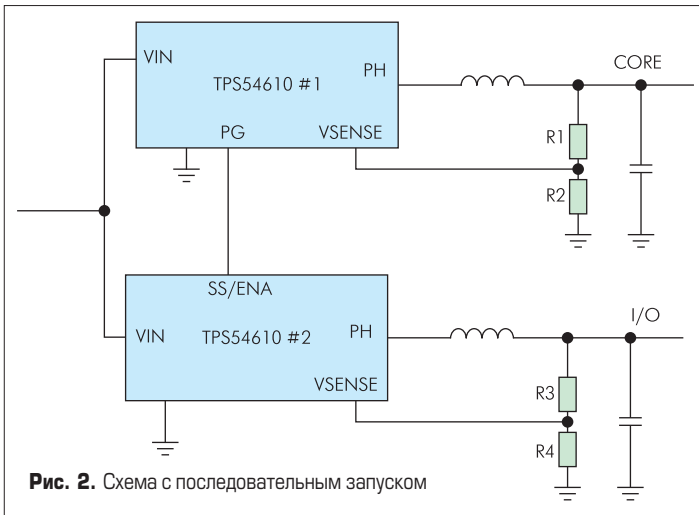


Рис. 2. Схема с последовательным запуском

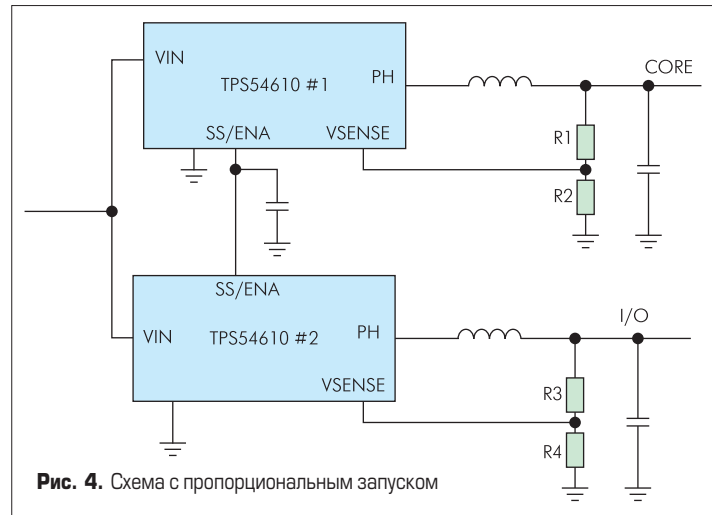
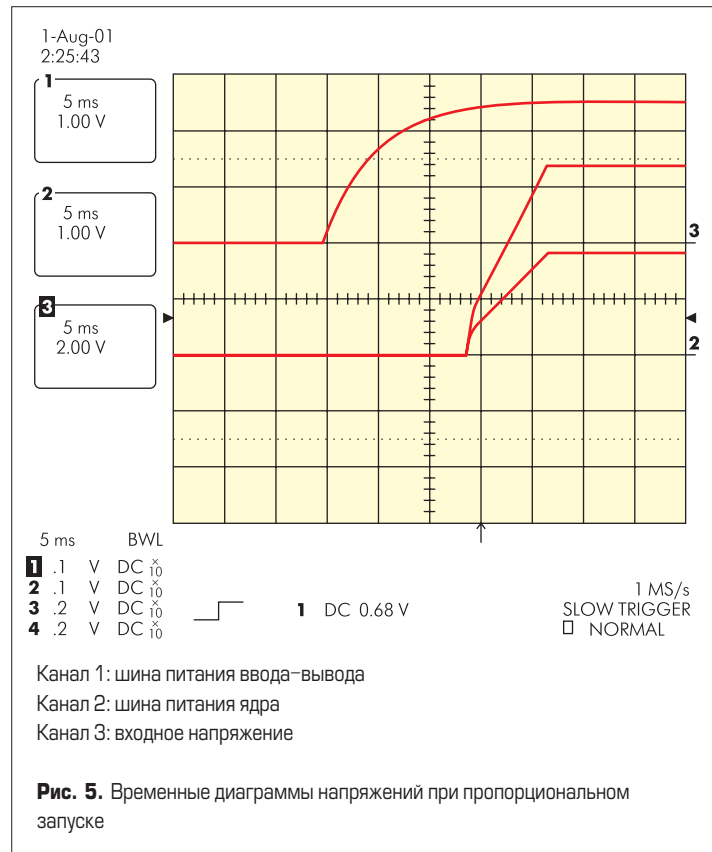
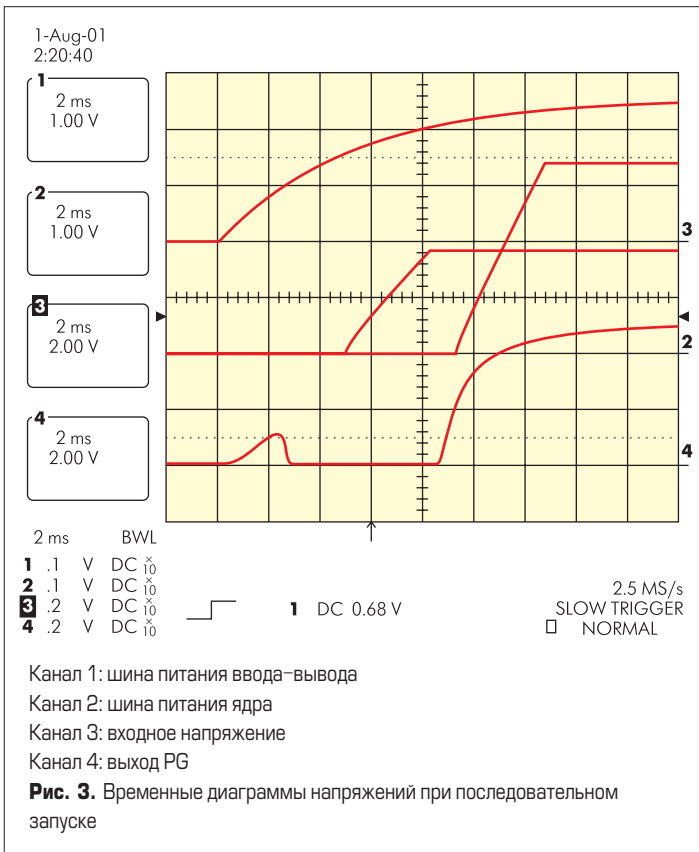


Рис. 4. Схема с пропорциональным запуском



лизации последовательного запуска с применением двух устройств TPS54610. Так как при этом в процессе запуска возникает разница в напряжениях питания ядра и ввода-вывода, а общее время запуска может быть большим, в некоторых случаях более целесообразным является применение пропорционального или одновременного запуска.

Пропорциональный и одновременный запуск, функция slow start

Некоторые из доступных в настоящее время контроллеров и регуляторов источников питания позволяют реализовать внутренний или внешний медленный запуск (slow start), но не предоставляют эти две возможности одновременно. TPS54610 имеет функции внутреннего и внешнего медленного запуска, которые позволяют линейно увеличивать опорное напряжение во время медленного старта. Некоторые уст-

ройства реализуют медленный старт за счет ограничения тока через верхний ключ во время запуска. Этот метод подходит для реализации медленного запуска, но не позволяет реализовать управляемый пропорциональный или одновременный запуск при включении питания.

Время медленного запуска для TPS54610 составляет приблизительно 3 мс [2]. Это время может быть увеличено добавлением керамического конденсатора, соединяющего вывод запуска / разрешения (SS/ENA) с землей. Заряд внешнего конденсатора осуществляется внутренним источником тока 5 мкА. Вывод SS/ENA также реализует функцию входа разрешения: работа устройства разрешается при достижении уровня 1,2 В на этом входе. Напряжение на выводе SS/ENA и внутреннее напряжение медленного запуска сравниваются, и меньшее из двух напряжений передается на усилитель ошибки. Номинал внешнего конденсатора, определяющего продолжительность медленного запуска, меньший 0,02 мкФ, соответствует времени мед-

ленного запуска, меньшему, чем значение по умолчанию, которое в этом случае будет использоваться. Пропорциональный и одновременный запуск реализуются с использованием функции медленного запуска. Выводы SS/ENA двух устройств TPS54610 соединены с землей через общий керамический конденсатор (рис. 4 и 6). Так как в этом случае объединяются два источника тока, номинал конденсатора должен быть больше 0,04 мкФ, чтобы переопределить внутреннее время медленного запуска. На рис. 5 приведена диаграмма нарастания выходного напряжения двух преобразователей в схеме, реализующей пропорциональный запуск. В данном случае используется конденсатор 0,1 мкФ для задания времени медленного запуска 9 мс. Преимуществом пропорционального запуска является то, что оба выходных напряжения достигают требуемого значения почти одновременно. Недостатком является наличие разницы напряжений между питанием ядра и ввода-вывода в течение всего интервала времени медлен-

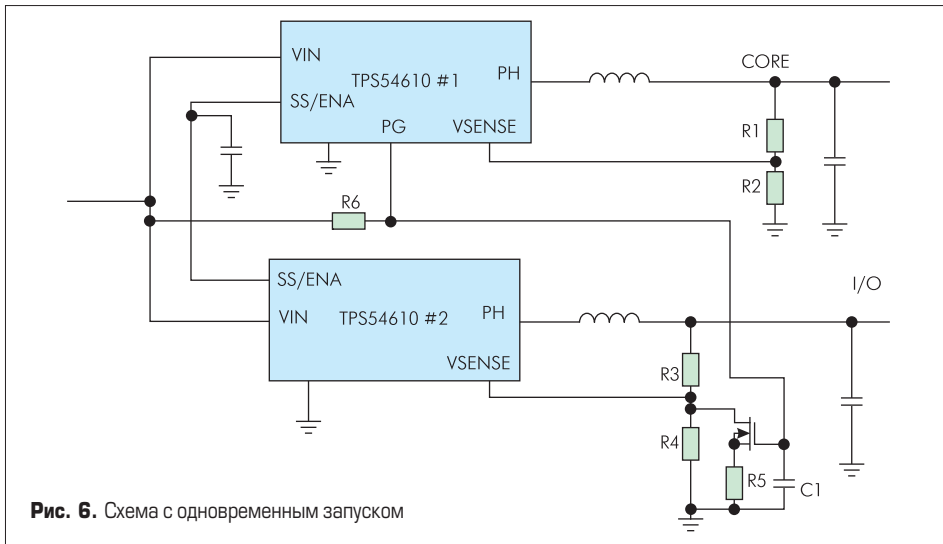


Рис. 6. Схема с одновременным запуском

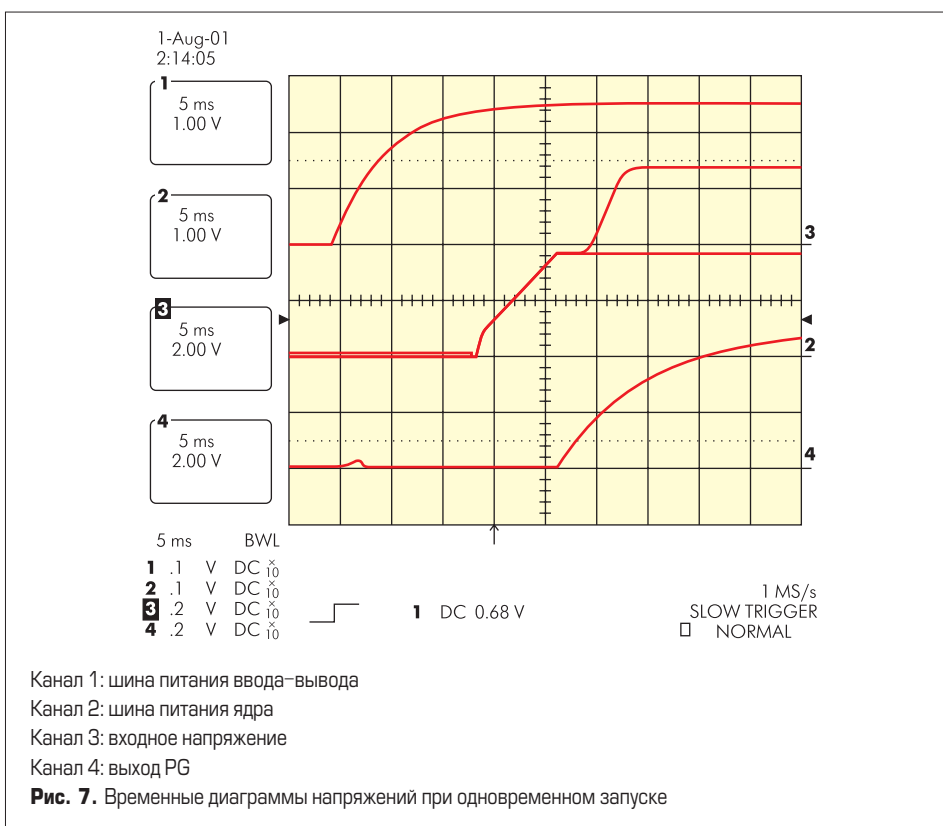


Рис. 7. Временные диаграммы напряжений при одновременном запуске

ного запуска. Эта разница может быть уменьшена при использовании схемы одновременно запуска (рис. 6).

Для реализации одновременного запуска оба регулятора соединяются таким образом, что они могут отслеживать общее напряжение медленного запуска на входах SS/ENA (рис. 6). В этой схеме отношения в резистивных делителях обратной связи на выходах питания ядра $R2/(R1+R2)$ и ввода-вывода $R4/(R3+R4)$ одинаковы в момент запуска. По достижении требуемого значения на выходе питания ядра вывод PG отключается, при этом напряжение на затворе транзистора Q1 начинает медленно нарастать, что впоследствии вызывает его включение, которое приводит к включению резистора R5 параллельно R4. Это изменяет отношение резистивного делителя источника питания ввода-вывода и перестраивает уровень выходного напряжения с 1,8 до 3,3 В. Общий интервал медленно старта, в течение которого напряжение

на обоих выходах нарастает одновременно, установлено конденсатором 0,1 мкФ на выводе SS/ENA, а продолжение нарастания напряжения на выходе питания ввода-вывода определяется постоянной времени RC-цепочки R6 и C1. Временные диаграммы для рассмотренной схемы представлены на рис. 7: входное напряжение, напряжение ядра, напряжение ввода-вывода и напряжение на выводе PG приведены на каналах 1, 2, 3 и 4 соответственно. Задержка нарастания напряжения питания ввода-вывода на 3 мс после достижения уровня питания ядра 1,8 В обусловлена нарастанием напряжения на затворе транзистора Q1 от 0 до порога включения. Типичный уровень порогового напряжения для 2N7002, используемого в примере, составляет 2,1 В. Q1 должен быть выбран таким образом, чтобы его сопротивление во включенном состоянии $R_{ds(on)}$ было достаточно мало по сравнению с резисторами в обратной связи и не влияло на точность задания напряжения на выходе.

Влияние на стабилизацию по входу, нагрузке и стабильность

Следует проявлять осторожность при добавлении компонентов в цепь обратной связи при высокой переходной частоте источника. Паразитная емкость Q1 может влиять на частотную характеристику источника питания, если верхний резистор (R3 на рис. 6) делителя имеет большое сопротивление. Сопротивление делителя в десятки кОм не будет оказывать значительного влияния на частотную характеристику, если сопротивление Q1 во включенном состоянии измеряется единицами Ом. Например, емкости сток-затвор, сток-исток и затвор-исток МОП-транзистора 2N7002 составляют около 5 пФ, 20 пФ и 45 пФ соответственно, а сопротивление во включенном состоянии равно 1,7 Ом [3]. Для МОП-транзистора ZXM61N02F емкости сток-затвор, сток-исток и затвор-исток составляют около 36, 64 и 364 пФ соответственно, а сопротивление во включенном состоянии равно 0,18 Ом [4]. Для устройства, схема которого приведена на рис. 8, была создана модель Saber и проведено моделирование при наличии 2N7002 и без него. Моделирование показало отсутствие значительного ухудшения характеристик обратной связи преобразователя для малых сигналов. В целях демонстрации влияния на регулировку по фазе было проведено второе моделирование, при котором в 10 раз были увеличены номиналы резисторов в делителе, в 10 раз уменьшен номинал конденсатора по отношению к приведенным на рис. 8 и был применен МОП-транзистор с большей емкостью (ZXM61N02F). На рис. 9 приведены результаты компьютерного моделирования, из которых видно, что влияние ключа с большей паразитной емкостью на фазу становится заметно на частотах выше 30 кГц. Результаты моделирования с компенсирующими компонентами, с ключом 2N7002 и без него, представленные на рис. 9, практически совпадают. Для подтверждения результатов моделирования было проведено измерение частотной характеристики с разомкнутой обратной связью на печатной плате с помощью сетевого анализатора Venable 350. Результаты измерений показали отсутствие значительных изменений в частотной характеристике при добавлении в схему 2N7002.

Также было проведено исследование влияния схемы запуска на стабилизацию по входу и нагрузке. Результаты приведены в таблице. Данные по стабилизации по входу были получены при изменении входного напряжения от 4,5 до 6,0 В при нагрузке 6 А для конфигураций без схемы запуска, с отключенной схемой запуска и с включенной схемой запуска. Регулятор с отключенной схемой запуска при выходном напряжении 3,3 В обеспечил стабилизацию по входу 0,01%.

Измерение стабилизации по нагрузке осуществлялось при входном напряжении 5 В и изменении тока нагрузки от 50 мА до 6 А. Стабилизация по нагрузке без схемы запуска составила 0,05%. Также были осуществлены измерения стабилизации по нагрузке с отключенной и включенной схемой запуска и получены значения ошибок 0,12% и 0,07% соответственно. Численное значение стабилизации

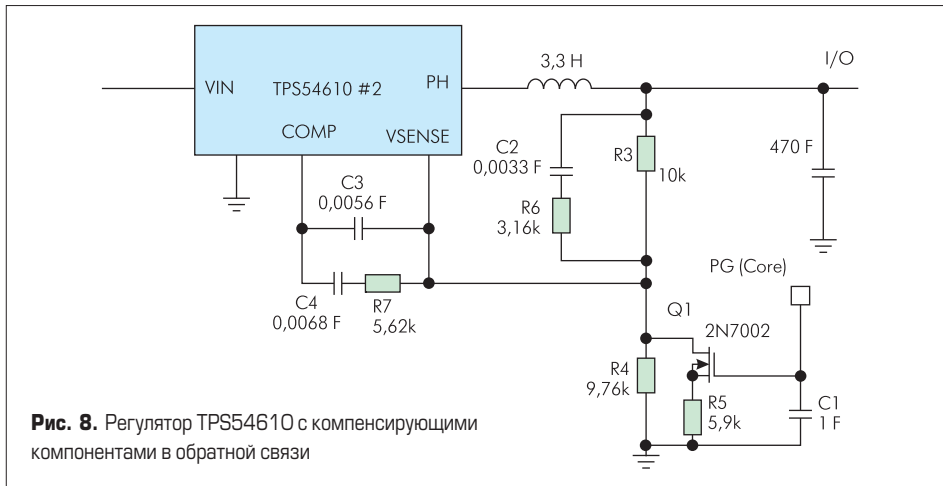


Рис. 8. Регулятор TPS54610 с компенсирующими компонентами в обратной связи

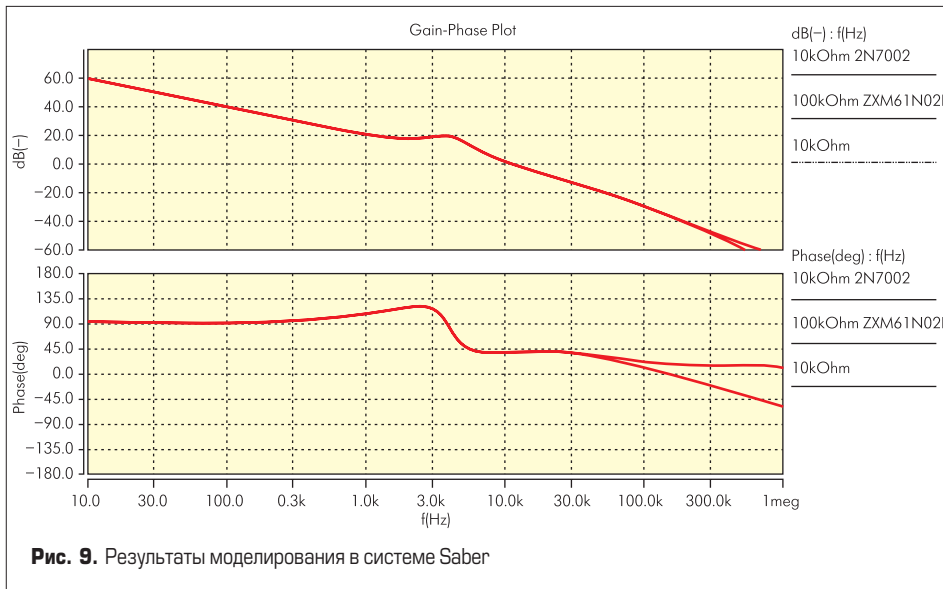


Рис. 9. Результаты моделирования в системе Saber

Таблица. Стабилизация по нагрузке и входу по постоянному току

Стабилизация	Без схемы запуска, %	Схема запуска отключена, %	Схема запуска включена, %
по входу при изменении от 4,5 до 6 В и выходном токе 6 А	0,010	0,060	0,068
по нагрузке при изменении выходного тока от 50 мА до 6 А и входном напряжении 5 В	0,050	0,120	0,070

по нагрузке с отключенной схемой запуска в 2 раза выше, чем с включенной, однако падение напряжения при включении нагрузки одинаково в обоих случаях.

Заключение

TPS54610 реализует функции медленного запуска (slow start), мониторинга уровня выходного напряжения (power good) и синхронизации, которые позволяют реализовать с малыми затратами простой и надежный источник питания для ЦСП, ПЛИС и других цифровых систем, требующих двух напряжений питания.

Литература

- Brian Rush. Power Supply Sequencing for Low Voltage Processors // EDN. 2000. Sept. 1.
- TPS54610 Datasheet. Literature number SLVS398A. Texas Instruments. 2001.
- 2N7000/2N7002/NDS7002A N-Channel Enhancement Mode Field Effect Transistor Datasheet. Fairchild Semiconductor. 1995.
- ZXM61N02F 20V N-Channel Enhancement Mode MOSFET. Zetex Corporation. 1999.